

低消費電力スマートフォン技術

ベースバンドチップ(SoC)低消費電力化技術

省電力ベースバンドSoC



□ : 主な電源ドメイン

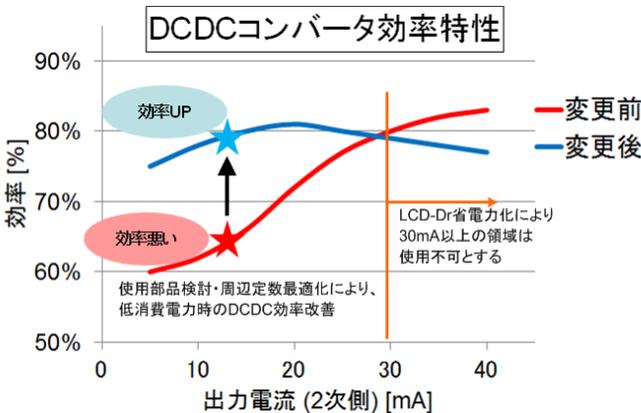
- ◆ 各種動作シーンで最小・最適な電力となる省電力アーキテクチャ
 - 複数のブロックに電源ドメインを分割状態に応じたパワーマネジメント機構を構築し、リーク電流の最小化を実現
 - 処理負荷に応じてダイナミックにクロック周波数を切替える機構により、動作電流の最小化を実現
- ◆ マルチプロセッサ (ヘテロジニアス・マルチDSP構成)とハードウェア・アクセラレータ(HW-Acc)により、高いSWエンハンス性と低消費電力を両立
 - 低消費電力と拡張性に優れた、DSP/HW-Accの処理分割アーキテクチャを開発
 - 複数タイプのベースバンド処理に特化したDSPを開発し、処理量あたりの消費電力を最小化

3日以上充電器いらずのスマートフォンを実現

DC電源の効率改善

【実現例】

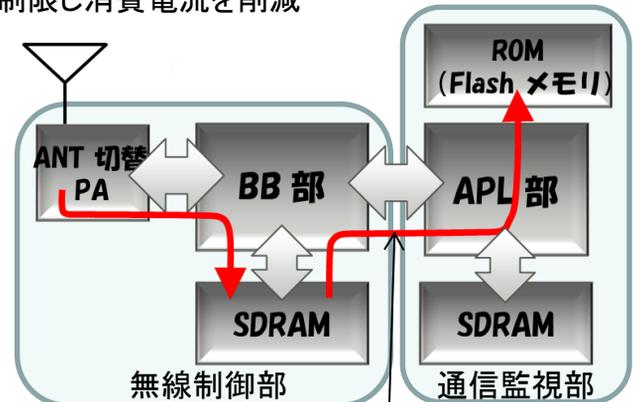
LCD駆動電源の特性を評価し効率を上げる事で消費電流を削減



メモリアクセスの最適化

【実現例】

通信監視部が無線制御部からデータを収集するタイミングを分析し、データ収集回数を極限まで制限し消費電流を削減



データ収集タイミングを制限する事で消費電流を削減!

CPU 電力制御(ガバナ制御)

CPUの負荷変動に応じて、複数コア使用方法と動作クロックをきめ細かく制御し消費電流を削減