

メモリ FeRAM

Data-Processing FeRAM

16 K (2 K × 8) ビット Dual SPI

MB85RDP16LX

■ 概要

MB85RDP16LXは、2,048ワード×8ビット構成のデータプロセッシング FeRAM で、内部に 43 ビットまたは 46 ビット相当のバイナリカウンタを搭載しています。この不揮発性メモリセルを形成する強誘電体プロセスとシリコンゲート CMOS プロセスとを用いた FeRAM (Ferroelectric Random Access Memory : 強誘電体ランダムアクセスメモリ) は、SRAM のようにデータバックアップ用バッテリーを使用することなく、データ保持が可能です。また、 10^{13} 回の書込み/読出し動作が可能で、データ書込みの待ち時間は必要ありません。MB85RDP16LXは、Serial Peripheral interface (SPI) と Dual SPI を採用しています。

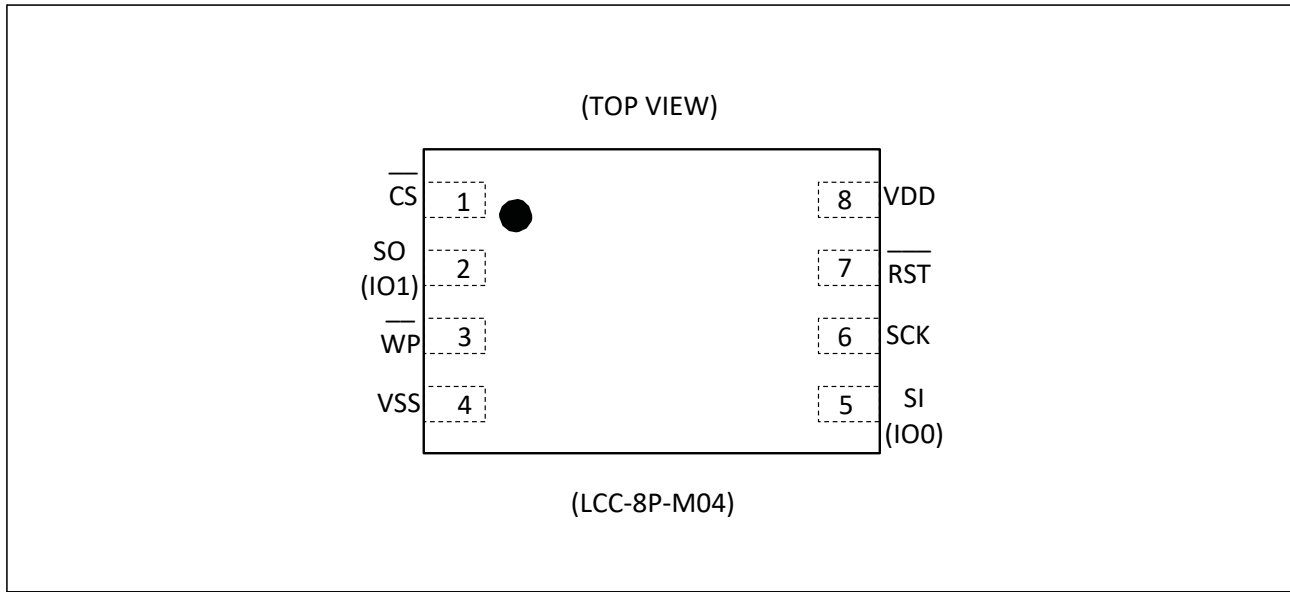
このデータプロセッシング FeRAM は、高速起動、高速メモリアクセス、超低消費電力を特長とします。43 ビットまたは 46 ビット相当のバイナリカウンタ機能を搭載していますので、エナジーハーベスティングやロータリーエンコーダーに最適です。

■ 特長

- ビット構成 : 2,048 ワード × 8 ビット
- バイナリカウンタビット (for POS0/1/2/3) : 43 ビット領域 (42 ビット 整数 + 符号)
- バイナリカウンタビット (for DIBC/DDBC) : 46 ビット領域 (45 ビット 整数 + 符号)
- バイナリカウンタ操作 : 入力ポジションデータによる判定または直接加算減算制御
- シリアルペリフェラルインタフェース : SPI (Serial Peripheral Interface) / Dual SPI
SPI モード 0 (0, 0) とモード 3 (1, 1) に対応
- 動作周波数 : 15 MHz (Max for SPI) / 7.5 MHz (Max for Dual SPI)
- 書込み/読出し耐性 : 10^{13} 回 / バイト
- データ保持特性 : 10 年 (+105°C)
- 動作電源電圧 : 1.65 V ~ 1.95 V
- 低消費電力 : 動作電源電流 0.7 mA (Max@15 MHz)
スタンバイ電流 11 μ A (Max@+105°C), 1 μ A (+25°C)
- 動作周囲温度 : -40°C ~ +105°C
- パッケージ : プラスチック SON, 8 ピン (LCC-8P-M04)
本製品は RoHS 指令に適合しています。

MB85RDP16LX

■ 端子配列図

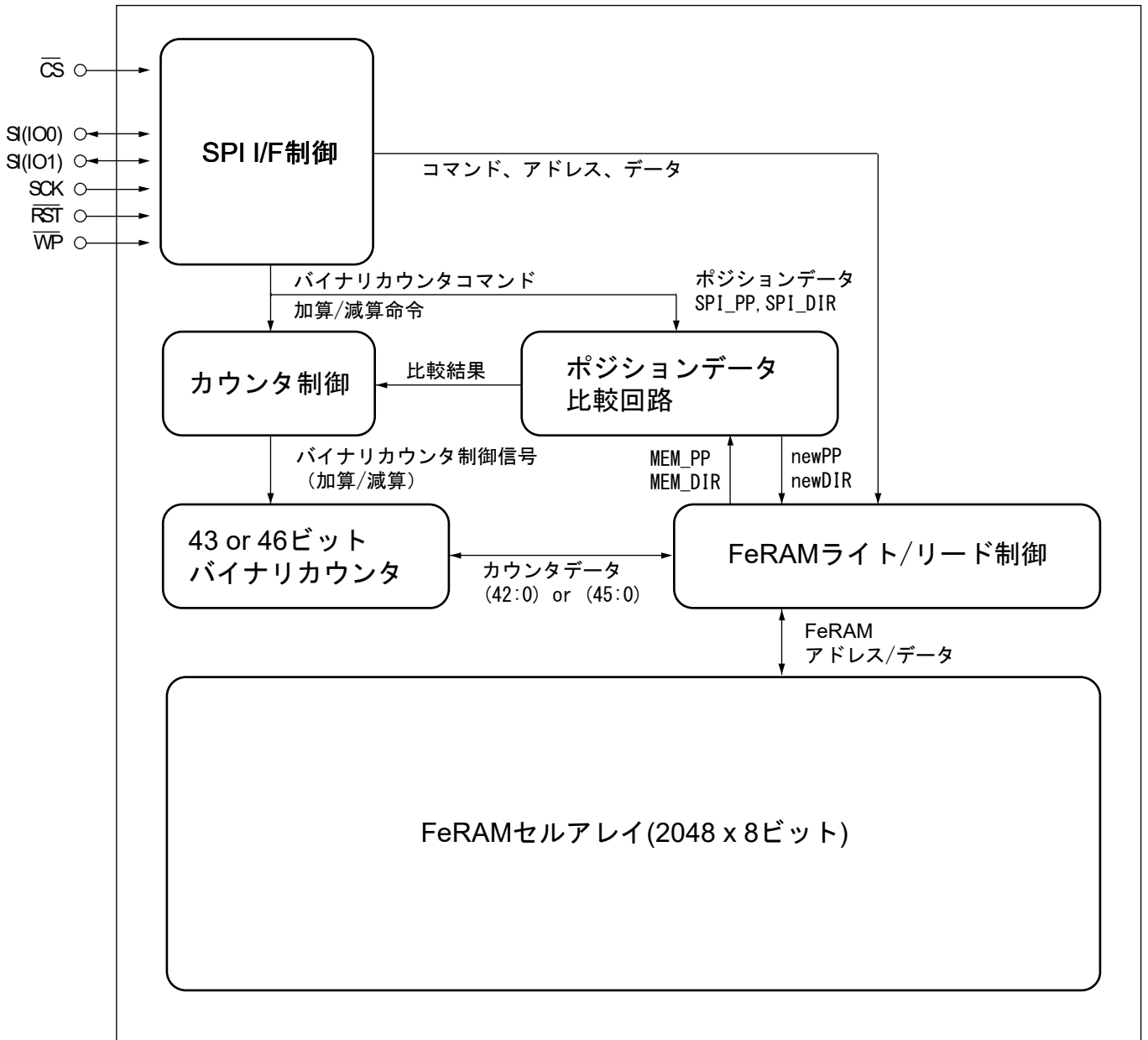


■ 端子機能説明

端子番号	端子名	機能説明
1	$\overline{\text{CS}}$	チップセレクト端子 チップを選択状態にするための入力端子です。 $\overline{\text{CS}}$ が“H”レベルのときチップは、非選択(スタンバイ)状態となり、SO およびSIはHigh-Zになります。このとき、ほかの端子の入力は無視されます。 $\overline{\text{CS}}$ が“L”レベルのとき、チップは選択(アクティブ)状態となります。オペコード入力前に、 $\overline{\text{CS}}$ を立ち下げる必要があります。
3	$\overline{\text{WP}}$	ライトプロテクト端子 ステータスレジスタへの書き込みを制御する端子です。 $\overline{\text{WP}}$ とWPEN(「■ ステータスレジスタ」参照)とが関連して、ステータスレジスタの書き込みをプロテクトします。詳細な説明は、「■ 書き込みプロテクト」を参照してください。
7	$\overline{\text{RST}}$	リセット端子 チップをリセット状態にするための入力端子です。 $\overline{\text{RST}}$ が“L”レベルのとき、チップはリセットされ、SPI インターフェースの状態が初期化されます。電源立上げのときは、 $\overline{\text{RST}}$ を“L”レベルに保たなければなりません。
6	SCK	シリアルクロック端子 シリアルデータの入出力のためのクロック入力端子です。入力データはSCKの立上りエッジに同期して取り込まれ、出力データはSCKの立下りエッジに同期して出力されます。
5	SI (IO0)	シリアルデータ入力端子(シリアルデータ入出力端子 0) オペコード、アドレス、書き込みデータの入力端子です。双方向の場合(出力)は、FeRAM メモリセルアレイの読出しデータを出力します。スタンバイ時はHigh-Zです。
2	SO (IO1)	シリアルデータ出力端子(シリアルデータ入出力端子 1) FeRAMメモリセルアレイの読出しデータ、ステータスレジスタの出力端子です。双方向の場合(入力)は、アドレス、書き込みデータを入力します。スタンバイ時はHigh-Zです。
8	VDD	電源電圧端子
4	VSS	グランド端子

(*) Dual SPI 動作時は、SI と SO 端子は双方向の IO0 と IO1 端子になります。

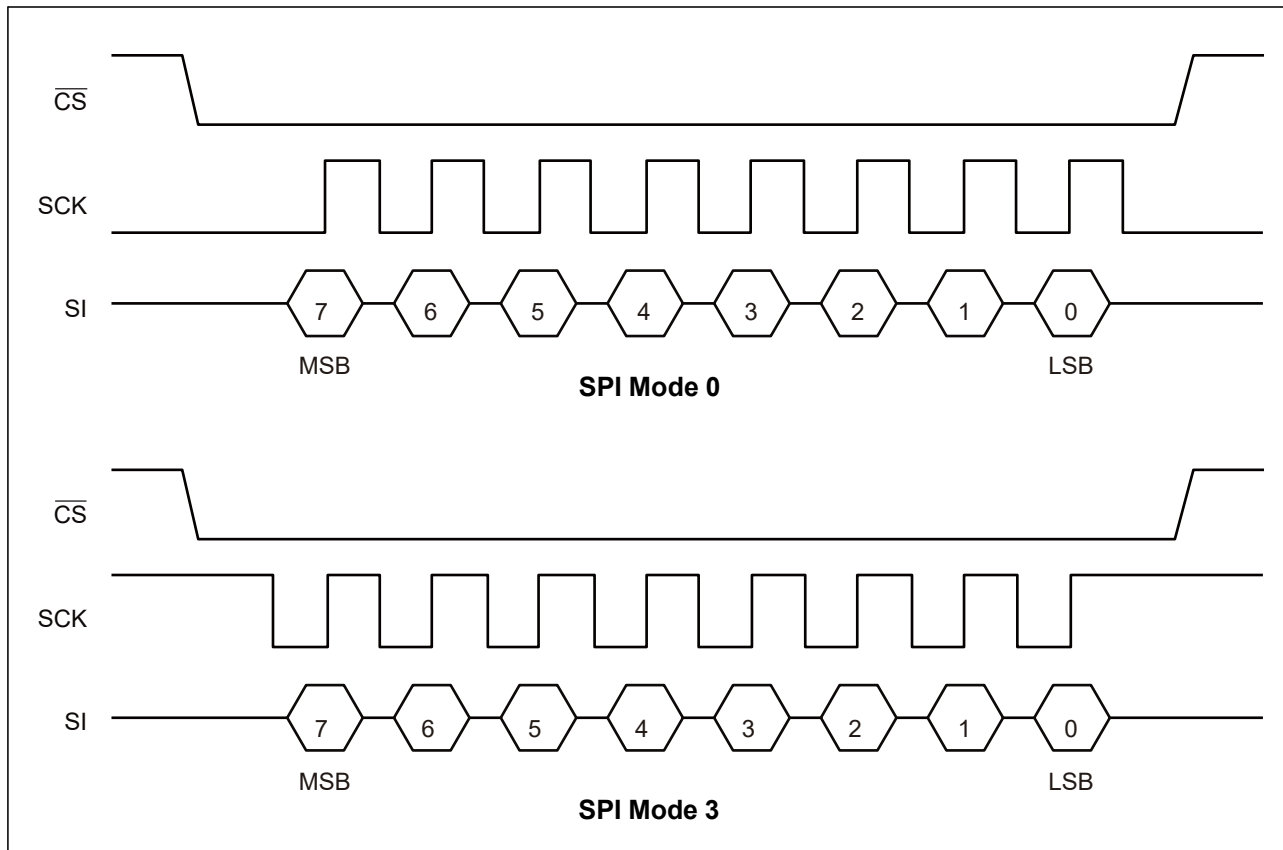
■ ブロックダイアグラム



MB85RDP16LX

■ SPI モード

MB85RDP16LX は、SPI モード 0 (CPOL = 0, CPHA = 0) と SPI モード 3 (CPOL = 1, CPHA = 1) とに対応します。



■ シリアルペリフェラルインターフェース (SPI)

• Standard SPI

MB85RDP16LX は SPI のスレーブとして動作します。Standard SPI では、SCK の立上がりエッジに合わせて、SI のシリアル入力へオペコード、アドレスおよびデータを入力します。SCK の立下がりエッジに合わせて、SO のシリアル出力からデータおよびステータスレジスタを出力します。

• Dual SPI

MB85RDP16LX は、“Read Dual I/O (RDIO, B3h)” と “Write Dual I/O (WDIO, B2h)” のオペコードを使うことで、Dual SPI モードをサポートします。Dual SPI のオペコードを入力すると、SI と SO ピンは双方向の IO0 と IO1 端子になります。

■ ステータスレジスタ

ビット番号	ビット名	説明
7	WPEN	ステータスレジスタライトプロテクト 不揮発性メモリ (FeRAM) からなるビットです。WPENは \overline{WP} 入力と関連してステータスレジスタの書き込みをプロテクトします(「■ 書き込みプロテクト」を参照)。WRSRコマンドによる書き込み, RDSRコマンドによる読出しが可能です。
6 ~ 4	—	未使用 不揮発性メモリからなるビットでWRSRコマンドによる書き込みが可能です。これらのビットは使用しませんが, RDSRコマンドで読み出されます。
3	BP1	ブロックプロテクト 不揮発性メモリからなるビットです。WRITEコマンド, WDIOコマンドにおける書き込みプロテクトのブロックサイズを定義します(「■ ブロックプロテクト」を参照)。WRSRコマンドによる書き込み, RDSRコマンドによる読出しが可能です。
2	BP0	
1	WEL	ライトイネーブルラッチ FeRAM アレイおよびステータスレジスタが書き込み可能であることを示します。WREN コマンドでセット, WRDI コマンドでリセットします。RDSR コマンドで読出しが可能です, WRSR コマンドで書き込むことはできません。WEL は以下の動作の後リセットされます。 電源立上げ後 WRDIコマンド認識後 WRSRコマンド認識後の \overline{CS} の立ち上り時 WRITE コマンド認識後の \overline{CS} の立ち上り時 WDIO コマンド認識後の \overline{CS} の立ち上り時
0	0	“0” 固定です。

MB85RDP16LX

■ オペコード

MB85RDP16LX は、オペコードで指定される WREN から RDID までの 7 種の基本コマンド、および RDIO から WRTSd までの 12 種の拡張コマンドを受け付けます。オペコードは下表に示す 8 ビットからなるコードです。これら以外の無効なコードは入力しないでください。オペコード入力中に \overline{CS} を立ち上げると、コマンドは実行されません。

コード名	機能	オペコード
WREN	セットライトイネーブルラッチ	0000 0110 _B
WRDI	リセットライトイネーブルラッチ	0000 0100 _B
RDSR	リードステータスレジスタ	0000 0101 _B
WRSR	ライトステータスレジスタ	0000 0001 _B
READ	リードメモリコード	0000 0011 _B
WRITE	ライトメモリコード	0000 0010 _B
RDID	リードデバイス ID	1001 1111 _B
RDIO	リードデュアル I/O	1011 0011 _B
WDIO	ライトデュアル I/O	1011 0010 _B
POS0	セット SPI_DIR&SPI_PP = 00	0011 0000 _B
POS1	セット SPI_DIR&SPI_PP = 01	0011 0001 _B
POS2	セット SPI_DIR&SPI_PP = 10	0011 0010 _B
POS3	セット SPI_DIR&SPI_PP = 11	0011 0011 _B
DIBC	バイナリカウンタ加算制御(+1)	0011 1100 _B
DDBC	バイナリカウンタ減算制御(-1)	0011 1110 _B
RDTsS	アドレス 0x000 からの専用機能によるデコード付 リード, シングル SO	0011 1000 _B
RDTsD	アドレス 0x000 からの専用機能によるデコード付 リード, デュアル IO	0111 1000 _B
WRTsS	アドレス 0x000 からの専用機能によるエンコード付 ライト, シングル SI	0011 1111 _B
WRTsD	アドレス 0x000 からの専用機能によるエンコード付 ライト, デュアル IO	0111 1111 _B

(注意事項)

1-1. Standard SPI 入力アドレス (2 バイト)

SI = X, X, X, X, X, A10, A9, A8, A7, A6, A5, A4, A3, A2, A1, A0
(上位 5 ビット = 任意)

1-2. Dual SPI 入力アドレス (2 バイト)

IO0 = X, X, A9, A7, A5, A3, A1, X
IO1 = X, X, A10, A8, A6, A4, A2, A0
(上位 4 ビットと下位 1 ビット = 任意)

2-1. Standard SPI 入出力データ

SI (or SO) = (D7, D6, D5, D4, D3, D2, D1, D0)

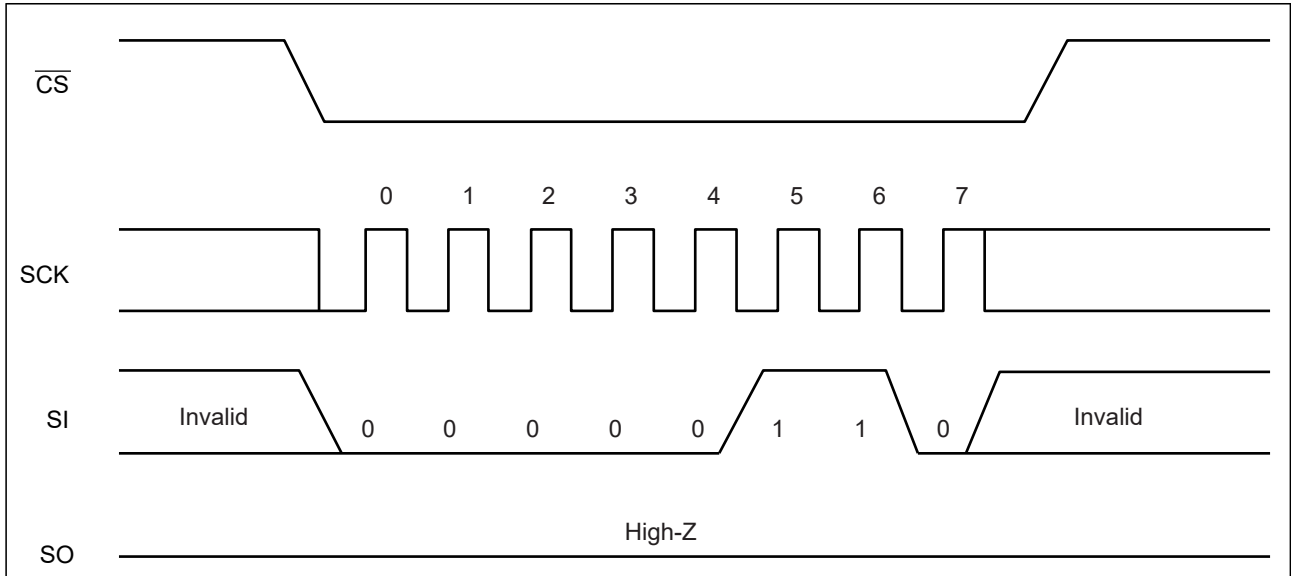
2-2. Dual SPI 入出力データ

IO0 = (D6, D4, D2, D0)
IO1 = (D7, D5, D3, D1)

■ コマンド

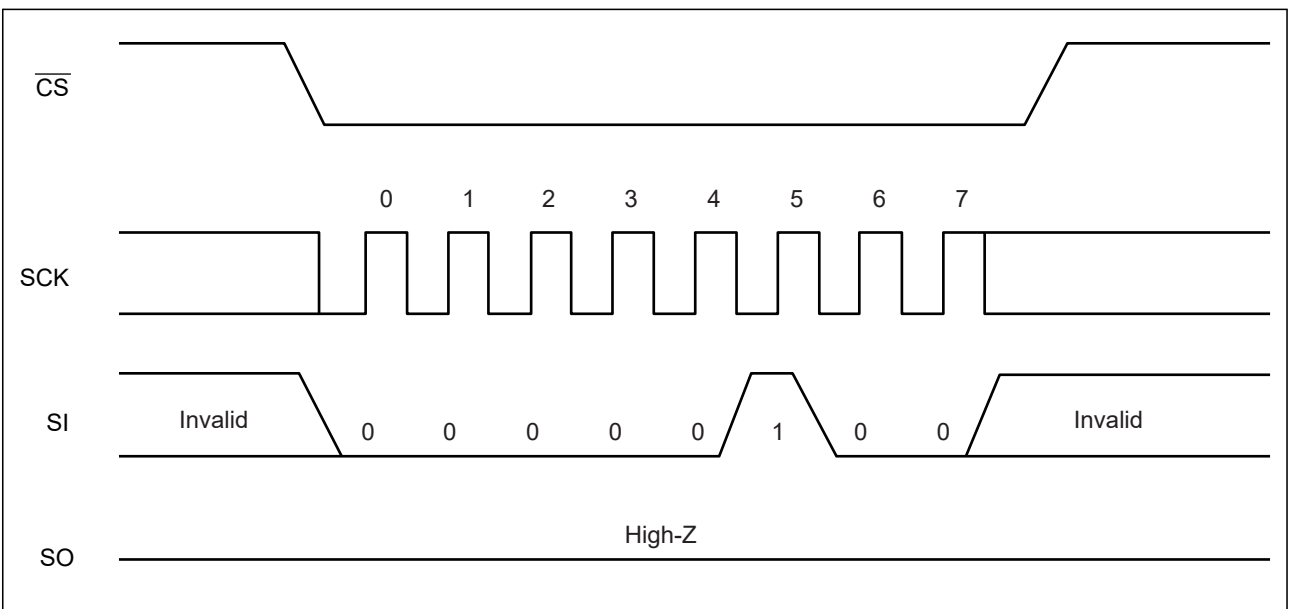
• WREN

WREN コマンドは、WEL (ライトイネーブルラッチ) をセットします。書込み動作 (WRSR コマンド, WRITE コマンドおよび WDIO コマンド) を行う前には、WREN コマンドで WEL をセットする必要があります。



• WRDI

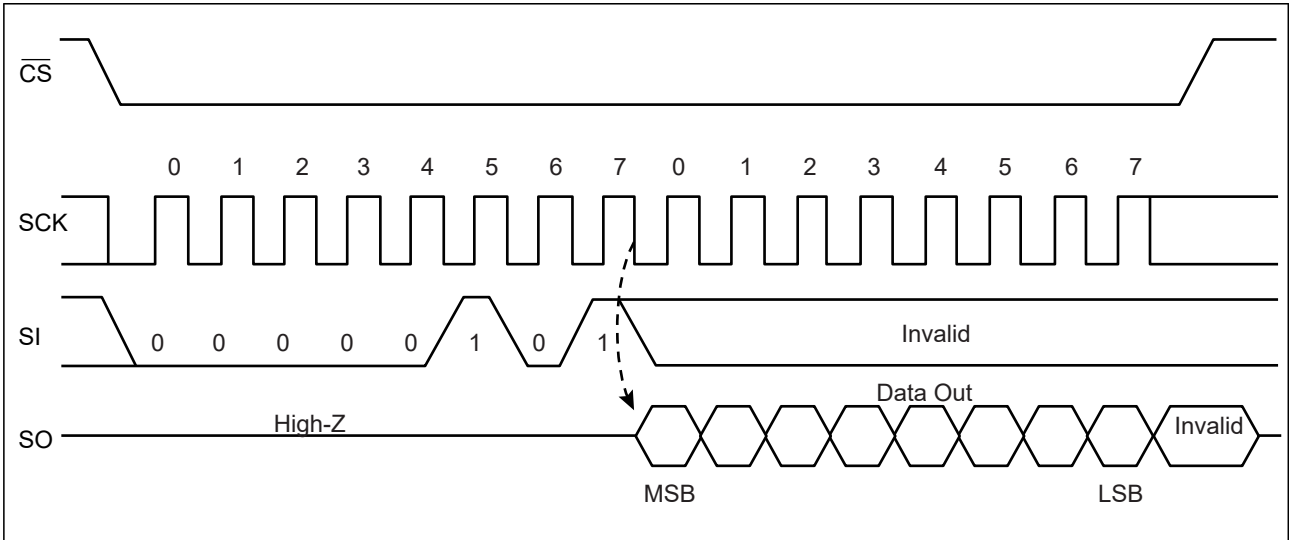
WRDI コマンドは、WEL (ライトイネーブルラッチ) をリセットします。WEL がリセットされると、書込み動作 (WRITE コマンド, WRSR コマンドおよび WDIO コマンド) が実行されなくなります。



MB85RDP16LX

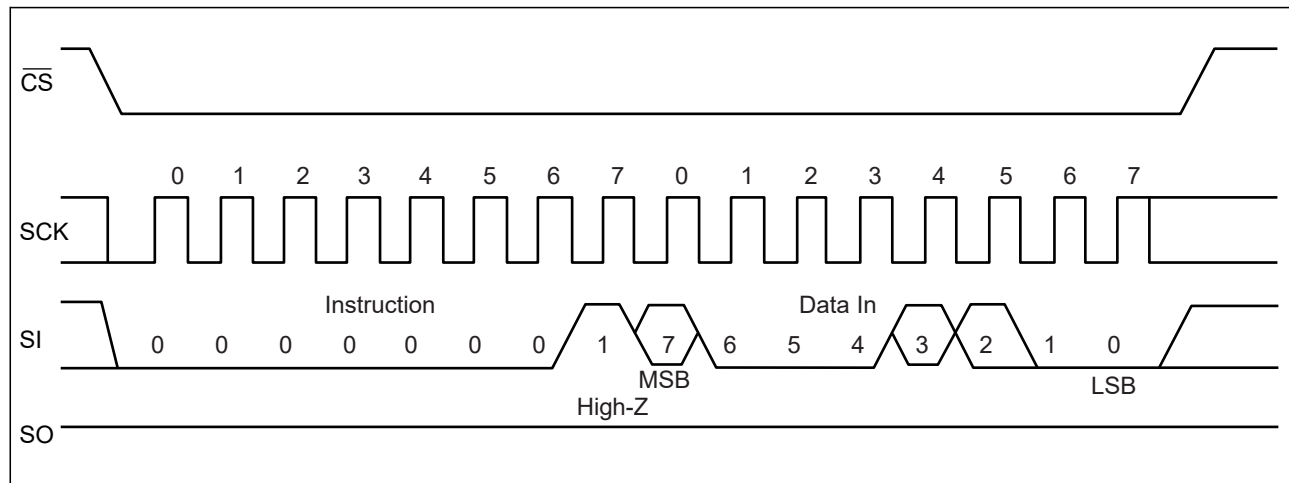
• RDSR

RDSR コマンドは、ステータスレジスタのデータを読み出します。SI に RDSR のオペコードを入力後、SCK に 8 サイクルのクロックを入力します。このとき、SI の値は無効です。SO は SCK の立下りエッジに同期して出力されます。RDSR コマンドでは、 $\overline{\text{CS}}$ の立上げ前に SCK を送り続けることで、ステータスレジスタを繰り返し読み出すことも可能です。



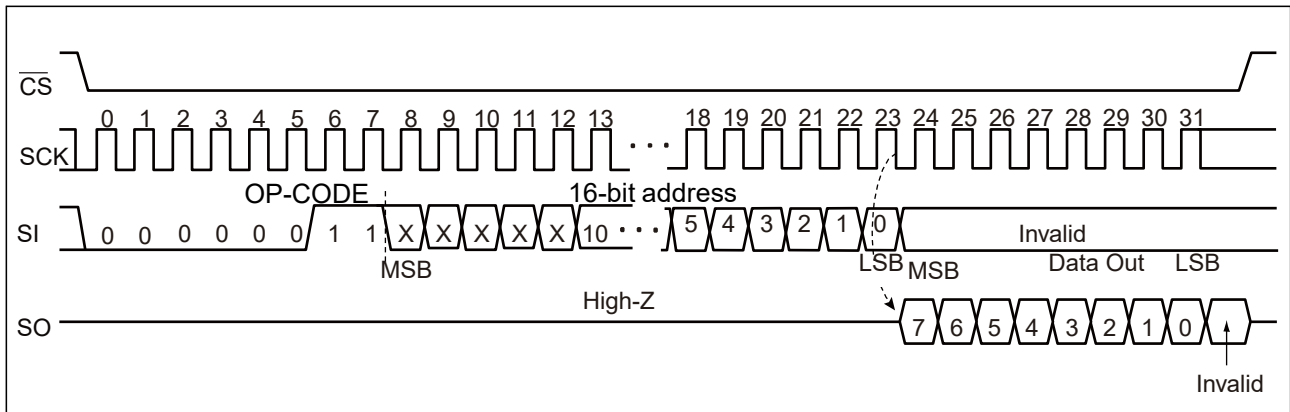
• WRSR

WRSR コマンドは、ステータスレジスタの不揮発性メモリビットにデータを書き込みます。SI 端子に WRSR のオペコードの後、8 ビットの書込みデータを入力します。WEL (ライトイネーブルラッチ) は、WRSR コマンドでは書き込みできません。ビット 1 に対応する SI の値は無視されます。ステータスレジスタのビット 0 は、“0” 固定であり書き込みできません。ビット 0 に対応する SI の値は無視されます。 $\overline{\text{WP}}$ 端子は、WRSR コマンドの発行前までに必ず値を確定し、コマンドシーケンス終了まで変更しないでください。



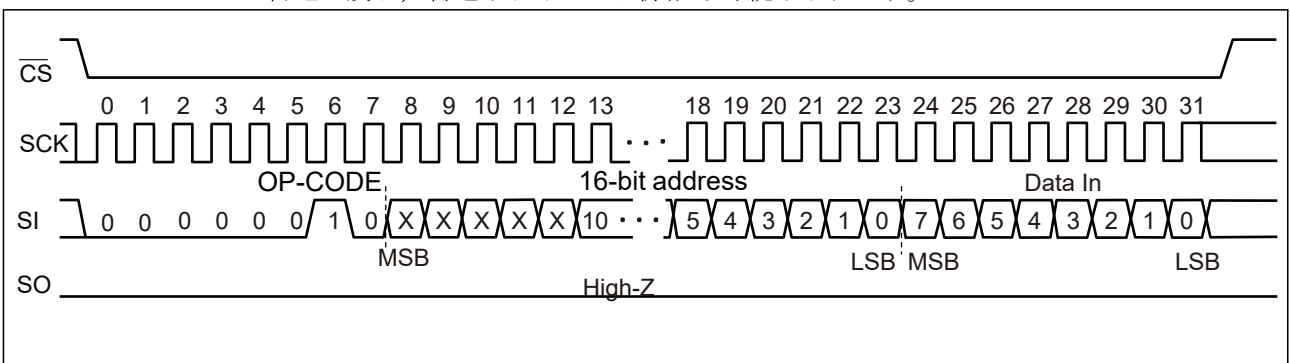
• READ

READ コマンドは、FeRAM メモリセルアレイのデータを読み出します。SI にREAD のオペコードと任意の16 ビットのアドレスを入力します。アドレスの上位5 ビットは無効です。その後、SCKに8 サイクルのクロックを入力します。SO はSCKの立下りエッジに同期して出力されます。この読出し中、SI の値は無効です。 \overline{CS} を立ち上げるとREAD コマンドは終了しますが、 \overline{CS} 立ち上げ前に引き続きSCK に8 サイクルずつクロックを送り続けることで、アドレスを自動インクリメントして読出しを続けることが可能です。最上位アドレスに達するとロールオーバーして0 番地に戻り、読出しサイクルは際限なく続けられます。



• WRITE

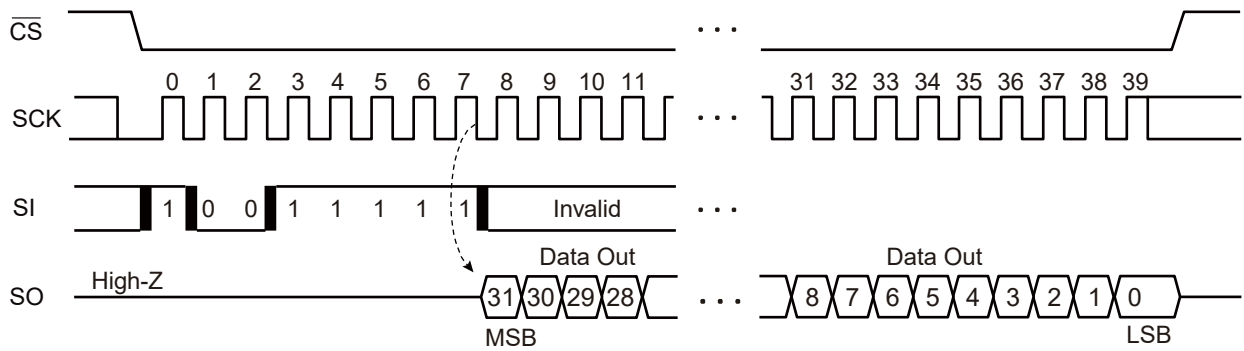
WRITE コマンドは、FeRAM メモリセルアレイにデータを書き込みます。SI にWRITE のオペコードと任意の16 ビットのアドレス、および8 ビット of 書き込みデータを入力します。アドレスの上位5 ビットは無効です。8 ビットの書き込みデータを入力した時点で、FeRAM メモリセルアレイにデータを書き込みます。 \overline{CS} を立ち上げるとWRITE コマンドは終了しますが、 \overline{CS} 立ち上げ前に引き続き書き込みデータを8 ビットずつ送り続けることで、アドレスを自動インクリメントして書き込みを続けることが可能です。最上位アドレスに達するとロールオーバーして0 番地に戻り、書き込みサイクルは際限なく続けられます。



MB85RDP16LX

• RDID

RDID コマンドは、固定のデバイスID を読み出します。SI 端子にRDID のオペコードを入力後、SCK に 32 サイクルのクロックを入力します。このとき、SI の値は無効です。SO は SCK の立下りエッジに同期して出力されます。出力は ManufacturerID (8bit) / Continuation code (8bit) / Product ID (1st Byte) / Product ID (2nd Byte) の順に出力されます。RDID コマンドでは、32 ビットのデバイスID 出力後、SO は最終ビットの出力状態を \overline{CS} の立上げまで保持します。



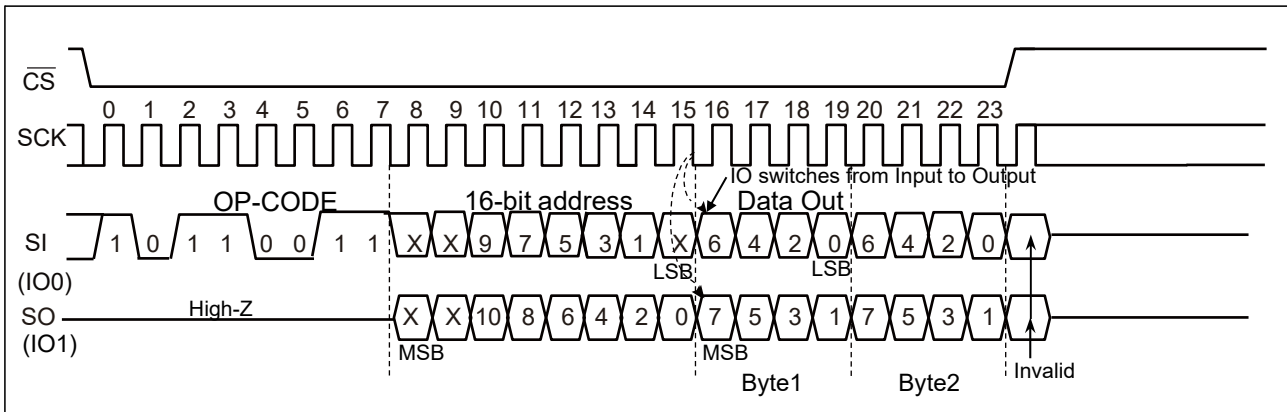
	bit								Hex	
	7	6	5	4	3	2	1	0		
Manufacturer ID	0	0	0	0	0	1	0	0	04 _H	Fujitsu
Continuation code	0	1	1	1	1	1	1	1	7F _H	

	Proprietary use			Density				Hex		
	7	6	5	4	3	2	1			
Product ID (1st Byte)	0	0	1	0	0	0	0	1	21 _H	Density: 00001 _B = 16kbit

	Proprietary use							Hex	
	7	6	5	4	3	2	1		
Product ID (2nd Byte)	0	1	0	0	0	1	0	1	45 _H

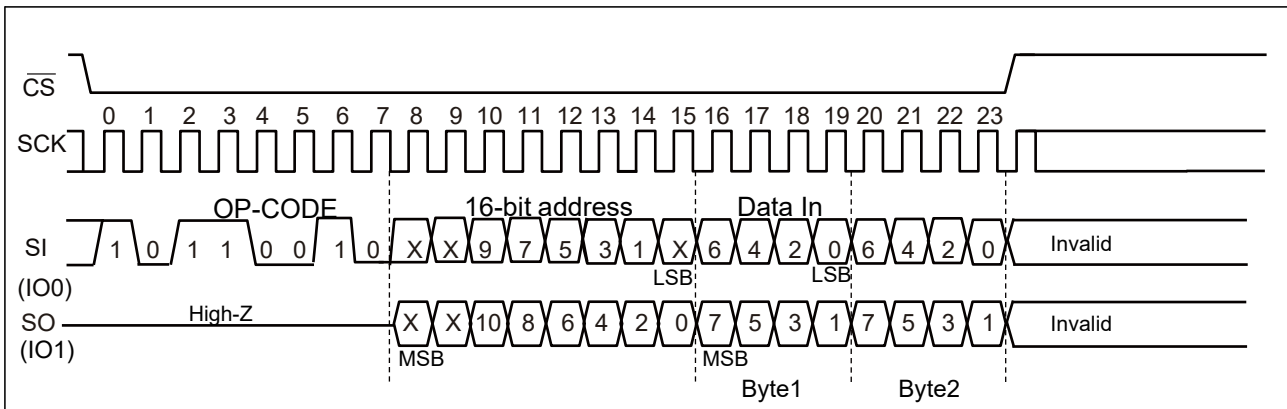
• RDIO

RDIO コマンドは、FeRAM メモリセルアレイのデータを読み出します。SI(IO0) に RDIO のオペコードを入力します。任意の 6 ビットの偶数アドレス (A10, A8, A6, A4, A2, A0) を SO(IO1) から、5 ビットの奇数アドレス (A9, A7, A5, A3, A1) を SI(IO0) から入力します。これら以外の 5 ビットのアドレスは無効です。その後、SCK に 4 サイクルのクロックを入力します。SO(IO1) から 4 ビットの奇数データ (D7, D5, D3, D1) が、SI(IO0) から 4 ビットの偶数データ (D6, D4, D2, D0) が SCK の立下がりエッジに同期して出力されます。 \overline{CS} を立ち上げると RDIO コマンドは終了しますが、 \overline{CS} 立ち上げ前に引き続き SCK に 4 サイクルずつクロックを送り続けることで、アドレスを自動インクリメントして読出しを続けることが可能です。最上位アドレスに達するとロールオーバーして 0 番地に戻り、読出しサイクルは際限なく続けられます。



• WDIO

WDIO コマンドは、FeRAM メモリセルアレイにデータを書き込みます。SI(IO0) に WDIO のオペコードを入力します。任意の 6 ビットの偶数アドレス (A10, A8, A6, A4, A2, A0) を SO(IO1) から、5 ビットの奇数アドレス (A9, A7, A5, A3, A1) を SI(IO0) から入力します。これら以外の 5 ビットのアドレスは無効です。4 ビットの奇数書き込みデータ (D7, D5, D3, D1) を SO(IO1) から、4 ビットの偶数書き込みデータ (D6, D4, D2, D0) を SI(IO0) から入力した時点で、FeRAM メモリセルアレイにデータを書き込みます。 \overline{CS} を立ち上げると WDIO コマンドは終了しますが、 \overline{CS} 立ち上げ前に引き続き書き込みデータを 8 ビットずつ送り続けることで、アドレスを自動インクリメントして書き込みを続けることが可能です。最上位アドレスに達するとロールオーバーして 0 番地に戻り、書き込みサイクルは際限なく続けられます。



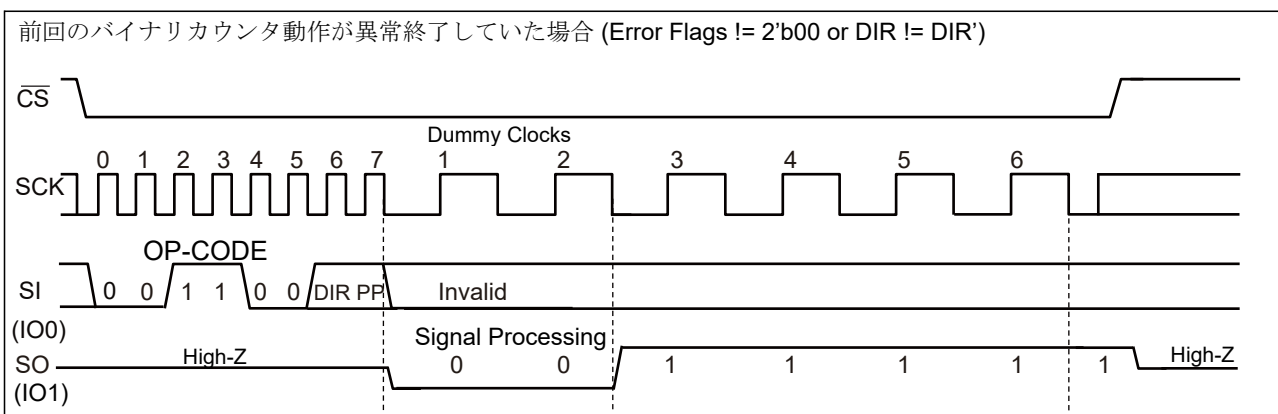
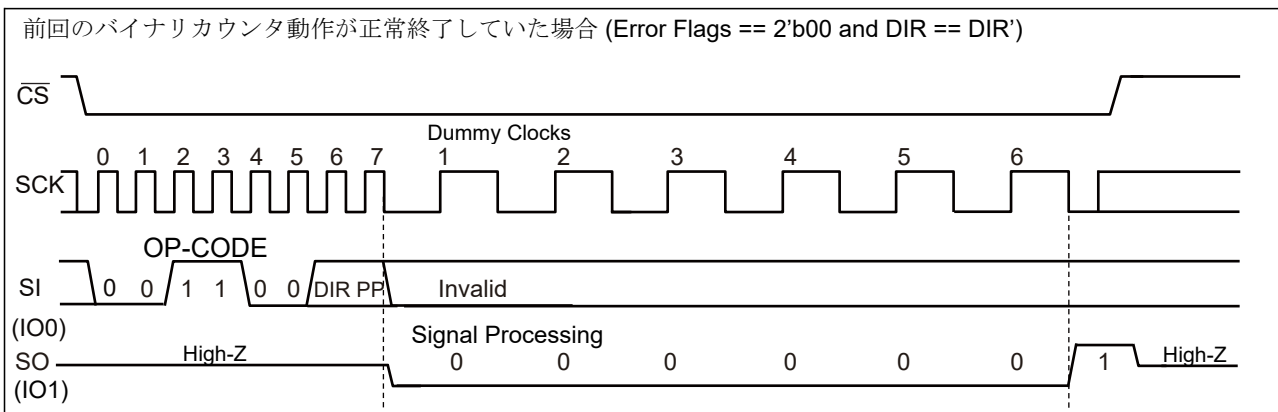
MB85RDP16LX

• POS0/POS1/POS2/POS3

POS0, POS1, POS2, POS3 コマンドは、FeRAM 内に保存された古いポジションデータと、オペコードの下位 2 ビットを使って入力された新しいポジションデータとの比較を行います。比較結果によって、43 ビットのバイナリカウンタを加算するか減算するかが決定されます。バイナリカウンタ動作は、8 ビットのオペコードを入力後に、6 サイクルのダミークロックを入力することで完了します。ダミークロックの周波数は、f_{clk} (“2. 交流特性”参照) 以下である必要があります。これらのコマンドを入力後、6 サイクルのダミークロック中に、自動的にアドレス “000H” (“■ メモリマップ for POS0/1/2/3”参照) から、ポジションデータ、バイナリカウンタデータおよびエラーフラグを含む、48 ビットの FeRAM メモリセルアレイのデータを読み出し、43 ビットのバイナリカウンタによって演算した後、再度アドレス “000H” へ書き戻します。

これら 48 ビットのデータは専用機能によりエンコードされ、FeRAM メモリセルアレイに保存されます。そのため、バイナリカウンタ関係のこの 48 ビットデータをリード/ライトするためには、専用コマンド (RDTsS / RDTsD / WRTsS / WRTsD) が必要となります。2 サイクル目のダミークロック入力時に、2 ビットのエラーフラグと 2 種類の DIR ビットとを用いて、前回のバイナリカウンタ動作が正常に完了したかどうかを判断します。

バイナリカウンタの動作開始後、SO(IO1) からローレベルを出力し続け、バイナリカウンタ動作が完了する 6 サイクル目のダミークロックの立ち下がり後に、ハイレベルに切り替えます。一方、前回のバイナリカウンタ動作が異常終了していた場合は、2 サイクル目のダミークロックでバイナリカウンタ動作を中止し、SO(IO1) をハイレベル出力に切り替えます。



ポジションデータ比較表

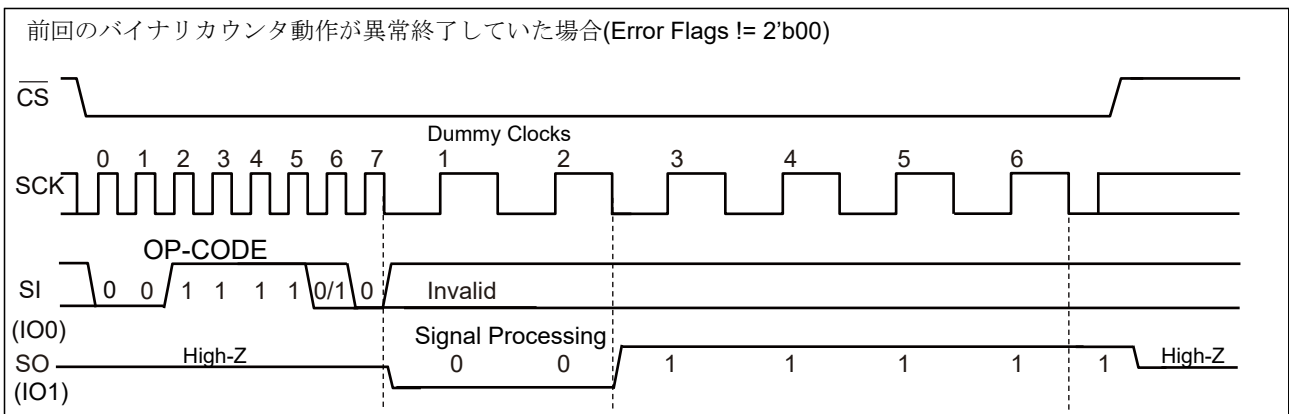
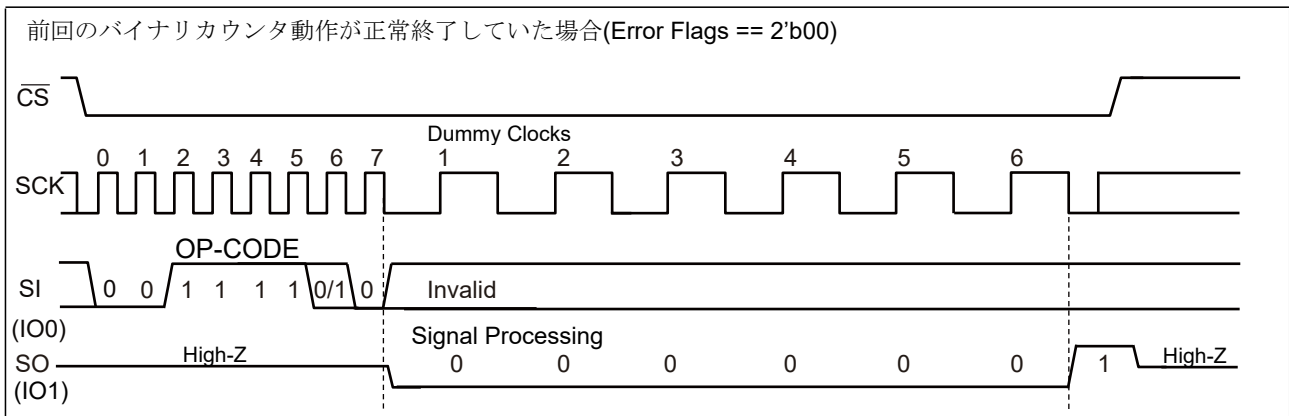
old (DIR, PP)	new (DIR, PP)	Binary counter operation
0, 1	0, 0	+1
1, 1	0, 0	+1
1, 0	0, 0	+1
1, 1	0, 1	+1
1, 0	1, 1	-1
0, 0	1, 1	-1
0, 1	1, 1	-1
0, 0	1, 0	-1
others	others	0

• DIBC/DDBC

DIBC コマンドは 46 ビットのバイナリカウンタに 1 を加算し、DDBC コマンドは 1 を減算します。バイナリカウンタ動作は、8 ビットのおペコードを入力後に 6 サイクルのダミークロックを入力することで完了します。ダミークロックの周波数は、 f_{bck} (“2. 交流特性”参照) 以下であることが必要です。これらのコマンド入力後、6 サイクルのダミークロック中に、自動的にアドレス “000H” (“■ メモリマップ for DIBC/DDBC”参照) から、バイナリカウンタデータおよびエラーフラグを含む、48 ビットの FeRAM メモリセルアレイのデータを読み出し、46 ビットのバイナリカウンタによって演算した後、再度アドレス “000H” へ書き戻します。

これら 48 ビットのデータは専用機能によりエンコードされ、FeRAM メモリセルアレイに保存されます。そのため、バイナリカウンタ関係のこの 48 ビットデータをリード/ライトするためには、専用コマンド (RDTSS / RDTSD / WRTSS / WRTSD) が必要となります。2 サイクル目のダミークロック入力時に、2 ビットのエラーフラグを用いて、前回のバイナリカウンタ動作が正常に完了したかどうかを判断します。

バイナリカウンタの動作開始後、SO(IO1) からローレベルを出力し続け、バイナリカウンタ動作が完了する 6 サイクル目のダミークロックの立ち上がり後に、ハイレベルに切り替えます。一方、前回のバイナリカウンタ動作が異常終了していた場合は、2 サイクル目のダミークロックでバイナリカウンタ動作を中止し、SO(IO1) をハイレベルに切り替えます。



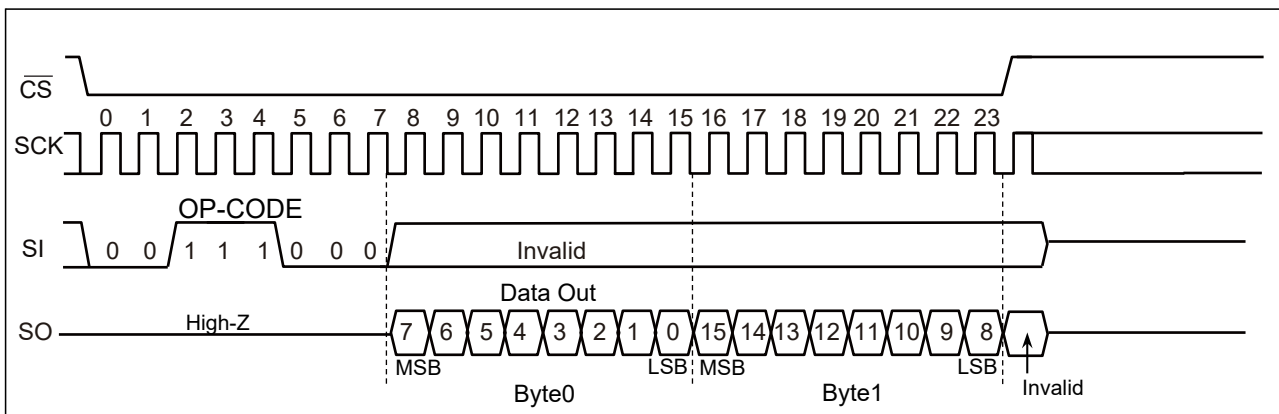
バイナリカウンタ直接制御用のオペコード表

Name	OP-CODE (8-bit)	Binary counter operation
DIBC	0011 1100 _B	+1
DDBC	0011 1110 _B	-1

MB85RDP16LX

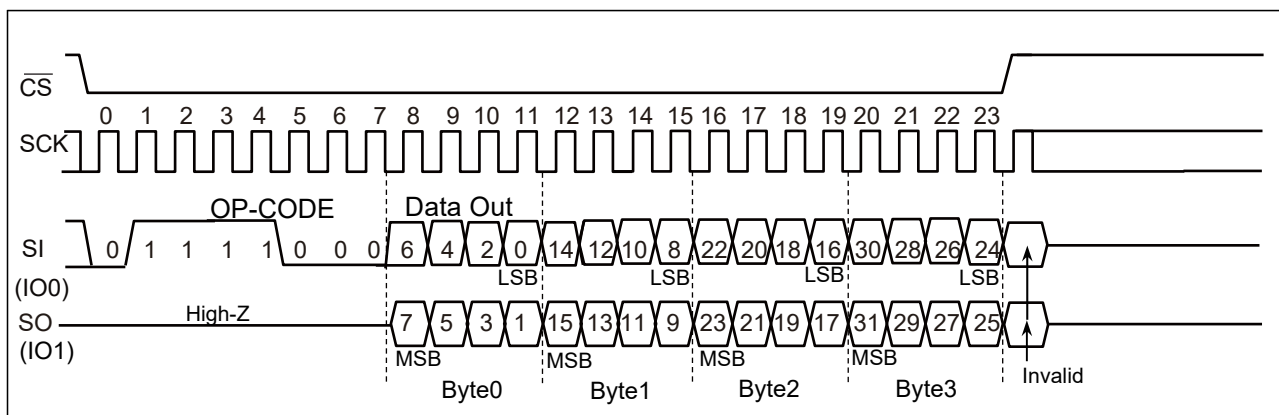
• RDTs (Single SO)

RDTs コマンドは、FeRAM メモリセルアレイからバイナリカウンタ関係のデータ(“■メモリマップ”参照)を読み出します。SI に RDTs のオペコードを入力します。アドレスの入力は必要ありません。8 ビットのオペコード入力後、SCK に 8 サイクルのクロックを入力します。SO はアドレス“000H”から、8 ビットのデータを専用機能によってデコードしながら、SCK の立下りエッジに同期して出力されます。この読出し中、SI の値は無効です。 \overline{CS} を立ち上げると RDTs コマンドは終了しますが、 \overline{CS} 立上げ前に引き続き SCK に 8 サイクルずつクロックを送り続けることで、アドレスを自動インクリメントして読出しを続けることが可能です。最上位アドレスに達するとロールオーバーして 0 番地に戻り、読出しサイクルは際限なく続けられます。専用機能のため、RDTs は通常の READ コマンドと互換性がありません。



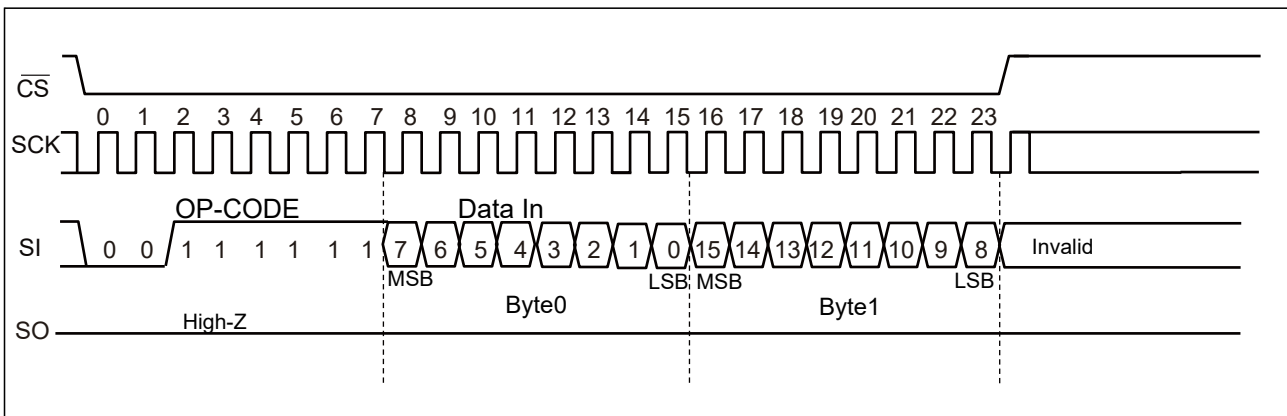
• RDTsd (Dual IO)

RDTsd コマンドは、FeRAM メモリセルアレイからバイナリカウンタ関係のデータ(“■メモリマップ”参照)を読み出します。SI(IO0) に RDTsd のオペコードを入力します。アドレスの入力は必要ありません。8 ビットのオペコード入力後、SCK に 4 サイクルのクロックを入力します。SO(IO1) は 4 ビットの奇数データ (D7, D5, D3, D1), SI(IO0) は 4 ビットの偶数データ (D6, D4, D2, D0) をアドレス“000H”から、専用機能によってデコードしながら、SCK の立下りエッジに同期して出力されます。 \overline{CS} を立ち上げると RDTs コマンドは終了しますが、 \overline{CS} 立上げ前に引き続き SCK に 4 サイクルずつクロックを送り続けることで、アドレスを自動インクリメントして読出しを続けることが可能です。最上位アドレスに達するとロールオーバーして 0 番地に戻り、読出しサイクルは際限なく続けられます。専用機能のため、RDTsd は通常の RDIO コマンドと互換性がありません。



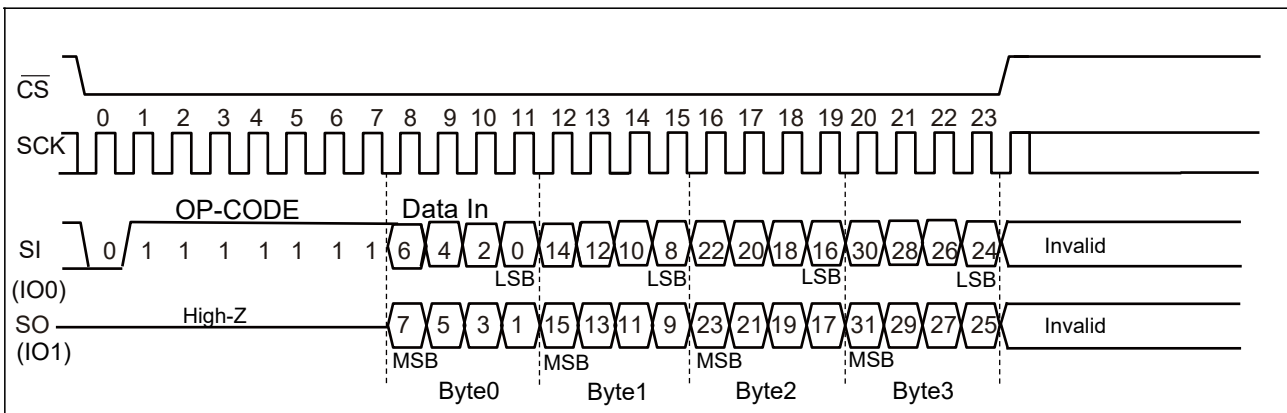
• WRTSs (Single SO)

WRTSs コマンドは、FeRAM メモリセルアレイにバイナリカウンタ関係のデータ(“■メモリマップ”参照)を書き込みます。SI に WRTSs のオペコードを入力します。アドレスの入力は必要ありません。8 ビットのオペコード入力後に 8 ビットの書込みデータを入力すると、データは専用機能によってエンコードされながら、FeRAM メモリセルアレイのアドレス“000H”から書き込まれます。 \overline{CS} を立ち上げると WRTSs コマンドは終了しますが、 \overline{CS} 立上げ前に引き続き書込みデータを 8 ビットずつ送り続けることで、アドレスを自動インクリメントして書込みを続けることが可能です。最上位アドレスに達するとロールオーバーして 0 番地に戻り、書込みサイクルは際限なく続けられます。専用機能のため、WRTSs は通常の WRITE コマンドと互換性はありません。



• WRTSd (Dual IO)

WRTSd コマンドは、FeRAM メモリセルアレイにバイナリカウンタ関係のデータ(“■メモリマップ”参照)を書き込みます。SI(IO0) に WRTSd のオペコードを入力します。アドレスの入力は必要ありません。8 ビットのオペコード入力後に、4 ビットの奇数書込みデータ (D7, D5, D3, D1) を SO(IO1) から、4 ビットの偶数書込みデータ (D6, D4, D2, D0) を SI(IO0) から入力すると、データは専用機能によってエンコードされながら、FeRAM メモリセルアレイのアドレス“000H”から書き込まれます。 \overline{CS} を立ち上げると WRTSd コマンドは終了しますが、 \overline{CS} 立上げ前に引き続き書込みデータを 8 ビットずつ送り続けることで、アドレスを自動インクリメントして書込みを続けることが可能です。最上位アドレスに達すとロールオーバーして 0 番地に戻り、書込みサイクルは際限なく続けられます。専用機能のため、WRTSd は通常の WDIO コマンドと互換性はありません。



■ ブロックプロテクト

ステータスレジスタの BP1, BP0 の値により, WRITE コマンドおよび WDIO コマンドでの書込みプロテクトブロックを設定できます。

BP1	BP0	プロテクトブロック
0	0	なし
0	1	600 _H ~ 7FF _H (上位 1/4)
1	0	400 _H ~ 7FF _H (上位 1/2)
1	1	000 _H ~ 7FF _H (すべて)

■ 書込みプロテクト

WEL, WPEN, \overline{WP} の値により, WRITE コマンド, WDIO コマンドおよび WRSR コマンドの書込み動作がプロテクトされます。

WEL	WPEN	\overline{WP}	プロテクトブロック	アンプロテクトブロック	ステータスレジスタ
0	X	X	プロテクト	プロテクト	プロテクト
1	0	X	プロテクト	アンプロテクト	アンプロテクト
1	1	0	プロテクト	アンプロテクト	プロテクト
1	1	1	プロテクト	アンプロテクト	アンプロテクト

(注意事項) POS0/1/2/3, DIBC/DDBC および WRTSs/WRTSd のコマンドによる書き込み動作は, プロテクトされません。

■ メモリマップ for POS0/1/2/3

POS0/1/2/3 コマンドを使う場合、43 ビットのバイナリカウンタデータ (Counter(0) から Counter(42)), 3 ビットのポジションデータ (PP, DIR, DIR') および 2 ビットのエラーフラグ (Eflag(0), Eflag(1)) が、アドレス“000H”からアドレス“005H”までの FeRAM メモリセルアレイに書き込まれます。

Address	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
000H	Counter(5)	Counter(4)	Counter(3)	Counter(2)	Counter(1)	Counter(0)	DIR	PP
001H	Counter(13)	Counter(12)	Counter(11)	Counter(10)	Counter(9)	Counter(8)	Counter(7)	Counter(6)
002H	Counter(21)	Counter(20)	Counter(19)	Counter(18)	Counter(17)	Counter(16)	Counter(15)	Counter(14)
003H	Counter(29)	Counter(28)	Counter(27)	Counter(26)	Counter(25)	Counter(24)	Counter(23)	Counter(22)
004H	Counter(37)	Counter(36)	Counter(35)	Counter(34)	Counter(33)	Counter(32)	Counter(31)	Counter(30)
005H	Eflag(1)	Eflag(0)	DIR'	Counter(42)	Counter(41)	Counter(40)	Counter(39)	Counter(38)

(注意事項) FeRAM メモリセルアレイに保存されたデータは、専用機能によってエンコードされており、WRTSs/WRTSd コマンドによって上書きすることが可能です。

■ エラーフラグ for POS0/1/2/3

2 ビットのエラーフラグ (Eflag(1,0)) が “00” で無い場合、バイナリカウンタ動作は中止されます。

Eflag(1,0)	Status
“00”	前回の動作が正常終了した場合
“01”	下記条件のアンダーフロー・オーバーフローが発生して動作を中止した場合 counter(42:0)が 400_0000_0000H から 3FF_FFFF_FFFFH へアンダーフロー counter(42:0)が 3FF_FFFF_FFFFH から 400_0000_0000H へオーバーフロー
“10”	ECC でエラーが検出されたが訂正されなかった場合
“11”	前回の動作が異常終了または動作途中で中止されていた場合

(注意事項) Eflag(1,0) の上記の値は論理値で、実際に FeRAM メモリセルアレイに書かれている値と異なる場合があります。これらの値を FeRAM メモリセルアレイから直接読み出す場合、専用機能でデコードする必要があります。

MB85RDP16LX

■ カウンタ遷移表 for POS0/1/2/3

最大値 3FF_FFFF_FFFF_H に 1 加算して 400_0000_0000_H になる場合、または最小値 400_0000_0000_H から 1 減算して 3FF_FFFF_FFFF_H になる場合は、Eflag(1,0) に"01"がセットされます。そのため、アンダーフロー・オーバーフローが発生した後の、次のバイナリカウンタ動作は中止されます。

Counter Value (hex)	Counter Value (decimal)	
	符号	整数
3FF FFFF FFFF	+	$2^{42}-1$
3FF FFFF FFFE	+	$2^{42}-2$
3FF FFFF FFFD	+	$2^{42}-3$
...	+	...
000 0000 0002	+	2
000 0000 0001	+	1
000 0000 0000	+	0
7FF FFFF FFFF	-	1
7FF FFFF FFFE	-	2
...	-	...
400 0000 0002	-	$2^{42}-2$
400 0000 0001	-	$2^{42}-1$
400 0000 0000	-	2^{42}

■ メモリマップ for DIBC/DDBC

DIBC/DDBC コマンドを使う場合、46 ビットのバイナリカウンタデータ (Counter(0)から Counter(45)) および 2 ビットのエラーフラグ (Eflag(0), Eflag(1)) が、アドレス"000_H"からアドレス"005_H"までの FeRAM メモリセルアレイに書き込まれます。

Address	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
000 _H	Counter(7)	Counter(6)	Counter(5)	Counter(4)	Counter(3)	Counter(2)	Counter(1)	Counter(0)
001 _H	Counter(15)	Counter(14)	Counter(13)	Counter(12)	Counter(11)	Counter(10)	Counter(9)	Counter(8)
002 _H	Counter(23)	Counter(22)	Counter(21)	Counter(20)	Counter(19)	Counter(18)	Counter(17)	Counter(16)
003 _H	Counter(31)	Counter(30)	Counter(29)	Counter(28)	Counter(27)	Counter(26)	Counter(25)	Counter(24)
004 _H	Counter(39)	Counter(38)	Counter(37)	Counter(36)	Counter(35)	Counter(34)	Counter(33)	Counter(32)
005 _H	Eflag(1)	Eflag(0)	Counter(45)	Counter(44)	Counter(43)	Counter(42)	Counter(41)	Counter(40)

(注意事項) FeRAM メモリセルアレイに保存されたデータは、専用機能によってエンコードされており、WRTSs/WRTSd コマンドによって上書きすることが可能です。

■ エラーフラグ for DIBC/DDBC

2ビットのエラーフラグ (Eflag(1,0)) が "00" で無い場合、バイナリカウンタ動作は中止されます。

Eflag(1,0)	Status
"00"	前回の動作が正常終了した場合
"01"	下記条件のアンダーフロー・オーバーフローが発生して動作を中止した場合 counter(45:0)が 2000_0000_0000 _H から 1FFF_FFFF_FFFF _H へアンダーフロー counter(45:0)が 1FFF_FFFF_FFFF _H から 2000_0000_0000 _H へオーバーフロー
"10"	ECC でエラーが検出されたが訂正されなかった場合
"11"	前回の動作が異常終了または動作途中で中止されていた場合

(注意事項) Eflag(1,0) の上記の値は論理値で、実際に FeRAM メモリセルアレイに書かれている値と異なる場合があります。これらの値を FeRAM メモリセルアレイから直接読み出す場合、専用機能でデコードする必要があります。

■ カウンタ遷移表 for DIBC/DDBC

最大値 1FFF_FFFF_FFFF_H に 1 加算して 2000_0000_0000_H になる場合、または最小値 2000_0000_0000_H から 1 減算して 1FFF_FFFF_FFFF_H になる場合は、Eflag(1,0) に "01" がセットされます。そのため、アンダーフロー・オーバーフローが発生した後の、次のバイナリカウンタ動作は中止されます。

Counter Value (hex)	Counter Value (decimal)	
	符号	整数
1FFF FFFF FFFF	+	2 ⁴⁵ -1
1FFF FFFF FFFE	+	2 ⁴⁵ -2
1FFF FFFF FFFD	+	2 ⁴⁵ -3
...	+	...
0000 0000 0002	+	2
0000 0000 0001	+	1
0000 0000 0000	+	0
3FFF FFFF FFFF	-	1
3FFF FFFF FFFE	-	2
...	-	...
2000 0000 0002	-	2 ⁴⁵ -2
2000 0000 0001	-	2 ⁴⁵ -1
2000 0000 0000	-	2 ⁴⁵

MB85RDP16LX

■ 絶対最大定格

項目	記号	定格値		単位
		最小	最大	
電源電圧*	V _{DD}	- 0.5	+ 2.5	V
入力電圧*	V _{IN}	- 0.5	V _{DD} + 0.5	V
出力電圧*	V _{OUT}	- 0.5	V _{DD} + 0.5	V
動作周囲温度	T _A	- 40	+ 105	°C
保存温度	T _{stg}	- 55	+ 125	°C

* : 電圧は、VSS 端子をグランド基準 (0 V) とした値です。

<注意事項>

絶対最大定格を超えるストレス (電圧, 電流, 温度など) の印加は、半導体デバイスを破壊する可能性があります。したがって、定格を一項目でも超えることのないようご注意ください。

■ 推奨動作条件

項目	記号	規格値			単位
		最小	標準	最大	
電源電圧* ¹	V _{DD}	1.65	1.8	1.95	V
動作周囲温度* ²	T _A	- 40	—	+ 105	°C

*1 : 電圧は、VSS 端子をグランド基準 (0 V) とした値です。

*2 : 本デバイスだけが動作している場合の動作周囲温度です。パッケージ表面の温度とほぼ同じと考えてください。

<注意事項>

推奨動作条件は、半導体デバイスの正常な動作を確保するための条件です。電気的特性の規格値は、すべてこの条件の範囲内で保証されます。常に推奨動作条件下で使用してください。この条件を超えて使用すると、信頼性に悪影響を及ぼすことがあります。

データシートに記載されていない項目、使用条件、論理の組合せでの使用は、保証していません。記載されている以外の条件での使用をお考えの場合は、必ず事前に営業部門までご相談ください。

■ 電気的特性

1. 直流規格

(推奨動作条件において)

項目	記号	条件	規格値			単位
			最小	標準	最大	
入力リーク電流	I _{LI}	$\overline{CS} = V_{DD}$	—	—	1	μA
		\overline{WP} , SCK, SI = 0 V to V _{DD}	—	—	1	
出力リーク電流	I _{LO}	SO = 0 V to V _{DD}	—	—	1	μA
動作電源電流	I _{DD}	SCK = 15 MHz	—	—	0.7	mA
スタンバイ電流	I _{SB}	SCK = SI = $\overline{CS} = V_{DD}$	—	1 (25°C)	11 (105°C) 6 (85°C)	μA
“H”レベル入力電圧	V _{IH}	V _{DD} = 1.65 to 1.95 V	V _{DD} × 0.8	—	V _{DD} + 0.3	V
“L”レベル入力電圧	V _{IL}	V _{DD} = 1.65 to 1.95 V	- 0.5	—	V _{DD} × 0.2	V
“H”レベル出力電圧	V _{OH}	I _{OH} = -2 mA	V _{DD} - 0.5	—	V _{DD}	V
“L”レベル出力電圧	V _{OL}	I _{OL} = 2 mA	V _{SS}	—	0.4	V

MB85RDP16LX

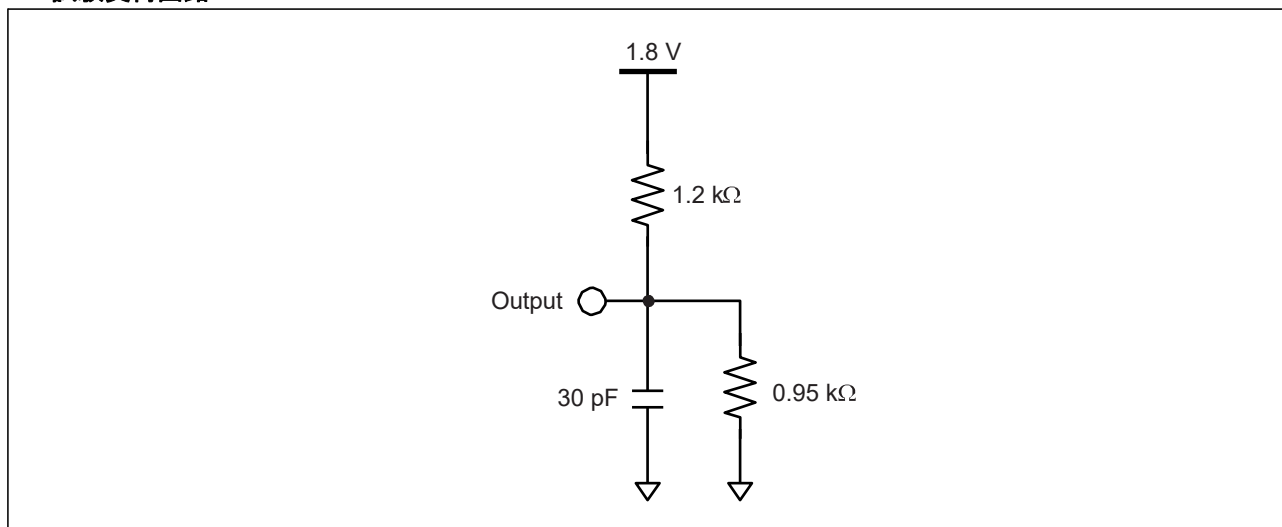
2. 交流特性

項目	記号	規格値		単位
		最小	最大	
SCK クロック周波数 for SPI	f _{CK}	—	15	MHz
クロックハイ時間 for SPI	t _{CH}	33	—	ns
クロックロー時間 for SPI	t _{CL}	33	—	ns
SCK クロック周波数 for Dual SPI	f _{CK}	—	7.5	MHz
クロックハイ時間 for Dual SPI	t _{CH}	66	—	ns
クロックロー時間 for Dual SPI	t _{CL}	66	—	ns
POS0/1/2/3 または DIBC/DDBC コマンド実行中のダミークロック用 SCK クロック周波数 (コマンド間のインターバル < 3 μs)	f _{DCk}	—	2	MHz
POS0/1/2/3 または DIBC/DDBC コマンド実行中のダミークロック用 SCK クロック周波数 (コマンド間のインターバル ≥ 3 μs)	f _{DCk}	—	5	MHz
POS0/1/2/3 または DIBC/DDBC コマンド実行中のダミークロック用クロックハイ時間	t _{CH}	50	—	ns
POS0/1/2/3 または DIBC/DDBC コマンド実行中のダミークロック用クロックロー時間	t _{CL}	50	—	ns
チップセレクトセットアップ時間	t _{CSU}	10	—	ns
チップセレクトホールド時間	t _{CSH}	10	—	ns
出力ディセーブル時間	t _{OD}	—	20	ns
出力データ確定時間	t _{ODV}	—	18	ns
出力ホールド時間	t _{OH}	0	—	ns
非選択時間	t _D	30	—	ns
データ立上り時間	t _R	—	50	ns
データ立下り時間	t _F	—	50	ns
データセットアップ時間	t _{SU}	5	—	ns
データホールド時間	t _H	5	—	ns

交流特性測定条件

電源電圧	: 1.65 V ~ 1.95 V
動作周囲温度	: -40 °C ~ +105 °C
入力電圧振幅	: 0.3 V ~ 1.65 V
入力立上り時間	: 5 ns
入力立下り時間	: 5 ns
入力判定レベル	: V _{DD} /2
出力判定レベル	: V _{DD} /2

AC 試験負荷回路



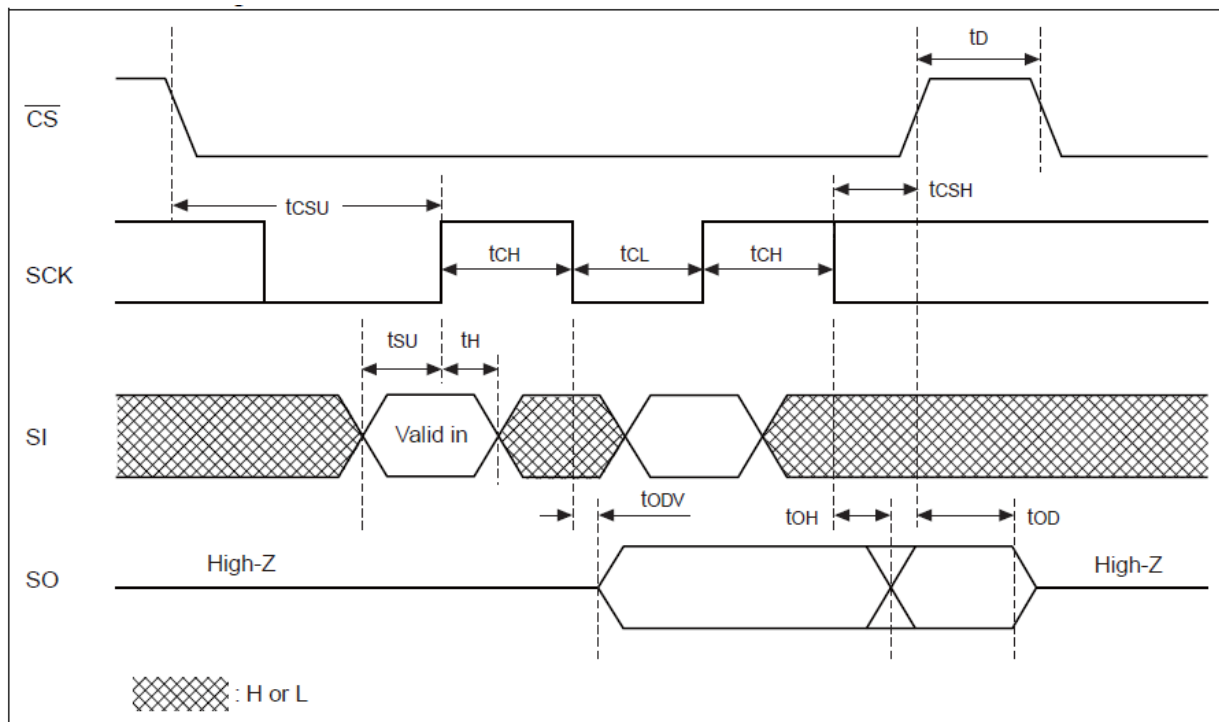
3. 端子容量

項目	記号	条件	規格値		単位
			最小	最大	
出力容量	C_o	VDD = VIN = VOUT = 0 V f = 1 MHz, TA = + 25 °C	—	4	pF
入力容量	C_i		—	4	pF

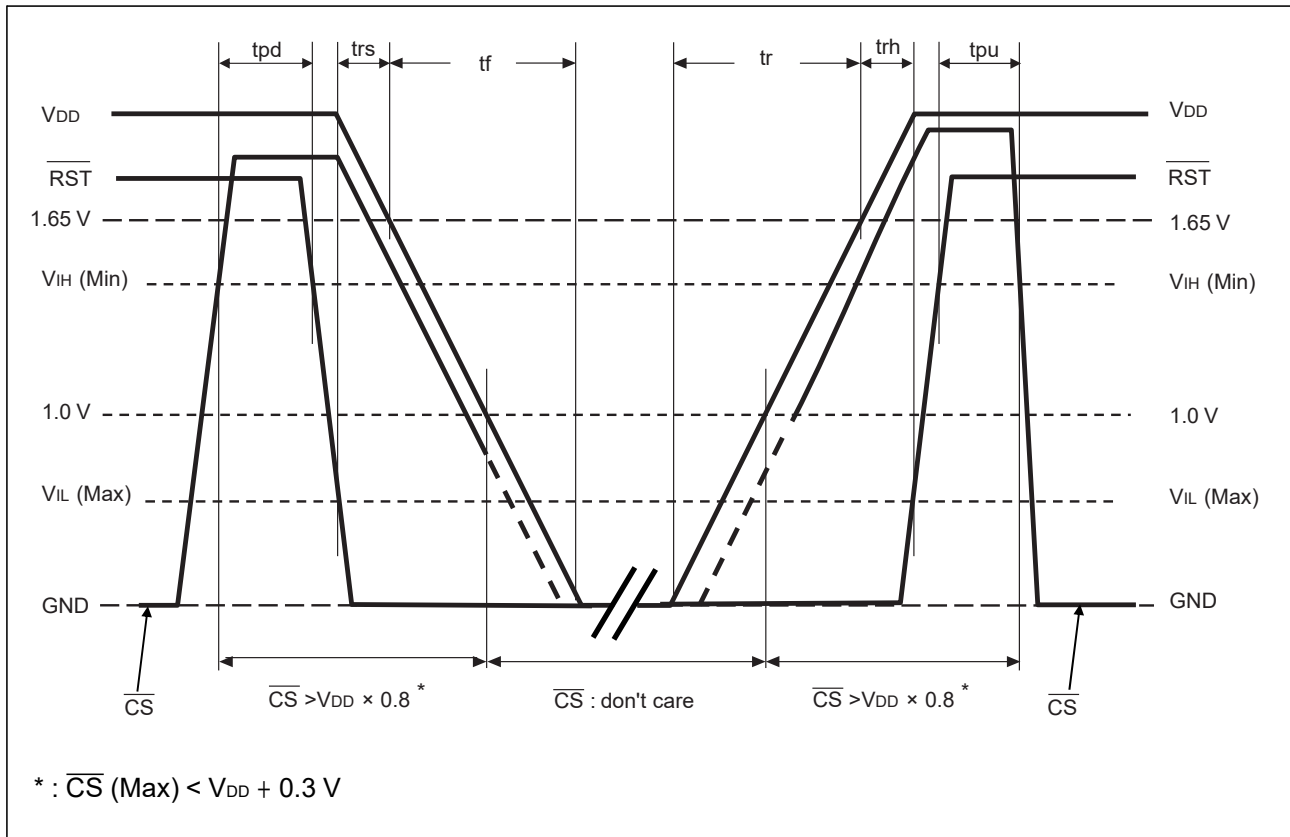
MB85RDP16LX

■ タイミングダイアグラム

- シリアルデータタイミング



■ 電源切断・投入シーケンス



項目	記号	規格値		単位
		最小	最大	
電源 OFF 時の \overline{CS} および \overline{RST} のハイレベル保持時間	tpd	400	—	ns
\overline{RST} 立ち上げ後アクセス開始待機時間	tpu	1	—	μs
電源の立下げ時間	tf	3	—	μs
電源の立上げ時間	tr	3	—	μs
電源 OFF 時の \overline{RST} 立ち下げ後 $V_{DD}(\text{min})$ 保持時間	trs	0	—	μs
電源 ON 時の $V_{DD}(\text{min})$ 後 \overline{RST} ローレベル保持時間	trh	1	—	μs

規定されたリードサイクル、ライトサイクルまたは電源投入・切断シーケンスを守らない動作が実行された場合、記憶データの保証はできません。

■ FeRAM の特性

項目	最小	最大	単位	パラメタ
書込み / 読出し耐性*1	10 ¹³	—	回 / バイト	動作周囲温度T _A = +105 °C
データ保持特性*2	10	—	年	動作周囲温度T _A = +105 °C

*1 : FeRAM は破壊読出しを行っているため、書込みおよび読出し回数の合計が書込み / 読出し耐性の最小値です。

*2 : データ保持特性の最小年数は、出荷直後に初めて読み書きしたデータの保持時間です。
これらの保持時間は、信頼性評価結果からの換算値です。

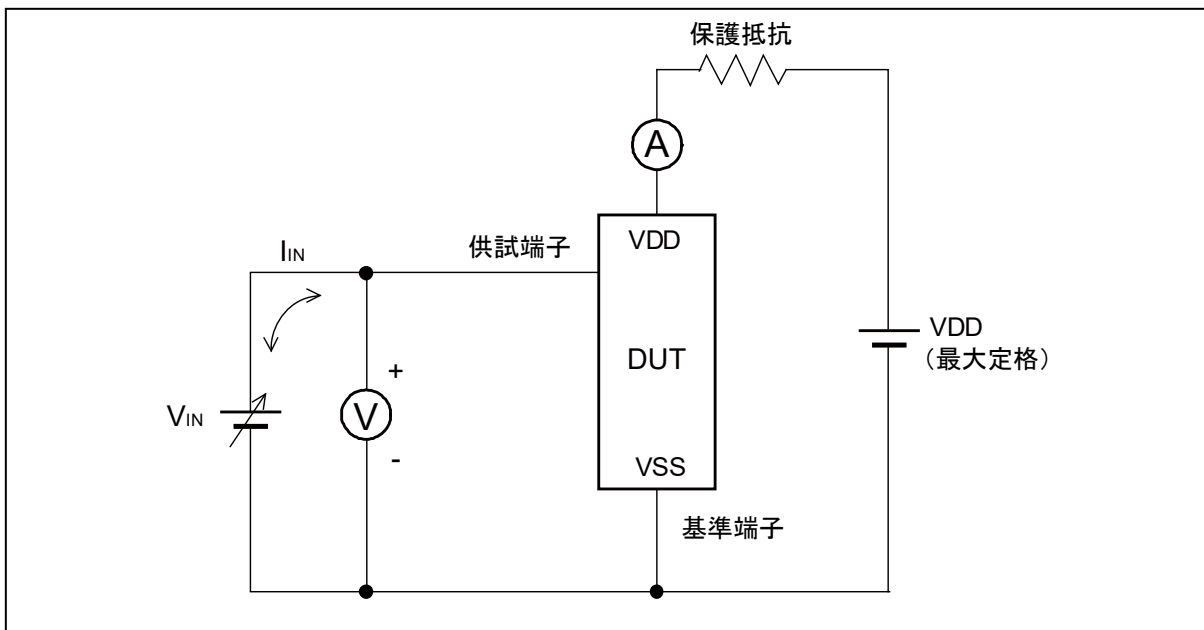
■ 使用上の注意

リフロー後にデータの書き込みを行ってください。リフロー前に書き込まれたデータは保証できません。

■ ESD・ラッチアップ

試験項目	DUT	規格値
ESD HBM (人体帯電モデル) JESD22-A114 準拠	MB85RDP16LXPN-G-AMEWE1	+ 2000 V 以上 - 2000 V 以下
ESD MM (マシンモデル) JESD22-A115 準拠		+ 200 V 以上 - 200 V 以下
ESD CDM (デバイス帯電モデル) JESD22-C101 準拠		—
ラッチアップ (パルス電流注入法) JESD78 準拠		—
ラッチアップ (電源過電圧法) JESD78 準拠		—
ラッチアップ (電流法) Proprietary method		—
ラッチアップ (C-V 法) Proprietary method		+ 200 V 以上 - 200 V 以下

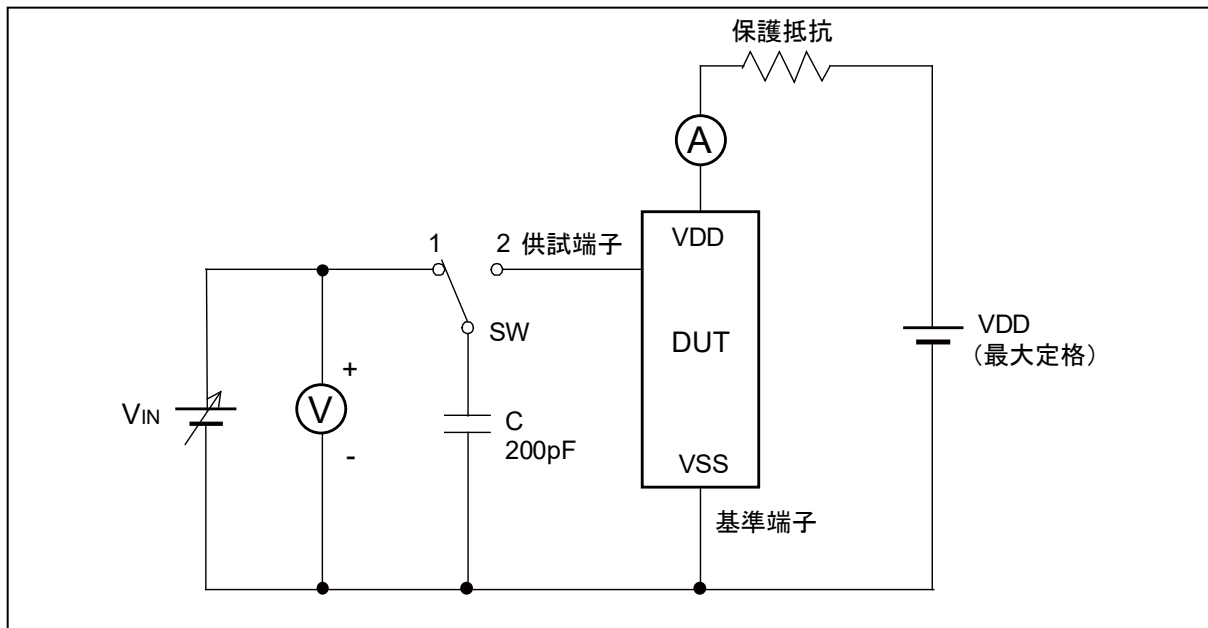
▪ ラッチアップ (電流法)



(注意事項) V_{IN} の電圧を徐々に増加させ、 I_{IN} を最大300 mA まで流し込みます (または流し出します)。
 $I_{IN} = \pm 300$ mA まで、ラッチアップが発生しないことを確認します。
 ただし、I/O に特別な規格があり I_{IN} を300 mA とすることができない場合は、その特別な規格値まで電圧レベルをあげます。

MB85RDP16LX

・ラッチアップ (C-V 法)



(注意事項) SWを約2秒間隔で1～2に交互に切り換え、電圧を印加します。
これを1回とし、5回行います。
ただし、5回までにラッチアップ現象が発生した場合は、直ちに試験を中止します。

■ リフロー条件および保管期限

JEDEC 条件, Moisture Sensitivity Level 3 (IPC / JEDEC J-STD-020E)

■ 含有規制化学物質対応

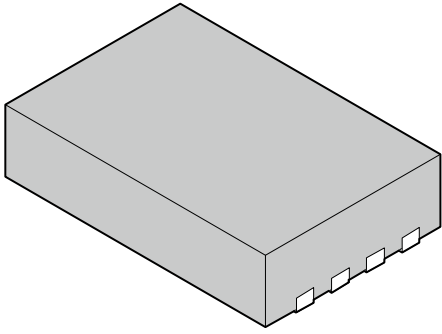
本製品は、REACH 規則, EU RoHS 指令および中国RoHSに準拠しております。

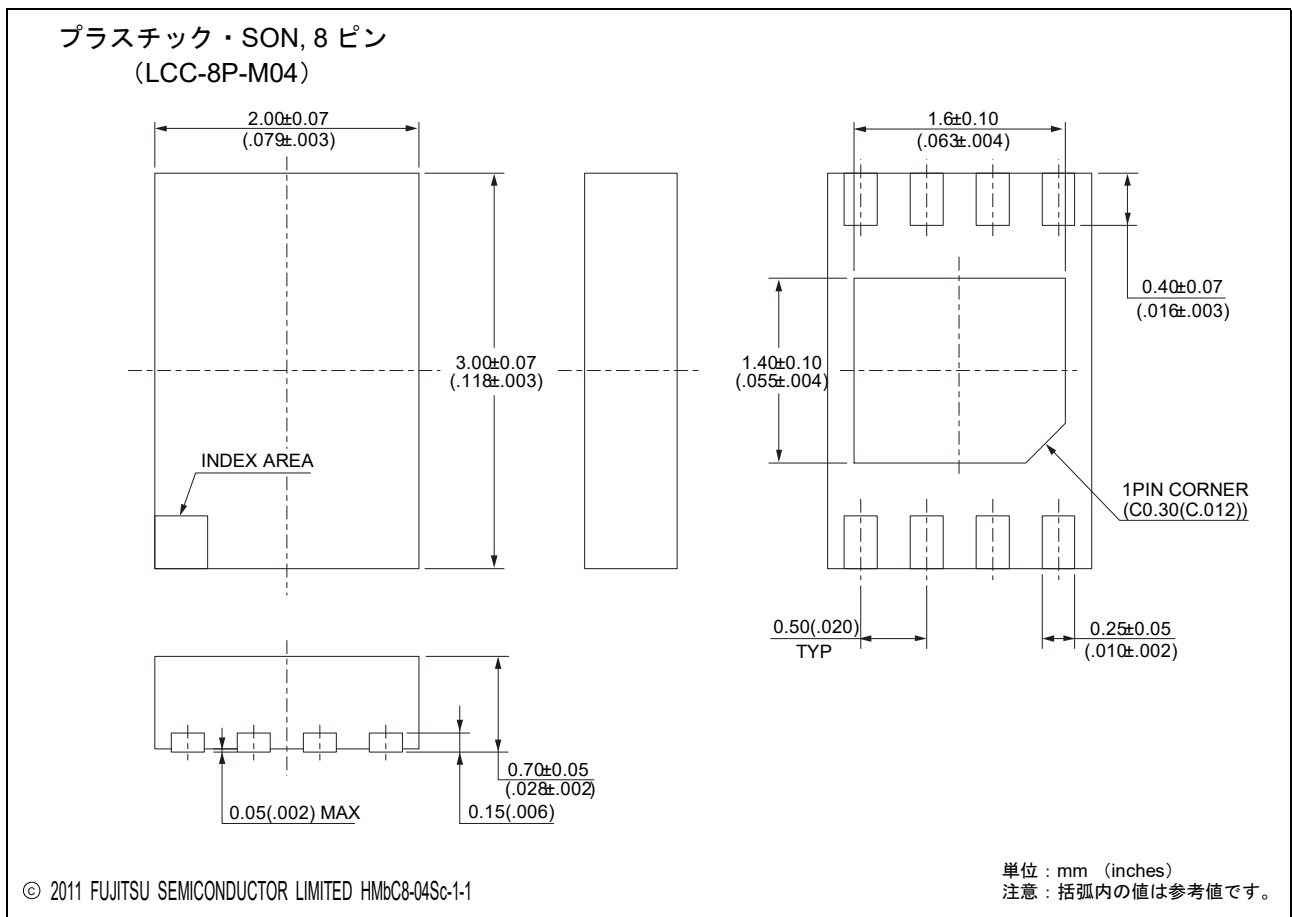
■ オーダ型格

型格	パッケージ	出荷形態	最小出荷単位
MB85RDP16LXPN-G-AMEWE1	プラスチック・SON, 8ピン (LCC-8P-M04)	エンボステーパーピング	1500

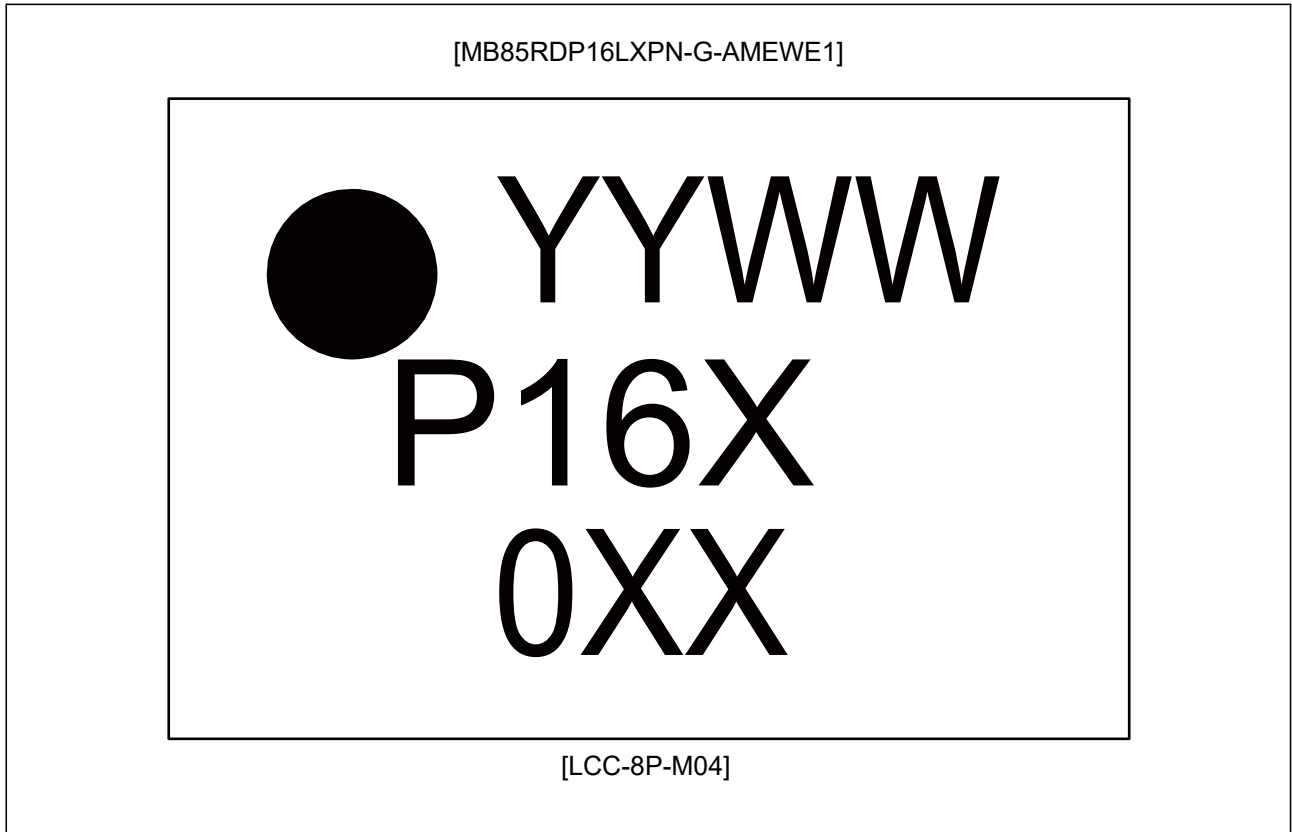
MB85RDP16LX

■ パッケージ・外形寸法図

<p>プラスチック・SON, 8 ピン</p>  <p>(LCC-8P-M04)</p>	リードピッチ	0.5 mm
	パッケージ幅× パッケージ長さ	2.0 mm × 3.0 mm
	封止方法	プラスチックモールド
	取付け高さ	0.75 mm Max.
	質量	0.015g



■ 捺印図



■ 本版での主な変更

変更箇所は、本文中のページ左側の|によって示しています。

ページ	場所	変更内容
—	全般	技術用語の変更 FRAM → FeRAM

富士通セミコンダクターメモリソリューション株式会社

〒222-0033
神奈川県横浜市港北区新横浜二丁目100番45（新横浜中央ビル）
<https://www.fujitsu.com/jp/fsm/>

本資料の記載内容は、予告なしに変更することがありますので、製品のご購入やご使用などのご用命の際は、当社営業窓口にご確認ください。

本資料に記載された動作概要や応用回路例などの情報は、半導体デバイスの標準的な動作や使い方を示したもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計においてこれらを使用する場合は、お客様の責任において行ってください。これらの使用に起因する損害などについては、当社はその責任を負いません。

本資料は、本資料に記載された製品および動作概要・回路図を含む技術情報について、当社もしくは第三者の特許権、著作権等の知的財産権やその他の権利の使用権または実施権を許諾するものではありません。また、これらの使用について、第三者の知的財産権やその他の権利の実施ができることの保証を行うものではありません。したがって、これらの使用に起因する第三者の知的財産権やその他の権利の侵害などについて、当社はその責任を負いません。

本資料に記載された製品は、通常の産業用、一般事務用、パーソナル用、家庭用などの一般的用途に使用されることを意図して設計・製造されています。極めて高度な安全性が要求され、仮に当該安全性が確保されない場合、直接生命・身体に対する重大な危険性を伴う用途（原子力施設における核反応制御、航空機自動飛行制御、航空交通管制、大量輸送システムにおける運行制御、生命維持のための医療機器、兵器システムにおけるミサイル発射制御など）、または極めて高い信頼性が要求される用途（海底中継器、宇宙衛星など）に使用されるよう設計・製造されたものではありません。したがって、これらの用途へのご使用をお考えのお客様は、必ず事前に当社営業窓口までご相談ください。ご相談なく使用されたことにより発生した損害などについては、当社は責任を負いません。

半導体デバイスには、ある確率で故障や誤動作が発生します。本資料に記載の製品を含め当社半導体デバイスをご使用いただく場合は、当社半導体デバイスに故障や誤動作が発生した場合も、結果的に人身事故、火災事故、社会的な損害などを生じさせないように、お客様の責任において、装置の冗長設計、延焼対策設計、過電流防止対策設計、誤動作防止設計などの安全設計をお願いします。

本資料に記載された製品および技術情報を輸出または非居住者に提供する場合は、外国為替及び外国貿易法および米国輸出管理関連法規などの規制をご確認の上、必要な手続きをおとりください。

本資料に記載されている社名および製品名などの固有名詞は、各社の商標または登録商標です。