



## News Release

2011年6月6日  
富士通セミコンダクター株式会社  
SuVolta, Inc.

米国 SuVolta の低消費電力 CMOS 技術「PowerShrink™」のライセンスを  
富士通セミコンダクターが受け、実用化に向け共同開発を開始

— IC の動作速度を低下させずに消費電力を 1/2 へ削減 —

富士通セミコンダクター株式会社(本社；神奈川県横浜市、社長；岡田 晴基、以下、富士通セミコンダクター)は、米国 SuVolta, Inc. (本社；米国カリフォルニア州、CEO 兼社長；Bruce McWilliams、以下 SuVolta)の低消費電力 CMOS 技術である PowerShrink™のライセンスを受けるとともに、65nm テクノロジーでの実用化に向け共同開発を開始します。この低消費電力 CMOS 技術を用いることで、IC 電源電圧の低電圧化が可能となり、IC の動作速度を落とすことなく消費電力を約 50%削減することができます。富士通セミコンダクターは、この技術を ASSP、ASIC ならびに、COT(注 1)製品に適用していきます。本技術を最初に適用した製品の実用化を 2012 年後半に予定しています。

CMOS 技術は低消費電力デバイス技術として広く使われています。これまで微細化とともに電源電圧を低下させることで低消費電力化が行なわれてきましたが、90nm テクノロジー以降はトランジスタのしきい値(注 2)ばらつきを低減できず、電源電圧を下げるのが困難でした。そのため、各社において回路設計上の工夫により低消費電力化を進めてきました。

今般 SuVolta が開発した本技術では、トランジスタのしきい値ばらつきの大きな要因である不純物分布のゆらぎの影響を低減することによって、低電源電圧化を可能にし、CMOS デバイスそのものの低消費電力化を実現しました。トランジスタ特性を改善することで、電源電圧を 30%下げることができ、動作速度を落とすことなく動作時消費電力を 50%削減できます。しかも、この技術は従来と同様なプレーナー型 CMOS 構造を用いるため、富士通セミコンダクターの既存の製造インフラをそのまま利用することができ、富士通セミコンダクターが開発する ASSP、ASIC ならびに、COT 製品において高い量産性が期待できます。

富士通セミコンダクターと SuVolta は 65nm 製品の開発パートナーであり、これまでの技術開発で、2 社はしきい値ばらつきの顕著な低減や回路の機能動作を確認いたしました。今後は、富

富士通セミコンダクターの低消費電力デバイスにおける長年の経験を生かしながら、SuVolta の先進的な技術コンセプトを加えて緊密に相互協力していきます。

富士通セミコンダクター株式会社、取締役執行役員副社長 八木春良のコメント

「富士通セミコンダクターは高速で低消費電力の製品の開発を続けており、SuVolta との技術開発では消費電力低減に向けた良い結果が得られています。SuVolta の技術と我々の培ってきた低消費電力技術を組み合わせることにより、富士通セミコンダクターはコンシューマ製品やモバイル製品におけるお客様の低消費電力化要求に積極的に応えていきます。」

SuVolta, Inc.、CEO 兼社長 Bruce McWilliams 氏のコメント

「富士通セミコンダクターは SuVolta の PowerShrink フォーム開発における素晴らしいパートナーであり、我々は共同でトランジスタのしきい値ばらつきを大きく低減し、同時に 0.5V 以下で作動する SRAM メモリを含め超低電圧下で回路が動作することを証明しました。この技術の商業化について、富士通セミコンダクターと協力できることを喜びに思います。」

**PowerShrink 低電力プラットフォーム** —SuVolta から本日発表—

より小さなしきい値(Vt)ばらつきを持つ Deeply Depleted Channel(DDC、注 3)CMOS トランジスタからなる PowerShrink 低消費電力 CMOS 技術に加え、PowerShrink 低消費電力プラットフォームには、DDC に最適化された回路技術、さらにしきい値電圧のばらつきを低減するようにバイアスを印加することで最適な電源電圧とするような設計技術を含むものです。

#### 【注釈】

(注 1) COT : Customer Owned Tooling の略。お客様が設計、開発した LSI を製造すること。

単なる製造受託ではなく、設計段階からお客様と共同開発も行う。

(注 2) しきい値 : トランジスタがオフ状態からオン状態に切り替わる電圧。トランジスタを制御するゲート電極にしきい値以上の電圧を加えることでトランジスタがオン状態となる。

(注 3) DDC : Deeply Depleted Channel の略。不純物分布ゆらぎの影響を低減する SuVolta 社のトランジスタ技術。

#### 【報道機関お問い合わせ先】

富士通セミコンダクター株式会社

電話 : 045-755-7009(直通)

お問い合わせ : <https://www-s.fujitsu.com/jp/group/fsl/release/inquiry.html>

SuVolta, Inc.

Margo Westfall

+1 (408) 429-6058

Email: [mwestfall@suvolta.com](mailto:mwestfall@suvolta.com)

スボルタ広報代理

ホフマン ジャパン株式会社

担当：鷺野

Tel: 03-5159-2145

Fax: 03-5159-2166

Email: [mwashino@hoffman.com](mailto:mwashino@hoffman.com)