

[デバイス]

2008年6月26日

富士通マイクロエレクトロニクス株式会社

デジタル家電向け低消費電力メモリ 256メガビット FCRAM 新発売

富士通マイクロエレクトロニクス株式会社（注1）は、デジタル家電向け低消費電力メモリとして、システムインパッケージ（以下、SiP）（注2）に最適な容量256メガビットのコンシューマFCRAM（注3）「MB81EDS256545」を開発し、本日よりサンプル出荷を開始します。

新製品はバス幅64ビットおよびLow Power DDR SDRAMインタフェースにより、バス幅16ビットのDDR2 SDRAM（注4）2個分と同等のデータ転送能力を実現しながら、最大で約1ワット（約70%相当）の消費電力を削減（注5）し、デジタル家電の省エネ化に貢献します。

新製品は、低消費電力化が要求されるデジタルテレビやデジタルビデオカメラなどに最適です。

近年のデジタル家電では、搭載している電子部品の高性能化や機能の集約化が進む一方で、機器自体の省エネ化やチップの小型化による発熱量増加への対処が課題であり、搭載部品の低消費電力化が必要とされています。

新製品は、現在のデジタル家電に使われているバス幅16ビットのDDR2 SDRAM 2個分と同等のデータ転送能力を実現しながら、最大で約1ワット（約70%相当）の消費電力を削減できるため、デジタル家電の省エネ化に貢献するほか、放熱設計に関わる開発や部品コストの削減にも寄与します。

当社は、デジタルテレビ、デジタルビデオカメラなど、低消費電力化を必要とするデジタル家電向けに新製品による汎用RAMの置き換えを提案し、最適な製品価値とコストのソリューションを提供いたします。

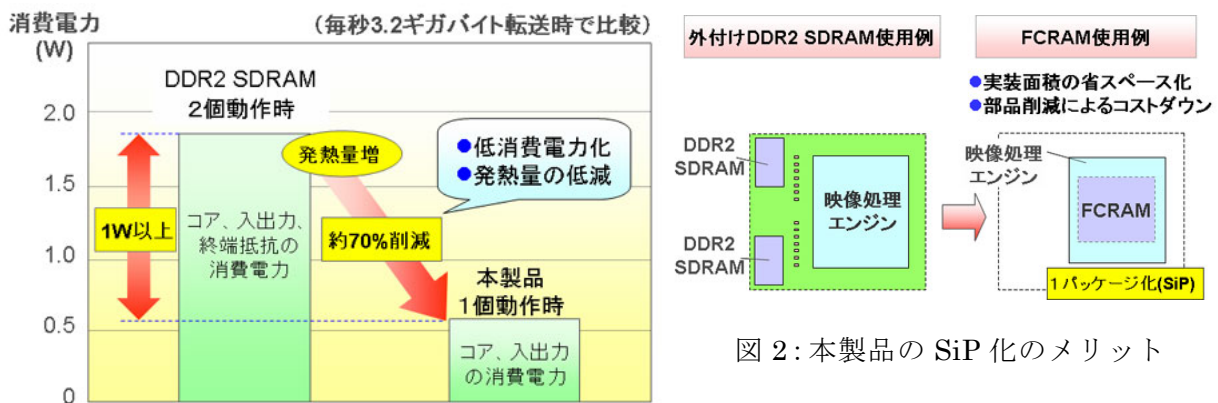


図 1：本製品の消費電力（DDR2 SDRAM との比較例）

【サンプル価格、およびサンプル出荷時期】

製品名	サンプル価格（税込）	サンプル出荷時期
MB81EDS256545	1,000 円	2008年6月26日より

【販売目標】

月間100万個

【本製品の特長】

1. DDR2 SDRAM と同じデータ転送で消費電力を最大約 1 ワット削減可能
DDR2 SDRAM などの高速メモリでは信号を安定させるために終端抵抗（注 6）が必要となり、多くの電力を消費しています。本製品は、バス幅を 64 ビットに広げて動作周波数を低くすることで終端抵抗が不要となるため、同等性能となるバス幅 16 ビットの DDR2 SDRAM 2 個分と比較した場合、消費電力を最大で約 1 ワット（約 70%相当）削減します。（図 1 参照）
2. DDR2 SDRAM の 2 倍の性能で大容量映像データなどの高速処理が可能
本製品は、バス幅 64 ビット、最大 216 メガヘルツ動作により、汎用 DDR2 SDRAM の 2 倍となる最大毎秒 3.46 ギガバイトのデータ転送レートを実現しています。デジタルテレビなど大容量の映像データを高速処理する用途に適しています。
3. SiP 向けメモリのため実装面積の省スペース化に貢献
本製品は、ロジック LSI との 1 パッケージ化が可能な SiP 向けメモリであり、実装面積の省スペース化に貢献するほか、基板材料や部品のコスト削減が可能です。SiP 向けにウェーハ形態で提供するほか、ウェーハレベルパッケージ（WLP）（注 7）の提供も可能です。（図 2 参照）

【商標について】

- ・記載されている製品名などの固有名詞は、各社の商標または登録商標です。

【関連 Web サイト】

<http://jp.fujitsu.com/group/fml/>（富士通マイクロエレクトロニクス）
256M ビットコンシューマ FCRAM

【注釈】

- （注 1）富士通マイクロエレクトロニクス株式会社：
代表取締役社長 岡田晴基、本社 東京都新宿区。
- （注 2）システムインパッケージ（SiP）：
1つのパッケージの中に、ロジック LSI やメモリなど異なる種類の半導体デバイスを搭載してシステムを構築する技術および製品。
- （注 3）コンシューマ FCRAM：
FCRAM（Fast Cycle Random Access Memory）は当社独自開発の高速・低消費電力の RAM コア技術。コンシューマ FCRAM は、FCRAM コアと業界標準である Low Power DDR SDRAM インタフェースをもったデジタル家電専用メモリ。
- （注 4）DDR2 SDRAM：
DRAM 規格の一種で、Double Data Rate2 Synchronous Dynamic Random Access Memory の略称。DDR SDRAM（外部クロックに同期して動作する SDRAM の 2 倍の転送速度をもつ）よりも高速で消費電力が少ない。現在の DRAM 市場で主流となっているメモリ。
- （注 5）最大で約 1 ワット（約 70%相当）の消費電力を削減：
本製品 1 つと他社 256 メガビット DDR2 SDRAM 2 つを、毎秒 3.2 ギガバイトで連続動作さ

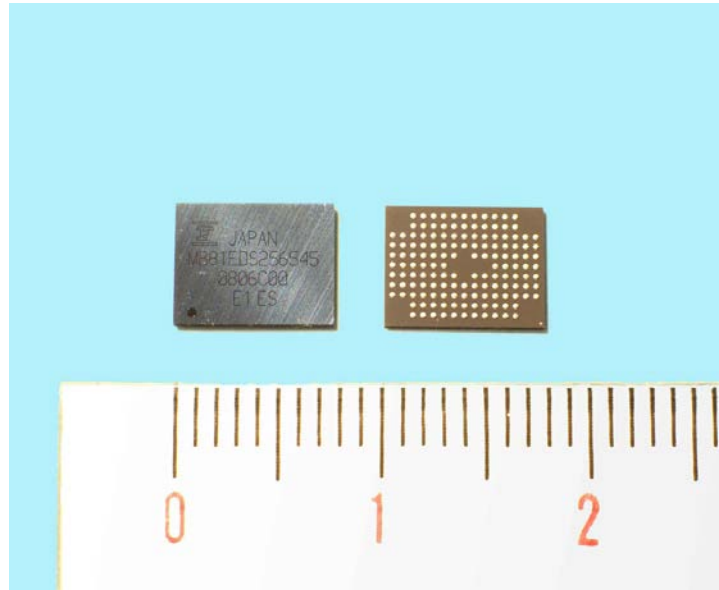
せたときの計算値と比較。DDR2 SDRAM 側の全消費電力のうち終端抵抗の消費電力は大きな割合を占めているので、終端抵抗が不要の本製品は大幅に消費電力の削減が可能。

(注6) 終端抵抗：

回路の配線や信号の終端に取り付ける抵抗で、信号が反射によって乱れるのを防ぐ。DDR2 SDRAM では終端抵抗をチップ上に内蔵 (ODT： On Die Termination) している。

(注7) ウェーハレベルパッケージ (WLP)：

チップサイズの小型パッケージ。ウェーハの状態です半田バンプの形成や捺印などのパッケージ処理を実施したあとに、ダイシングして形成。



「MB81EDS256545」

以 上

【お客様お問い合わせ先】

富士通マイクロエレクトロニクス株式会社

[お問い合わせフォーム](#)

プレスリリースに記載された製品の価格、仕様、サービス内容などは発表日現在のものです。その後予告なしに変更されることがあります。あらかじめご了承ください。

【添付資料】

「MB81EDS256545」の主な仕様

メモリ構成	1メガワード x 64ビット x 4バンク
電源電圧	1.7~1.95ボルト
バースト動作周波数	216メガヘルツ (最大)
データ転送レート	毎秒3.46ギガバイト (最大)
クロックアクセスタイム	4.6ナノ秒 (最大)
動作電流 (バーストリード時)	300ミリアンペア (最大)
ディープパワーダウン電流	20マイクロアンペア (最大)