

# 富士通NANDフラッシュメモリへのソリューション

大容量データの保存に適したNANDフラッシュメモリを使用する際に、システム側で必要なソフトウェア、マクロ等をソリューションとしてご提供します。これらを併せて使用することで、NANDフラッシュメモリをより効果的・短期間に製品に組み込むことが可能です。

## 概要

当社では、すでに各種のNORフラッシュメモリを製品化しています。しかし、携帯機器の急速な普及に伴い、データ格納用の小型大容量記憶媒体の要求がますます強くなっています。このような市場要求に対応するため、NORフラッシュメモリより大容量化が容易で、よりデータ格納用に適したNANDフラッシュメモリを開発・製品化しています。

図1に当社のNANDフラッシュメモリのロードマップを示します。

また表1に、NANDフラッシュメモリとNORフラッシュメモリの読み出し/書き込み/消去時間の比較を示します。このように、NANDフラッシュメモリはNORフラッシュメモリに比べて書き込み/消去時間が速く、大容量データの保存に適しているといえます。

図2にフラッシュメモリの一般的な目的別利用例を示します。

当社では、フラッシュメモリ単体だけではなく、それをより効果的・短期間にお客様の製品に組み込んでいただくためのソフトウェア、ツール、情報等をソリューションとしてご提供することを重要視しています。本稿では、NANDフラッシュメモリについての各種ソリューションをご紹介します。

## NANDフラッシュメモリの特長・留意点

NANDフラッシュメモリを使用する際には、次のような特長・留意点を考慮する必要があります。

図1 NANDフラッシュメモリ ロードマップ



表1 NANDフラッシュメモリとNORフラッシュメモリの比較

	NANDフラッシュメモリ*	NORフラッシュメモリ
読み出し単位	ページ (512 + 16バイト)	バイト/ワード
アクセス時間 (標準)	7μs (イニシャルアクセス) 50ns (シリアルアクセス)	90ns (ランダムアクセス)
書き込み単位	ページ (512 + 16バイト)	バイト/ワード
書き込み時間 (標準)	200μs	8μs/バイト 16μs/ワード (4ms/528バイト)
消去単位	ブロック (8K + 256バイト)	セクタ (8K/64Kバイト)
消去時間 (標準)	2ms	1s

\* MBM30LV0064の場合

## ●無効ブロックが存在する可能性

NANDフラッシュメモリには、ブロックが完全に消去できない、もしくはビットエラーにより書き込みができなくなるという、無効ブロック (Bad Block) が存在するか、または使用中に現れてくる可能性があります。この無効ブロックの数は、64M容量のMBM30LV0064の場合、最大10個までであることを保証しています。これに対しては、上位ソフトウェアでこの無効ブロックの出現を検知し、それ以降そのブロックを使用しないなどの管理が必要です。

## ●データ読み出し時のビットエラーの可能性

NANDフラッシュメモリは、その構造的な特長から書き込み/消去時だけでなく読み出し時にも、NORフラッシュメモリと比べてデータを蓄える単位であるセルへ大きな電圧が印加されます。それゆえ、長い使用時間のなかで読み出し時にビット誤りが起こり得ます。このことへの対処としては、ECC (Error Checking And Correction) を上位ソフトウェア側で考慮することを強くお勧めします。

## ●CLE/ALE/SEピンなどの制御

NANDフラッシュメモリには、NORフラッシュメモリにはないICLE (Command Latch Enable), ALE (Address Latch Enable), SE (Spare Area Enable) という、NANDフラッシュメモリ特有のピンが存在します。これらの制御がシステム側で必要です。

図3にNANDフラッシュメモリの接続・制御例を示します。

## ●イニシャルアクセスの遅さ (NORフラッシュメモリに比較して)

NANDフラッシュメモリは、シリアルアクセス時の読み出しは50nsという高速アクセスが可能ですが、読み出し単位であるページのイニシャルアクセス時には、7μsが必要となります。ファイルやデータなど、まとまった容量のシリアルアクセスには問題ありませんが、プログラムコードの格納には適しません。

表2にNANDフラッシュメモリでの留意項目をまとめます。

## 当社のソリューション

前述のような留意点に対しては従来、「市販のコントローラの活用」「お客様でのシステム構築」等の対応が取られています。しかし当社では、次のようなソフトウェア、マクロ、リファレンス等を開発し、ソリューションとしてご提供しています。

## ●ECCマクロ

1ビットエラーの訂正および2ビットエラーの検出が可能なECCマクロを、Verilog, VHDL, C言語にてご提供します。これは、ハミング符号方式の1つであり、1ページ (512バイト) 単位に対して生成するECC符号が3バイトのみであることが特長です。このマクロを、お客様製品内のASICに搭載するハードウェア・マクロやグルーロジックとして実装することが考えられます。

図4にECCマクロの実装例を示します。具体的には、次のものをご提供することができます。

- ・ECCマクロソース (Verilog, VHDL, C)
- ・ECCマクロ仕様書
- ・ECCマクロアプリケーションノート

## ●NANDフラッシュメモリ管理ソフトウェア (SoFFS for NAND)

従来、NORフラッシュメモリ用のソフトウェアとしてSoFFS

(Sophisticated Flash File System) をご提供していますが、これをNANDフラッシュメモリ用に展開したものです。アプリケーションソフトウェアとNANDデバイスの間に位置し、次のような主機能を持っています。

- ・ウェア・レベリング
- ・ガーベッジ・コレクション
- ・無効ブロックの管理

図2 フラッシュメモリの目的別利用例

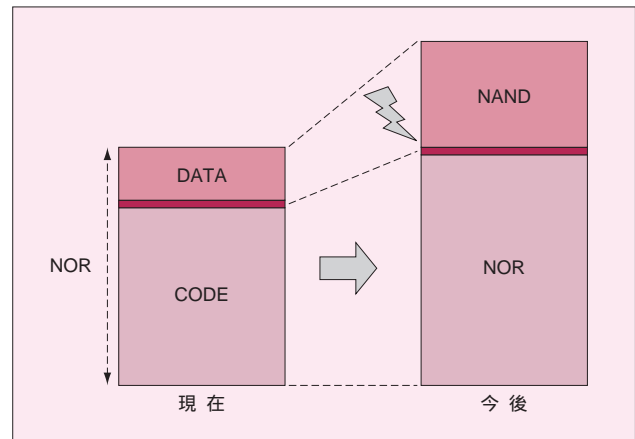


図3 NANDフラッシュメモリの接続・制御例

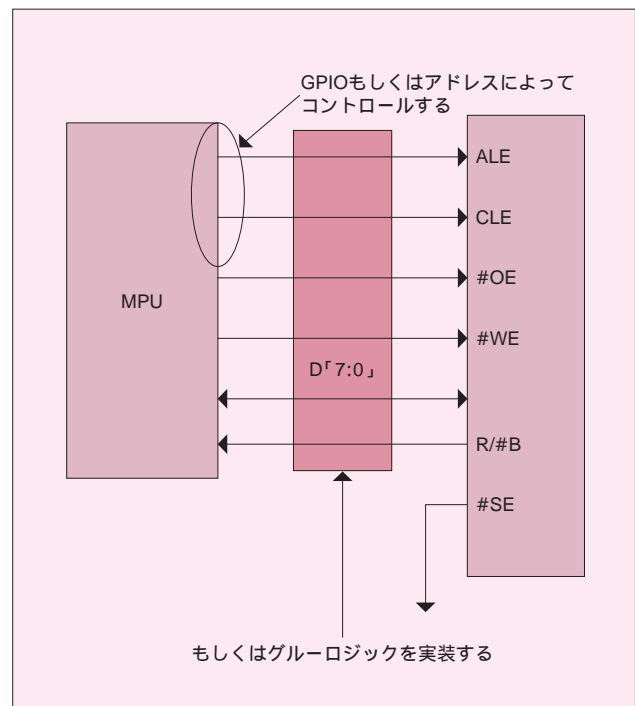


表2 NANDフラッシュメモリでの留意項目

対応が必須である項目	無効ブロックの管理
	特有ピンの制御
対応が望ましい項目	ECCの実装
	ウェア・レベリング
	ガーベッジ・コレクション

また、FAT互換ファイルシステムを提供するアクセスライブラリとして、SoLib (SoFFS Fat Access Library) もご提供することができます。

図5にSoFFS, SoLibの実装例を示します。具体的には、次のものをご提供することができます。

- ・ SoFFS for NANDソースコード
- ・ SoFFS for NANDマニュアル
- ・ SoFFS for NAND解説書
- ・ SoLib for NANDオブジェクトコード
- ・ SoLib for NAND仕様書
- NANDフラッシュメモリ制御・接続リファレンス

CLE, ALE, SEピンの制御・接続リファレンスとして、当社32ビットRISCマイコンFR30との接続例と回路図例をご提供できます。ここでは、これらの特有ピンをレジスタで制御しています。具体的には、次のものをご提供することができます。

- ・ FR30とNANDフラッシュメモリの接続仕様例
- ・ FR30とNANDフラッシュメモリの接続回路図
- ・ FR30評価ボード用NANDフラッシュメモリ拡張ボード (貸出しのみ)

● NANDフラッシュメモリのシミュレーションモデル

現在、64M容量のMBM30LV0064製品に対して、VHDL, Verilog, IBIS, Denaliモデルをご提供できます。

表3にNANDフラッシュメモリでの留意項目と、それらへの当社のソリューションを示します。

## 今後の展開

当社ではこれらのソリューションを、今後製品化するすべてのNANDフラッシュメモリに適用していきます。またデバイス本体だけでなく、フラッシュメモリに関連するソフトウェア、ツール、モデル、情報等多くのソリューションやサービスをお客様にご提供してまいります。

図4 ECCマクロの実装例

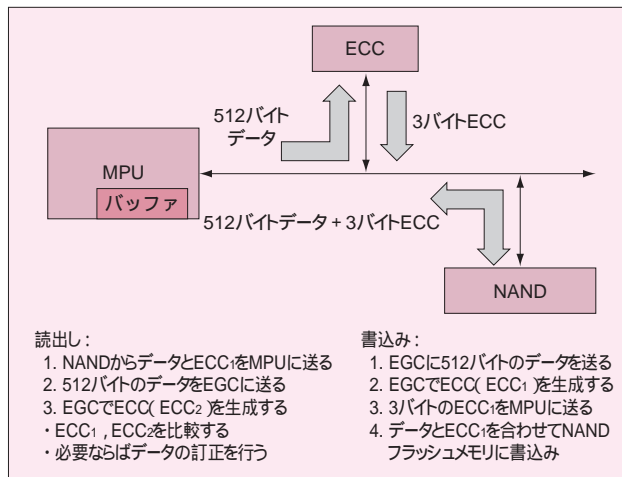


図5 SoFFS/SoLibの実装例

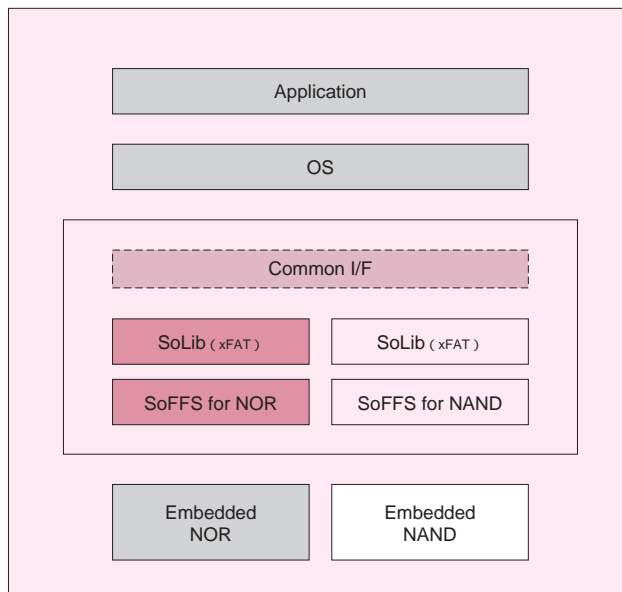


表3 NANDフラッシュメモリでの留意項目と当社ソリューション

留意項目		富士通ソリューション
対応が必須である項目	無効ブロックの管理	SoFFS for NAND
	特有ピンの制御	FR30との制御・接続リファレンスシミュレーションモデル
対応が望ましい項目	ECCの実装	ECCマクロ
	ウェア・レベリング	SoFFS for NAND
	ガーベッジ・コレクション	SoFFS for NAND