

# フラッシュメモリとSRAM混載スタックMCP

MB84VD2108/09xEAシリーズ，MB84VD2118/19xEGシリーズ  
 MB84VD2218/19xEHシリーズ，MB84VD2228/29xEAシリーズ  
 MB84VD23280EAシリーズ  
 MB84LD2238/39xEFシリーズ，MB84LD23380EFシリーズ

2つのチップを積み重ねた構造のマルチチップパッケージです。チップ1つ分の大きさで2つ分の機能を持ち、搭載メモリの大容量化に対応し、実装面積の縮小化とシステムの高性能化を図ることができます。

## 概要

1997年4月より、当社は携帯電話をはじめとする携帯機器の低消費電力化・高性能化・小型化のニーズにお応えするべく、フラッシュメモリとSRAMを1つのパッケージに収めたマルチチップパッケージ（MCP）の出荷を開始し、大変ご好評をいただいています。

現在量産中のスタックMCPは、16Mビットデュアルオペレーション・フラッシュメモリと2MビットSRAM，16Mビットデュアルオペレーション・フラッシュメモリと4MビットSRAM，32Mビットデュアルオペレーション・フラッシュメモリと4MビットSRAMを搭載したもので、パッケージサイズはそれぞれ9mm×9mm×1.4mm（t），8mm×11mm×1.4mm（t），8mm×11.6mm×1.4mm（t）です。

2000年以降の携帯電話には、通話品質や通信速度の向上はもちろんのこと、メール機能の充実・WEB閲覧・静止画・動画の取扱い、およびそれらのカラー画像化など、単なる携帯電話の機能にとどまらない、さまざまな機能が追加されます。このため、取扱いデータ量の増大が必至となり、結果として必要メモリ容量も増大することになります。つまり2000年以降のMCPは、小型化を保ったうえで大容量化が重要なポイントになります。

そこでこのたび、さらなる小型化・大容量化を追求したスタックMCPを開発しました。

- ・16Mビットデュアルオペレーション・フラッシュメモリと2MビットSRAM
- ・16Mビットデュアルオペレーション・フラッシュメモリと4MビットSRAM
- ・32Mビットデュアルオペレーション・フラッシュメモリと4MビットSRAM
- ・32Mビットデュアルオペレーション・フラッシュメモリと8MビットSRAM
- ・32Mビットデュアルオペレーション・フラッシュメモリと16MビットSRAMインタフェースFCRAM<sup>®</sup>

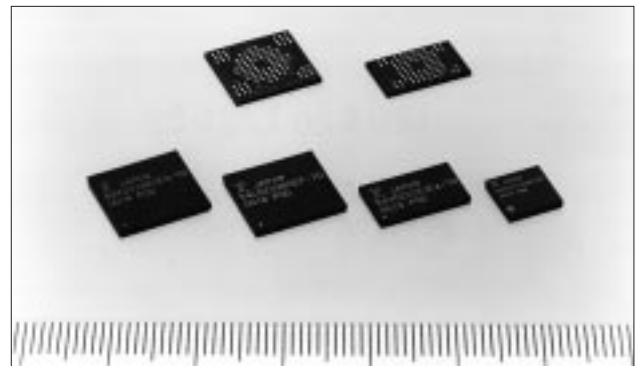


写真1 外観

・ 64Mビットデュアルオペレーション・フラッシュメモリと8MビットSRAM

・ 64Mビットデュアルオペレーション・フラッシュメモリと16MビットSRAMインタフェースFCRAM®

パッケージは、Ball Grid Array (BGA) タイプで、JEDEC標準の 8 行 8 列56ボールの信号端子を持っており、従来のスタックMCPと互換性を保っています。

表 1 に品種構成、図 1 にスタックMCPの大容量化・小型化ロードマップ、図 2 にパッケージ断面構造、図 3 に端子配列、図 4 に外形寸法を示します。

## 特 長

### ●スタックMCP

さらなる小型化の要求は、パッケージの取付け高さまで波及しています。従来のスタックMCPが取付け高さ1.4mm（最大）であるのに対して、今回開発したスタックMCPは取付け高さ1.2mm（最大）と、TSOP (Thin Small Outline Package) タイプと同一です。

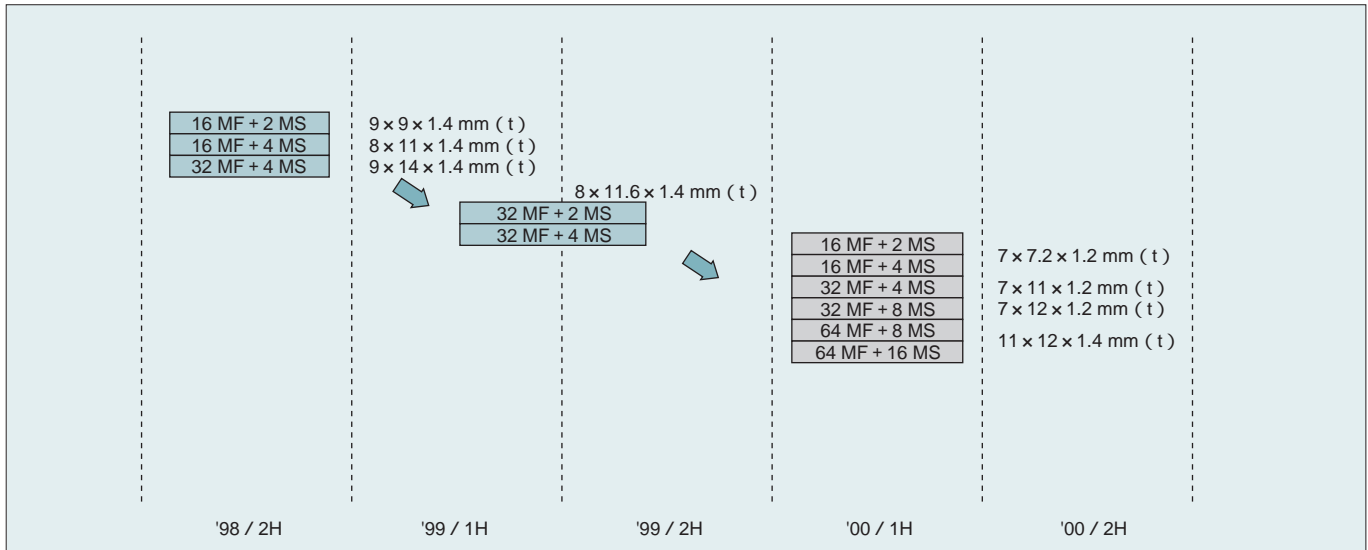
パッケージは0.8mmピッチのBGAタイプで、JEDEC標準の 8 行 8 列56ボールの信号端子を持っています。

表 1 品種構成

型 格	MB84VD2108xEA/09xEA	MB84VD2118xEG/19xEG	MB84VD2218xEH/19xEH	MB84VD2228xEA/29xEA	MB84VD23280EA	MB84LD2238xEF/39xEF	MB84LD23380EF	
搭載素子	16Mビット デュアルオペレーション ・フラッシュメモリ		32Mビット デュアルオペレーション ・フラッシュメモリ		64Mビット デュアルオペレーション ・フラッシュメモリ	32Mビット デュアルオペレーション ・フラッシュメモリ	64Mビット デュアルオペレーション ・フラッシュメモリ	
	2MビットSRAM	4MビットSRAM		8MビットSRAM		16MビットSRAM インタフェースFCRAM®		
I/O構成	× 8 / × 16切替え					Flash: × 8 / × 16切替え RAM: × 16のみ		
電源電圧	2.7 ~ 3.3V					2.3 ~ 2.7V		
動作温度	- 25 ~ 85							
アクセスタイム	85ns(最大)		90ns(最大)			120ns(最大)	100ns(最大)	
RAM消費電力	T.B.D							
Flash消費電力	読出し		60mW(最大)				50mW(最大)	
	書込み		120mW(最大)				100mW(最大)	
	消去		120mW(最大)				100mW(最大)	
ブートブロック構成	Top/Bottom							
消去時間(標準)	1.0s/セクタ					1.5s/セクタ	1.0s/セクタ	
書込み時間 (標準)	バイト	8μs					10μs	8μs
	ワード	16μs					20μs	16μs
パッケージサイズ(mm)	7 × 7.2 × 1.2 (t)		7 × 11 × 1.2 (t)	7 × 12 × 1.2 (t)	11 × 12 × 1.4 (t)	7 × 11 × 1.2 (t)	11 × 12 × 1.4 (t)	
ボール数	56( JEDEC標準ピンアウト )							
	外周			15	45	15	45	

\* : 価格のXは2~4で、デュアルオペレーション・フラッシュメモリのバンク構成を示します。

図 1 スタックMCPの大容量化・小型化ロードマップ



- ・16Mビットデュアルオペレーション・フラッシュメモリと2MビットSRAM：7mm×7.2mm×1.2mm (t)
- ・16Mビットデュアルオペレーション・フラッシュメモリと4MビットSRAM：7mm×7.2mm×1.2mm (t)
- ・32Mビットデュアルオペレーション・フラッシュメモリと4MビットSRAM：7mm×11mm×1.2mm (t)
- ・32Mビットデュアルオペレーション・フラッシュメモリと8MビットSRAM：7mm×12mm×1.2mm (t)
- ・32Mビットデュアルオペレーション・フラッシュメモリと16MビットSRAMインタフェースFCRAM<sup>®</sup>：7mm×11mm×1.2mm (t)
- ・64Mビットデュアルオペレーション・フラッシュメモリと8MビットSRAM：11mm×12mm×1.4mm (t)
- ・64Mビットデュアルオペレーション・フラッシュメモリと16MビットSRAMインタフェースFCRAM<sup>®</sup>：11mm×12mm×1.4mm (t)

これらのうち、MCPとして7mm×7.2mm×1.2mm (t)のスタックMCPは世界最小のパッケージサイズを、64Mビットデュアルオペレーション・フラッシュメモリと16MビットSRAMインタフェースFCRAM<sup>®</sup>を搭載したスタックMCPは、世界最大容量を誇っています。

また、2.5V単一32Mビットデュアルオペレーション・フラッシュメモリ、2.5V単一64Mビットデュアルオペレーション・フラッシュメモリと16MビットSRAMインタフェースFCRAM<sup>®</sup>を搭載したスタックMCPにより、2.3~2.7Vの低電圧に対応しており、幅広い用途での選択肢を提供しています。

端子配列は、従来のスタックMCPと同様に、アドレス端子やデータ信号線、コントロール信号線は共通になっています。素子の選択にはチップイネーブル端子がそれぞれ出ており、一般的なシステムバスに容易に接続することができます。

●フラッシュメモリ

64Mビットデュアルオペレーション・フラッシュメモリにはMBM29DL640E、32Mビットデュアルオペレーション・フラッシュメモリにはMBM29DL32xTE/BEシリーズ、16Mビットデュアルオペレーション・フラッシュメモリにはMBM29DL16xTE/BEシリーズを搭載しています。

また、低電圧のスタックMCPには2.5V単一64Mビットデュアルオペレーション・フラッシュメモリMBM29DD640E、2.5V単一32Mビットデュアルオペレーション・フラッシュメモリMBM29DD32xTE/BEシリーズを搭載しています。

●SRAM

2.7Vまで動作可能な2Mビット、4Mビット、8MビットスタティックRAMを搭載しています。CIOs端子により、データ信号線を×8構成と×16構成にすることができるため、多彩なシステム設計を容易に行うことができます。素子の選択信号に、負論理の/CE1sと正論理のCE2sの2端子があるので、デコード用とバッテリバックアップ用にそれぞれ使用することも可能です。

図2 パッケージ断面構造

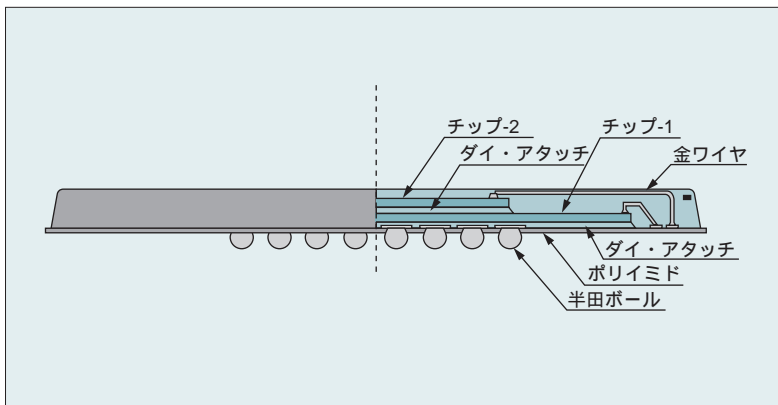
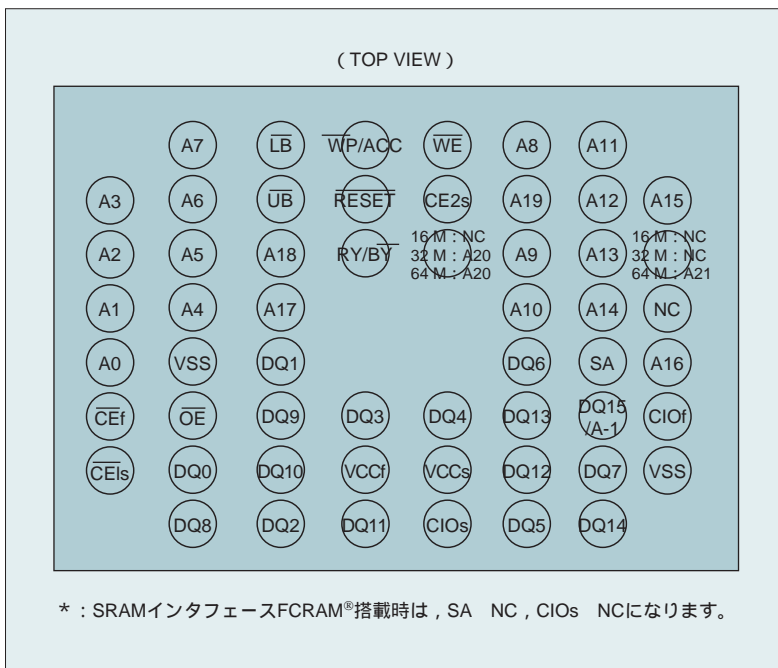


図3 端子配列図



●SRAMインタフェースFCRAM<sup>®</sup>

RAMの大容量化・低コスト化に伴い、2.3Vまで動作可能な16MビットSRAMインタフェースFCRAM<sup>®</sup>を搭載しています。また新しい回路技術により、SRAMと同等の高速サイクルタイムを実現しています。基本インタフェースや機能は、完全SRAM互換でありながら低コストで、IMT2000対応等RAM領域の大容量化による新分野への展開を可能にしています。

●今後の展開

本編では、大容量化・小型化のソリューションとしてMCPの新製品をご紹介しました。当社はこれまでも、各種のMCPを開発・提供しており、今回追加したMCPにより、さらにお客様のシステム要求にあったMCPを選択できるようになりました。今後も、より市場ニーズにあったフラッシュメモリ製品を開発・ご提供していきます。

\* FCRAMは富士通株式会社の登録商標です。

図4 外形寸法

