

64Mビット(× 8/ × 16) MirrorFlash™メモリ MBM29LP640UHM/MBM29LP640ULM

3V単一電源で動作するページモード搭載のMirrorFlash™メモリです。新しい多値技術MirrorFlash™アーキテクチャを採用し、イニシャルアクセス90ns、ページアクセスタイム25nsという高速アクセス性能を実現しました。

概要

このたび、携帯電話、通信機器、セットトップボックスやカーナビゲーションなどの用途向けに、MirrorFlashアーキテクチャを用いた64MビットMirrorFlashメモリを開発しました。

近年、携帯電話の高速化・大容量化、レーザプリンタの高速化、カーナビゲーションの地図検索速度の向上、デジタルテレビに代表されるセットトップボックスの通信機能やアプリケーションの付加により、機器の高速化・高機能化・大容量化が著しく進んでいます。

本製品は、MirrorFlashアーキテクチャを用いることにより、大容量化と小型化の市場要求に対応しました。MirrorFlashアーキテクチャは、2ビット/セルを実現する新しい多値技術であり、従来のフローティングゲート(FG)技術と比較して、既存テクノロジーでも、より大きな容量を実現できる技術です。当社はこのたび、本アーキテクチャを用いた製品の第一弾として、64Mビットの製品を開発しました。また、アクセススピードの高速化にも重点を置いて開発しており、イニシャルアクセスで90ns、ページモードアクセスで最速の25nsの読出しを実現しました。書込みには、32バイトまたは16ワードを同時に書き込むライトバッファプログラミング機能を搭載し、書込み性能を大幅に改善しています。その他の機能としては、機器の大量不正コピーを防ぐHi-ROM機能、システムプログラムを格納するブートブロック部のセクタをハードウェア的にプロテクトするライトプロテクション、システム搭載時の高速書込みを可能にするアクセラレーション機能などを搭載しています。

特長

● MirrorFlashアーキテクチャ

図1にMirrorFlashアーキテクチャのセル構造と保持データを示します。本アーキテクチャでは、従来のフローティングゲート技術と異なり、絶縁膜である窒化膜をコントロールゲートと酸化膜の間に挿



写真1 外観

入し、窒化膜に電子を注入して電荷を保持します。1つのセルに2カ所(右側と左側)の電子スポットを作ることができ、それぞれに電子を局在させることにより2ビット/セルを実現しています。

●高速読出し動作

図2にページモードの読出しタイミングを示します。ページモードアクセスは、初めに上位のアドレス(A21からA2)を選択することによって任意のページ(8バイトまたは4ワード)を読み込みます。このあと、下位のアドレス(A1~A-1,またはA1~A0)を選択することで、ページ内のデータをバイトまたはワード単位で高速に読み出すことができます。本品種には、アクセスタイム90nsと110nsの製品をご用意しており、それぞれのイニシャルタイム90ns/110nsに対し、ページ内アクセスはそれぞれ25ns/30nsを実現しています。

●ライトバッファプログラミング

図3にライトバッファプログラミングの概念図を示します。従来は、バイトまたはワード単位でデータを書き込んでいました。しかし、ライトバッファプログラミング機能では、32バイトもしくは16ワード分のデータをライトバッファに入力後、フラッシュメモリへの書き込みを行います。

●3V単一電源動作

3V単一電源でデータの読出し/書き込み/消去が可能です。12V電源を必要としないため、電圧変換素子などの追加部品を使用することなくシステムを構成することができます。

●従来品との互換性

既に製品化している3V単一電源フラッシュメモリと、基本的に同じコマンドシーケンスで書き込み/消去できます。

●x8ビットまたはx16ビット構成

BYTEピンが“H”の時、デバイスはワードモードで動作し、データはDQ15~DQ0で読出し/書き込みが行われます。BYTEピンが“L”の時、デバイスはバイトモードで動作します。この場合、DQ15/A-1が最下位のアドレスビットとなり、データはDQ7~DQ0で読出し/書き込みが行われ、DQ14~DQ8は無視されます。

図4に端子配列図を示します。

●Hi-ROM機能

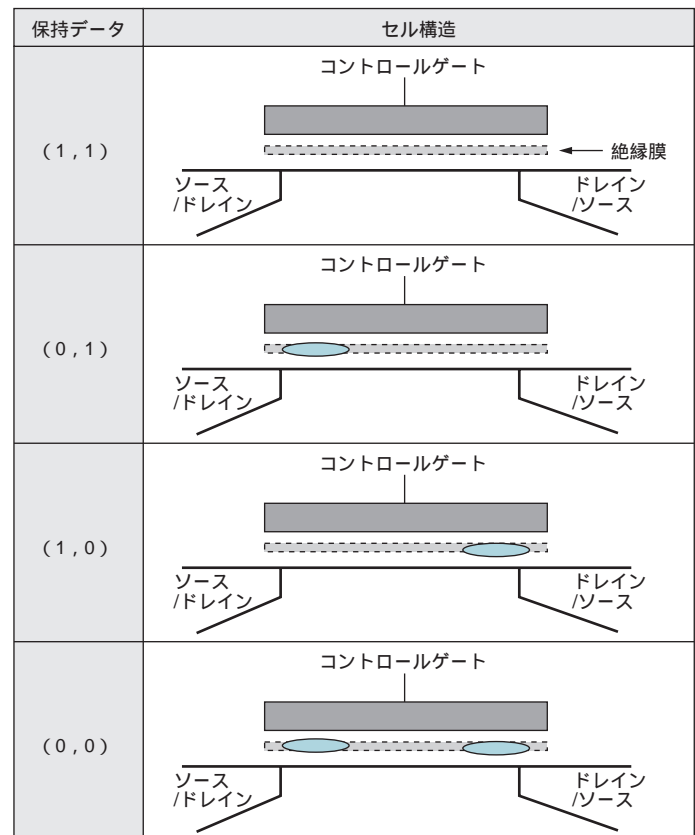
通常のメモリ領域以外に、データを1回だけ書き込める特別な

領域(128ワード)を作りました。この領域に特別なデータ(例えばユニークなIDナンバー)を書き込み、アプリケーションと組み合わせることにより、高度なセキュリティ機能として使用できます。

●ライトプロテクション機能

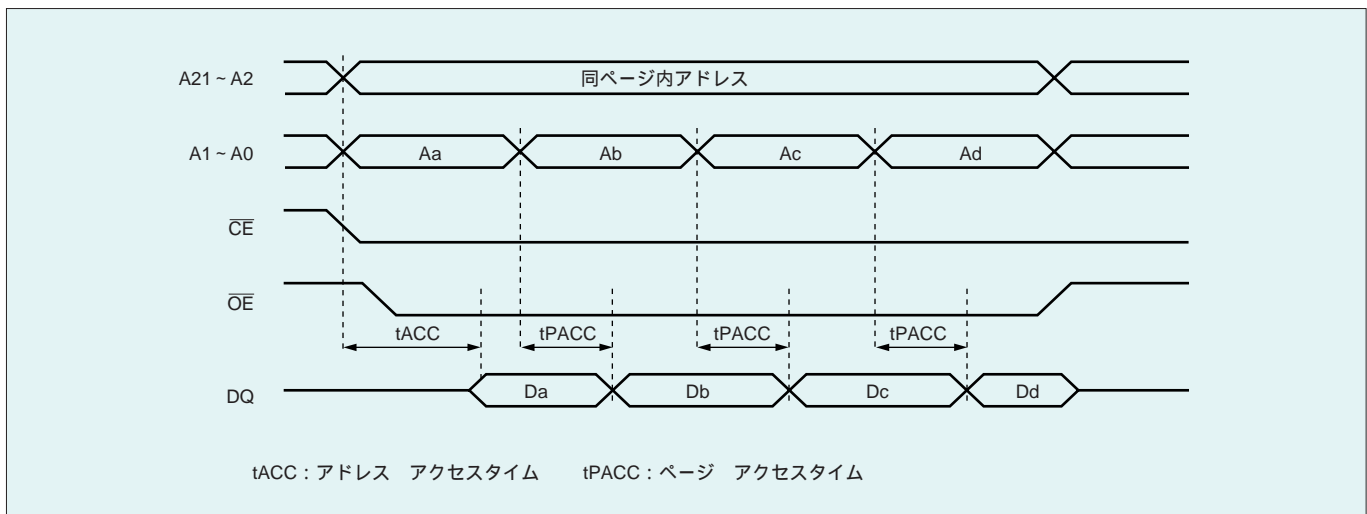
ハードウェア操作による、よりシンプルな書き込み保護を行います。本機能は、WPピンを“L”にすることで、通常のセクタ保護がされているか否かに関わらず、最上位もしくは最下位のセクタを保護できます。

図1 MirrorFlashアーキテクチャのセル構造と保持データ



○ : 絶縁膜に局所的に注入・トラップされた電子群

図2 ページモードの読出しタイミング(ワードモード動作時)



●アクセラレーション機能

本機能は、システム出荷時に組み込むフラッシュメモリを多量に書き込む際に有効です。ACCピンに高電圧(V_{ACC})を印加するとアクセラレーションモードになり、通常に比べて高速に書き込みができるようになります。この機能により、書き込み時間を通常の60%に短縮することが期待できます。

表1に品種構成を示します。

メリットと効果

既存テクノロジーを用いて1クラス大きなメモリの製造を可能にしています。例えば、9×12×1.4mm(最大)のMCP(Multi Chip Package)内でさまざまなメモリの組み合わせを実現することにより、携帯電話など実装空間に制約を伴うアプリケーションに対し、メモリ装置としてのソリューション提供を検討しています。従来技術の場合、9×12×1.4mmのMCPに搭載できるフラッシュメモリ1つの最大容量は64ビットでしたが、MirrorFlashを採用することで128Mビットの搭載が可能となり、さらに幅広い選択肢をご提供できます。

用途

前述のような特長を持つ64MビットMirrorFlashメモリとしては、次のような用途例が挙げられます。

- ・高性能・大容量かつ小型のフラッシュメモリが必要なシステム
- ・電源立上げ時にプログラムをフラッシュメモリからRAMに展開後、RAMとプロセッサ間でXIPを行うシステム
- ・コード記憶とデータ記憶を同一フラッシュ上で実現するシステム

今後の展開

本稿では、主に携帯電話、レーザプリンタ、セットトップボックス、カーナビゲーション機器の大容量化・高速化・小型化に対するソリューションとして、新製品MBM29LP640UHM/MBM29LP640ULMをご紹介しました。

今後もお客様のご要望にお応えするため、MirrorFlash製品について多機能化・高機能化、さらなる大容量化を実現した新製品を取り揃え、MirrorFlashファミリを充実させていきます。

* MirrorFlashは富士通株式会社の商標です。

図3 ライトバッファプログラミングの概念図

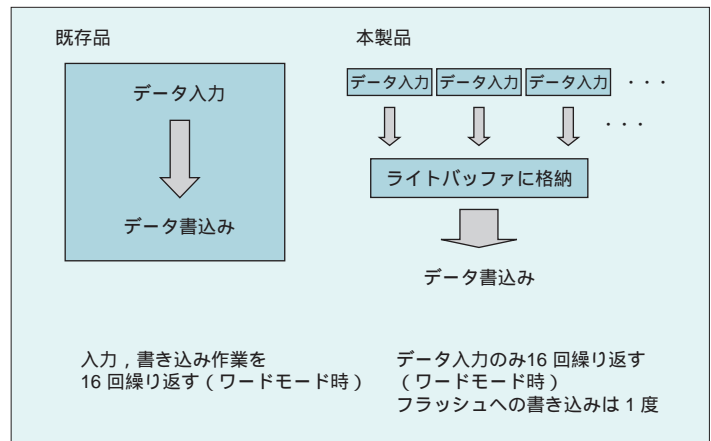


図4 端子配列図

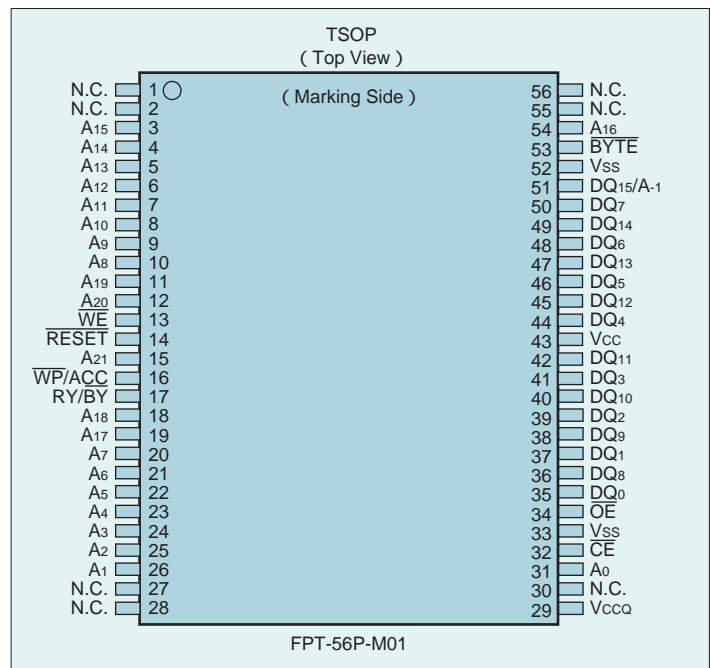


表1 品種構成

品 種			MBM29LP640UHM		MBM29LP640ULM	
スピードバージョン			90	11	90	11
アクセスタイム	イニシャル		90	110	90	110
	ページ		25	30	25	30
電源電圧			3.0V ~ 3.6V	2.7V ~ 3.6V	3.0V ~ 3.6V	2.7V ~ 3.6V
消費電力 (最大)	読出し時	ワード	180mW		180mW	
	消去/書き込み時		216mW		216mW	
	CMOSスタンバイ時		18 μW		18 μW	
消去時間 (標準)			0.4 s /セクタ		0.4 s /セクタ	
書き込み時間 (標準)*		16ワード	374 μs		374 μs	
WP端子によるハードウェアプロテクト			最上位セクタ(SA127)		最下位セクタ(SA0)	
パッケージ			TSOP-56		TSOP-56	

* ライトバッファ使用時(ワードあたりの実効書き込み時間は23.5μs(標準))