

# 64Mb NOR型フラッシュメモリを2つと 32MbモバイルFCRAM<sup>®</sup>、8 Mb SRAMを搭載したスタックMCP MB84VZ064A

64MビットNOR型フラッシュメモリを2つと32Mビット モバイルFCRAM<sup>®</sup>、8MビットSRAMを搭載した、世界最大のメモリ容量の4段スタック型MCPです。従来製品と同等のパッケージサイズながら、2倍のフラッシュメモリ容量を実現しています。

## 概 要

近年、携帯情報機器の中でも特に携帯電話は、通話機能に加えてメールや画像の配信、ホームページの閲覧など、サービスや機能がますます充実しています。最近ではJavaの搭載により、手軽にゲームをダウンロードして楽しむこともできます。

当社はすでに、NOR型フラッシュメモリとSRAMまたはモバイルFCRAM<sup>\*1\*2</sup>を組み合わせたスタックMCPを製品化しており、携帯情報機器で幅広く使用されています。しかし、次世代移動通信システムIMT-2000<sup>\*3</sup>によりサービスコンテンツはますます多様化し、携帯電話に使用されるメモリも、さらなる大容量化・高速化・低消費電力化・低コスト化が求められています。このような市場ニーズに対応するため、当社は世界最大のメモリ容量となる64MビットNOR型フラッシュメモリを2つと、32Mビット モバイルFCRAM、および8MビットSRAMを搭載した4段スタック型マルチチップパッケージ(MCP: Multi Chip Package)の「MB84VZ064A」を開発しました。

現在、携帯電話向けMCPには、プログラム格納用メモリのNOR型フラッシュメモリと、データ書換えの一時保存メモリであるSRAMやモバイルFCRAMが搭載されています。これらに加えて次世代携帯電話では、音声や動画などの大容量データ処理領域が求められます。本製品は、プログラム格納用メモリの64Mビットフラッシュメモリを2つと、アプリケーション用ワークメモリの32MビットモバイルFCRAM、ベースバンド用ワークメモリの8MビットSRAMを1パッケージに搭載することで、携帯電話が必要とするメモリを1パッケージでご提供します。顧客システム組み込みの際に、軽量化・小型化・高速化を実現できる、携帯電話用メモリのベストソリューションといえます。

## 特 長

### ●同容量チップの搭載

従来、同容量チップの搭載はスタックMCPでは実現不可能でし

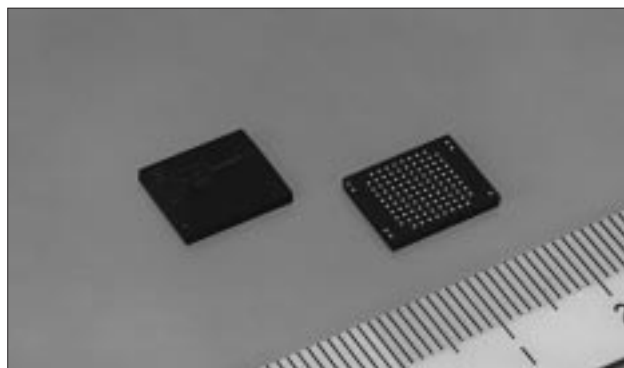


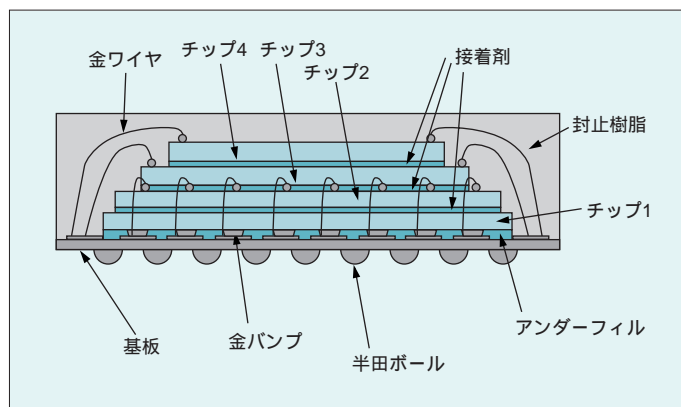
写真1 外観

たが、フリップチップ工法を用いることで可能になりました。これにより、従来用いていたチップを複数搭載することで、メモリ容量が増え、実装面積は従来品と同等のパッケージサイズにできます。

#### ●メモリ容量増に適応した組合せ

従来のMCPは、フラッシュメモリ+モバイルFCRAMとフラッシュメモリ+SRAMの2パッケージの組合せでした。本製品は、フラッシュメモリ+フラッシュメモリ+モバイルFCRAM+SRAMの組合せです。プログラム格納用のフラッシュメモリ容量を増やすことにより、多機能化に伴って増加していくメモリ容量に適応したメモリ組合せを実現しました。

図1 4チップスタックMCPの構成断面図



#### ●4チップ積層実装高さ1.4mm(最大)

スタックMCPは、積み重ねるチップ数が増えるにしたがって、パッケージ高さも厚くなる傾向にあります。本製品は、薄厚ウェーハパックグラインド技術を用いて従来の約70%にウェーハを薄型化し、TSOPと同等の1.4mm(最大)のパッケージ高さを実現しました。これにより、基板搭載時の実装位置の制約が低減され、よりフレキシブルな設計が可能となります。

#### ●新テクノロジー採用のメモリ素子により高速化

- ・アクセス時間：70ns(Flash, モバイルFCRAM)
- ・消去時間：0.2s/セクタ(標準), 1s/セクタ(最大)

#### ●小型パッケージ

- ・パッケージ：FBGA<sup>\*4</sup>-103ボール

(信号ボール：96, 補強ボール：7)

- ・サイズ：10.0mm×9.0mm×1.4(t)mm

従来の、64MビットNOR型フラッシュメモリ+32MビットモバイルFCRAMと64MビットNOR型フラッシュメモリ+8MビットSRAMのMCP面積193.32mm<sup>2</sup>と比べて、90mm<sup>2</sup>と約47%の小型化を実現しました。

図1に4チップスタックMCPの構成断面図、表1に主要特性、図2に端子配列図、図3にブロック図、図4にパッケージ外形寸法図を示します。

表1 主要特性

項目	MB84VZ064A	
搭載素子	64MビットNOR型フラッシュメモリ×2 32MビットモバイルFCRAM(第二世代品) 8MビットSRAM	
I/O構成	×16	
電源電圧	2.7~3.1V	
動作温度	-30~+85	
リードサイクルタイム	Flash: 70ns/FCRAM: 70ns/SRAM: 70ns	
ライトサイクルタイム	Flash: 70ns/FCRAM: 70ns/SRAM: 70ns	
/CEアクセスタイム	Flash: 70ns/FCRAM: 70ns/SRAM: 70ns	
Flash消費電流	動作時	18mA(最大)
	書込み時	53mA(最大)
	消去時	35mA(最大)
	スタンバイ時	5μA(最大)
FCRAM消費電流	動作時	30mA(最大)
	スタンバイ時	100μA(最大)
	パワーダウン時	10μA(最大)
SRAM消費電流	動作時	50mA(最大)
	スタンバイ時	15μA(最大)
消去時間(標準)	1.0s/セクタ(最大)	
書込み時間(標準)	ワード	12μs
パッケージサイズ	10mm×9mm×1.4(t)mm	
ボール数	信号	96
	外周	7

## 今後の展開

本稿では、機能増に伴うメモリ容量増加への対応に重点を置いたMCPの新製品をご紹介しました。本製品により、さらに携帯電話の各機能に対応するMCPを選択できるようになりました。当社は今後も、市場ニーズに適応するフラッシュメモリ応用商品を開発・ご提供してまいります。

\*1: FCRAM (Fast Cycle Random Access Memory):  
当社独自開発の高速・低電力RAMコア。

\*2: モバイルFCRAM:  
FCRAMコアに非同期SRAM型インタフェースを搭載した、携帯電話・携帯端末向けローパワー擬似SRAM。

\*3: IMT-2000 (International Mobile Telecommunications 2000):  
国際電気通信連合(ITU)が定めた移動体通信システムの規格。

\*4: FBGA (Fine-pitch Ball Grid Array):  
表面実装型パッケージの一種。

\* FCRAMは富士通株式会社の登録商標です。

図2 端子配列図

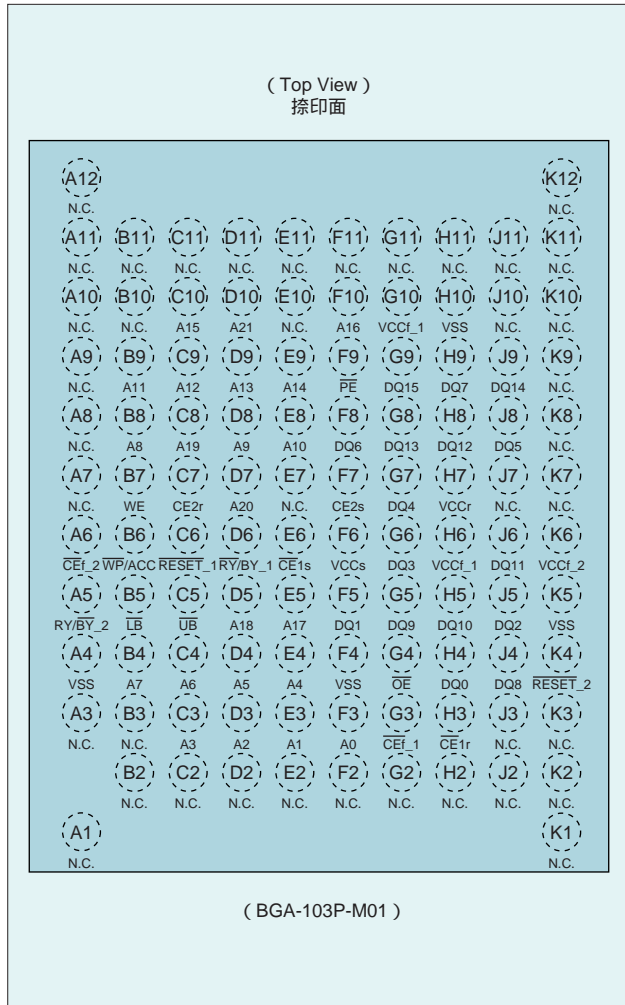


図3 ブロック図

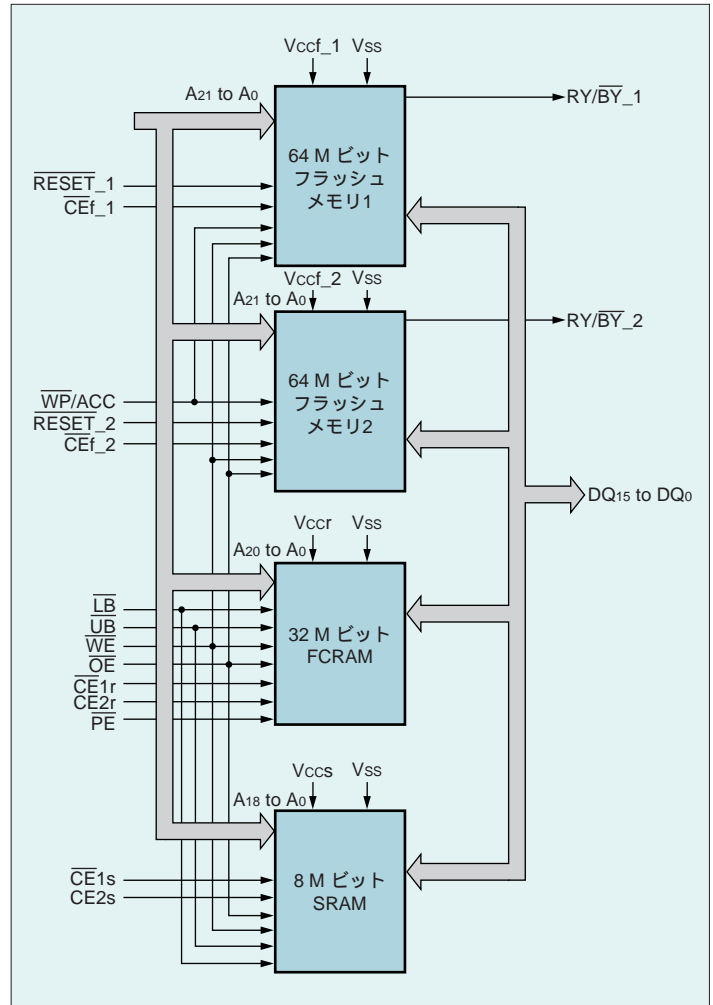
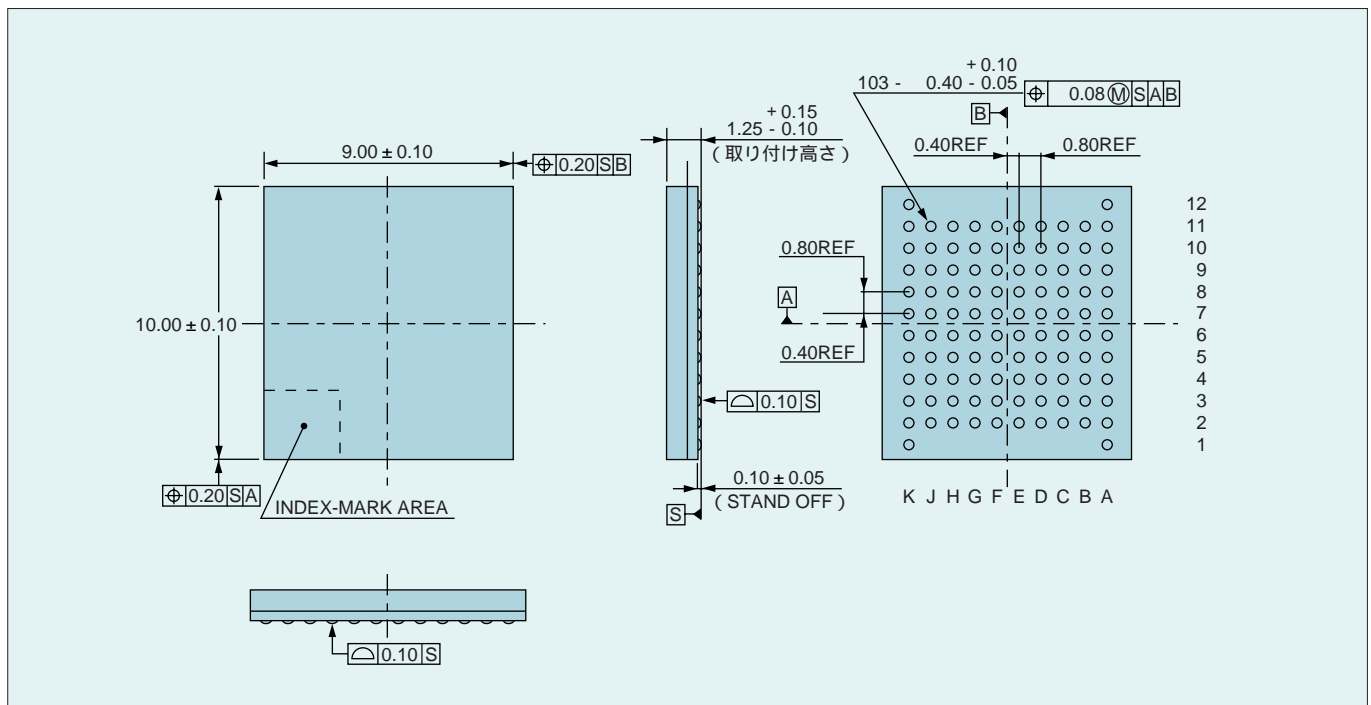


図4 パッケージ外形寸法図



技術に関するお問い合わせ先：電子デバイス事業本部 システムメモリ事業部 商品企画部

TEL(042)532-1399 FAX(042)532-2449

営業に関するお問い合わせ先：最寄りの営業部門（裏表紙をご参照ください）