

128Mビット(× 16/ × 32) ページ・デュアルオペレーション・フラッシュメモリ MBM29PDL1280F

3V単一電源動作でデータの読出し/書込み/消去を同時に実行できるページ・デュアルオペレーション・フラッシュメモリです。低電圧ながらイニシャルアクセス70ns/80ns，ページ内アクセスタイム25ns/30nsという高速アクセス性能を持ちます。

概要

このたび、携帯電話やレーザープリンタ、カーナビゲーションなどの用途向けに、128Mビットでデータ転送幅32ビットのページ・デュアルオペレーション・フラッシュメモリを業界で初めて開発しました。

近年、携帯電話の高速化・大容量化、レーザープリンタの高速化、カーナビゲーションの地図検索速度の向上や通信機能の付加により、機器の高速化・高機能化・大容量化が著しく進んでいます。このため、これらの機器に搭載するマイクロプロセッサの高速化が必須となり、データ転送幅は従来の×8/×16ビットから×16/×32ビットまたは64ビットに移行してきています。同様に、搭載されるフラッシュメモリにも、高速化やデータ転送幅の拡張・大容量化が求められています。

本製品は、アクセススピードの高速化に重点を置いて開発し、ページモードアクセスで最速の25nsという高速読出しを実現しました。また、データ転送幅を従来の×8/×16ビットから×16/×32ビットへと拡張したことにより、一度に大量のデータを高速処理できるうえ、システム搭載時のマイクロプロセッサとの整合性も向上できます。さらに、データの読出し/書込み/消去が同時に実行できるデュアルオペレーションを使うことにより、見かけ上のメモリ動作時間が短縮できます。またその他の機能として、機器の大量不正コピーを防ぐHi-ROM機能、システムプログラムを格納するブートブロック部のセクタをハードウェア的にプロテクトするライトプロテクション、システム搭載時の高速書込みを可能にするアクセラレーション機能などを搭載しています。

特長

●高速読出し動作

図1にページリードモードを示します。

ページモードアクセスは、初めに上位のアドレス(A21～A2)を選択することによって、任意のページ(8ワードまたは4ダブルワード)

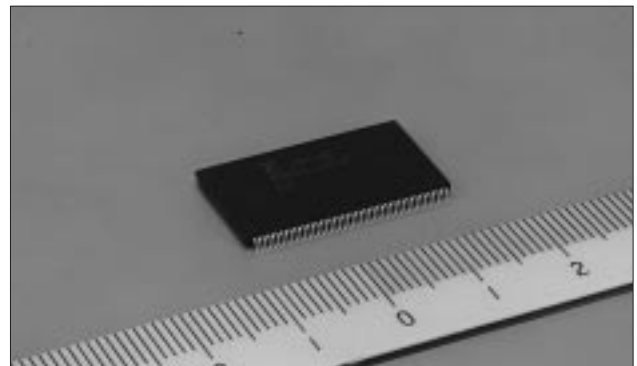


写真1 外観

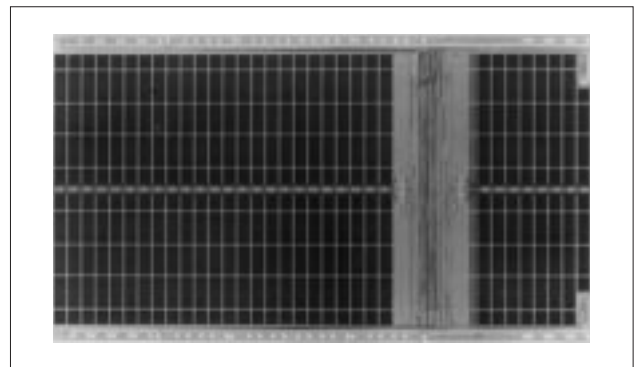
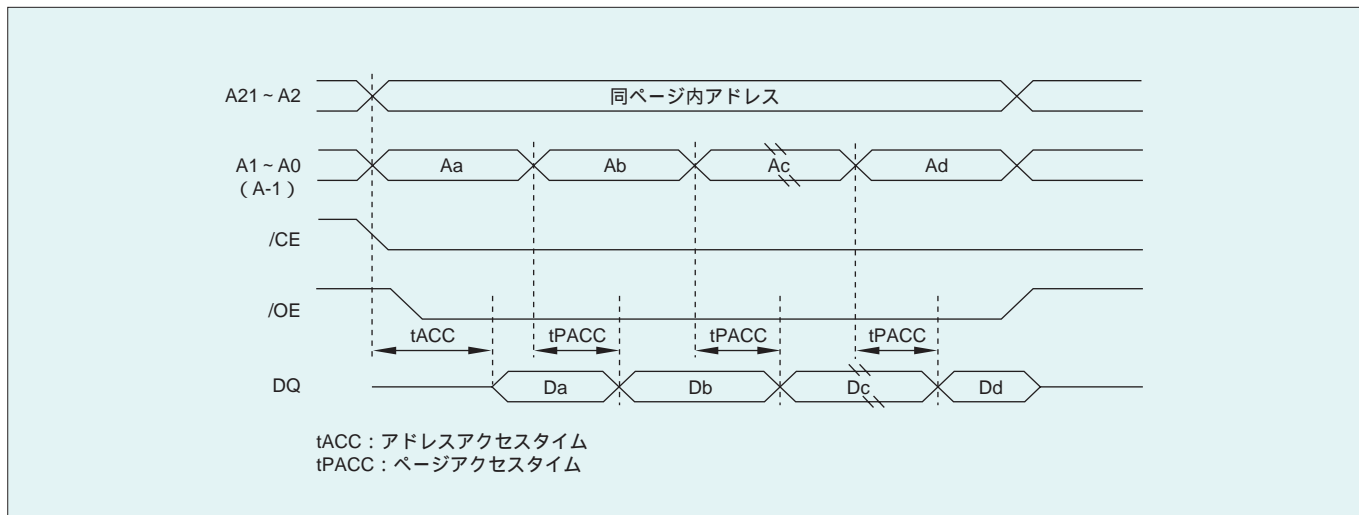


写真2 チップ

図1 ページリードモード



を読み込みます。このあと、下位のアドレス(A1~A-1,またはA1~A0)を選択することで、ページ内のデータをワードまたはダブルワードの単位で高速に読み出すことができます。

本製品は、アクセスタイム70nsと80nsの2品種を用意しており、イニシャルタイム70ns/80nsに対してページ内アクセスはそれぞれ25ns/30nsを実現しています。

図2にアクセスタイムの電源電圧依存性、図3にページリードモードのアクセスタイムの電源電圧依存性を示します。

●デュアルオペレーション機能

デュアルオペレーションでは、1つのデバイスを4つの領域(バンクA, バンクB, バンクC, バンクD)に分けます。そして例えば、バンクAのセクタに対して消去や書込みを行っている間でも、バンクB・C・D内のセクタからデータを読み出すことが可能です。

●3V単一電源動作

3V単一電源でデータの読出し/書込み/消去が可能です。12V電源を必要としないため、電圧変換素子などの追加部品を使用することなくシステムを構成できます。

●従来品との互換性

既に製品化している3V単一電源フラッシュメモリと、同じコマンドシーケンスで書込み/消去ができます。

●x16ビットまたはx32ビット構成

DW/ \bar{W} ピンが“H”のとき、デバイスはダブルワードで動作し、DQ31~DQ0でデータの読出し/書込みを行います。DW/ \bar{W} ピンが“L”のとき、デバイスはワードモードで動作します。この場合、DQ31/A-1が最下位のアドレスビットとなり、DQ0~DQ15でデータの読出し/書込みを行い、DQ16~DQ30は無視されます。

図4・図5に端子配列図を示します。

●Hi-ROM機能

通常のメモリ領域以外に、データを1回だけ書き込める特別な領域(256バイト)を作りました。この領域に特別なデータ(例えばユニークなIDナンバー)を書き込み、アプリケーションと組み合わせることにより、高度なセキュリティ機能として使用できます。

図2 アクセスタイムの電源電圧依存性

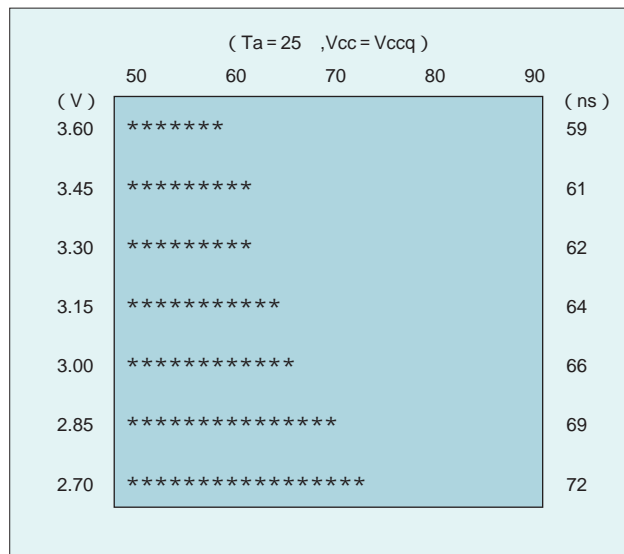
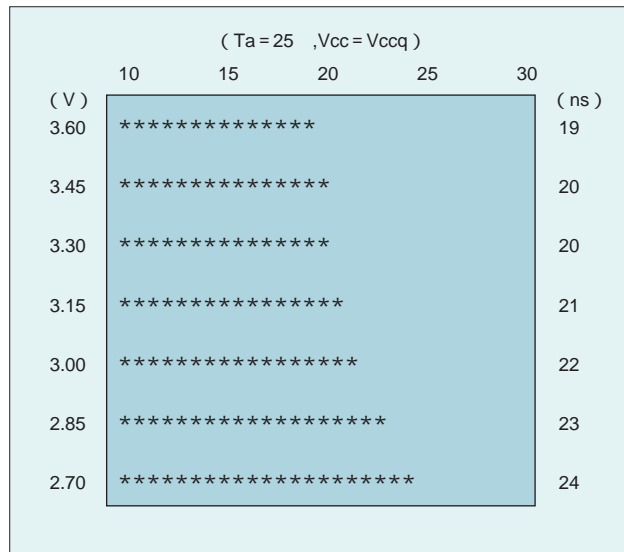


図3 ページリードモードのアクセスタイムの電源電圧依存性



●**ライトプロテクション機能**

ハードウェア操作による、よりシンプルな書込み保護を行います。本機能では、 \overline{WP} ピンを“L”にすることで、通常のセクタ保護をしているか否かにかかわらず、アドレスの最下位側と最上位側にある小セクタ(8 Kバイト×8)の、それぞれの最も外側にある2つのセクタが同時に保護されます。

●**アクセラレーション機能**

本機能は、システム出荷時に組み込むフラッシュメモリを多量に書き込む際に有効です。ACCピンに高電圧(V_{HH})を印加するとアクセラレーションモードになり、通常と比べて高速に書込みができます。この機能により、書込み時間を通常の60%に短縮することが期待できます。

表1に品種構成を示します。

メリットと効果

●**外付けのROM/RAMが不要**

デュアルオペレーション機能を採用しているので、フラッシュメモリ書換えのためのプログラムをほかのメモリにロードしないで直接実行している間も、そのメモリ自身に対して消去や書込みができます。そのため、システムのコスト・実装面積・消費電力を大幅に削減できます。

●**書込み時間や消去時間の有効活用が可能**

特定セクタを消去/書込み中にアドレスを別バンクに切り替えると、消去/書込みを中断することなく、そのアドレスの格納データを読み

出すことができます。つまり、別バンク領域のアドレスを指定することにより、フラッシュメモリ内のデータバスをステータス情報の占有から開放し、メモリ本来の格納情報の出力に戻すことができます。したがって、ソフトウェアを工夫することにより、見かけ上の消去/書込み時間を限りなくゼロに近づけることが可能になり、デュアルオペレーション搭載製品の処理速度を向上できます。

用 途

前述のような特長を持つ128Mビット ページ・デュアルオペレーション・フラッシュメモリとしては、次のような用途例が挙げられます。

- ・高性能化・複合機能化などによる大容量のフラッシュメモリが必要なシステム
- ・高性能×32/×64ビット マイクロコントローラの高性能外付けメモリ
- ・プログラム/コードがアップされるシステム

今後の展開

本稿では、主に携帯電話やレーザープリンタ、カーナビゲーション機器の高速化・高機能化に対するソリューションとして、新製品のMBM29PDL1280Fをご紹介しました。

当社は今後もお客様のご要望にお応えするため、多機能化、高機能化、さらなる大容量化などを実現したファミリを取り揃えてご提供していく計画です。

図4 端子配列図 (FBGA-96)

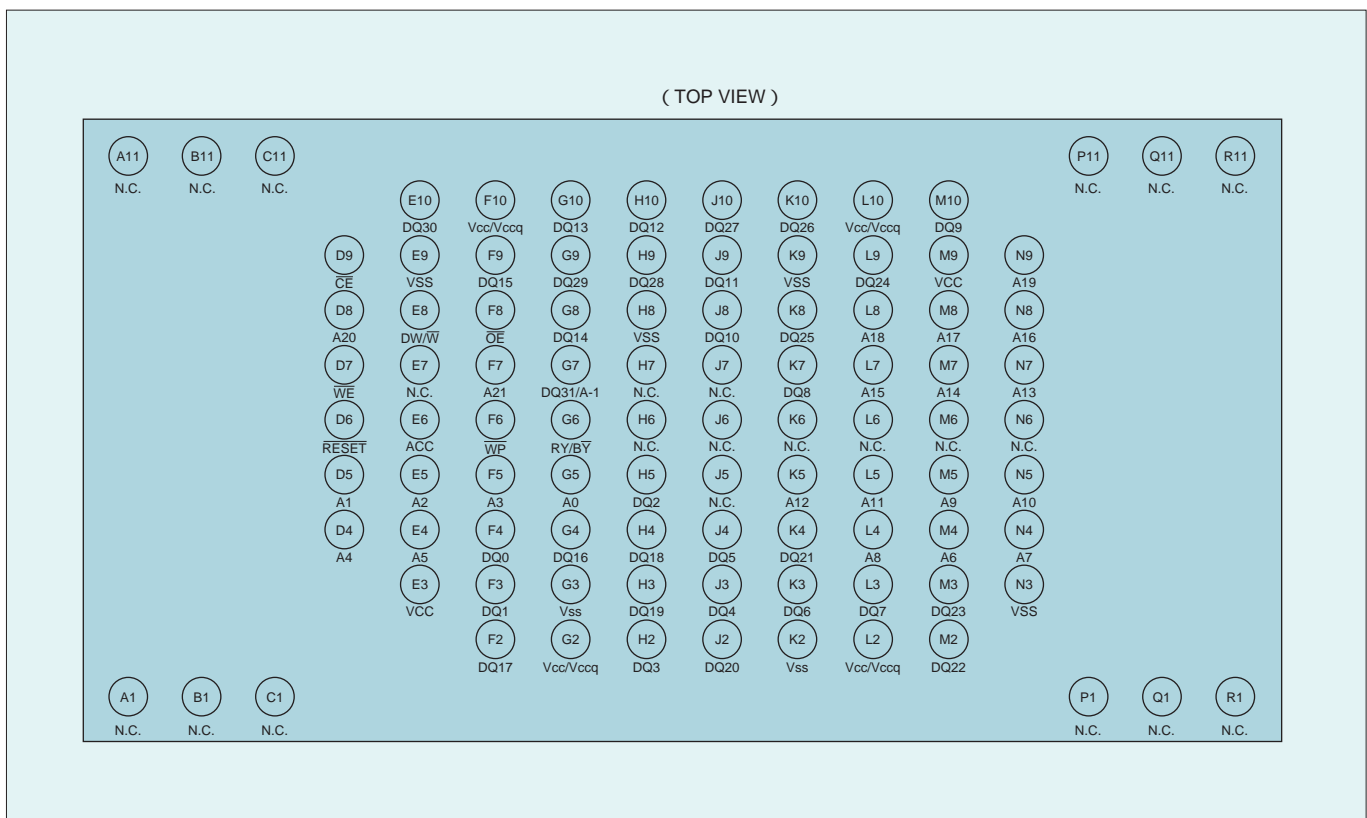


図5 端子配列図 (SSOP-90)

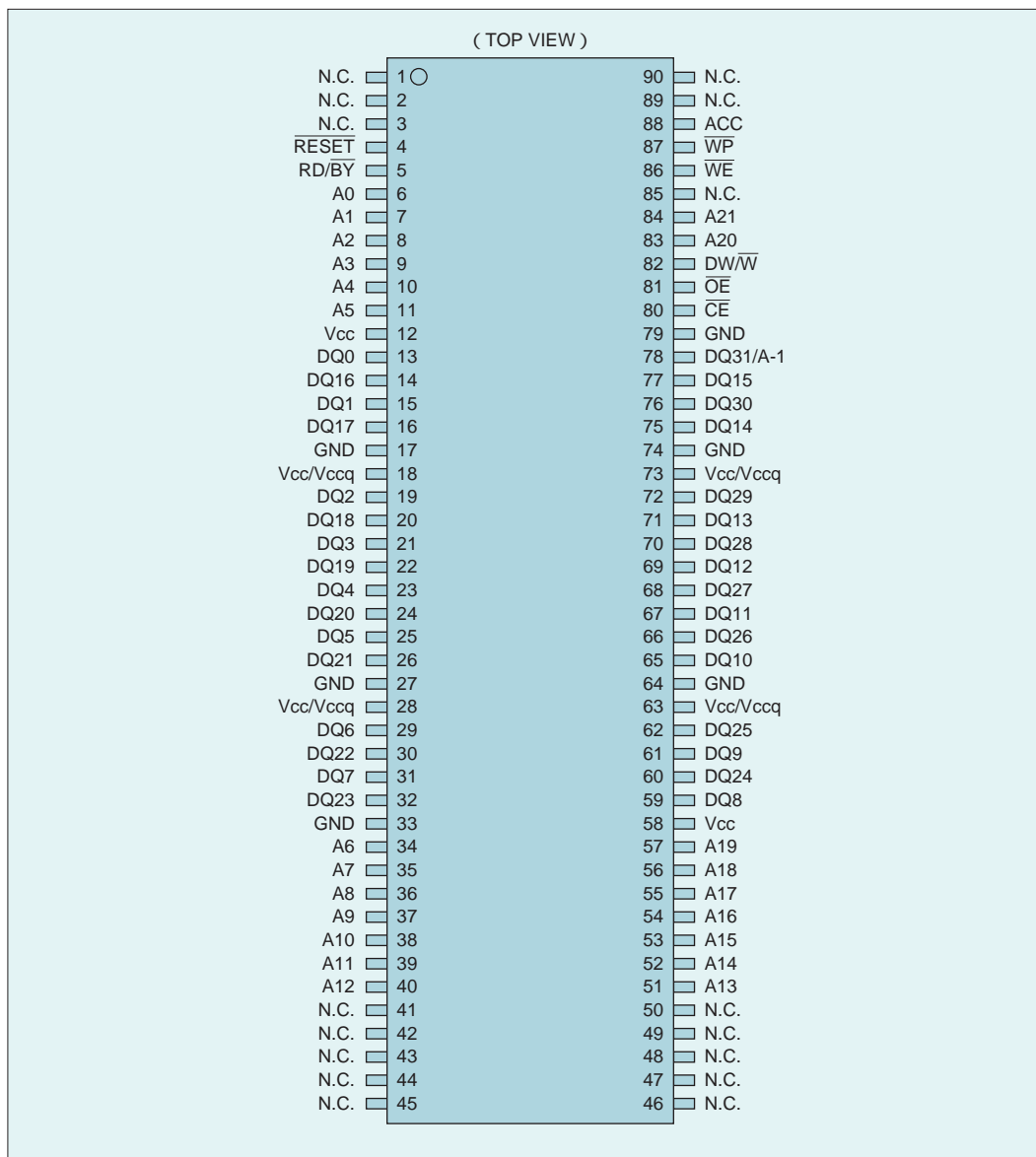


表1 品種構成

品 種		MBM29PDL1280F	
スピードバージョン		70	80
バンク構成		4バンク構成 バンクA : 16Mビット, バンクB : 48Mビット バンクC : 48Mビット, バンクD : 16Mビット	
アクセスタイム	イニシャル	70ns	80ns
	ページ	25ns	30ns
電源電圧		2.7V ~ 3.6V	
消費電力 (最大)	読出し時	ワード	
	消去/書込み時	252mW	
	CMOSスタンバイ時	126mW	
消去時間 (標準)*1		18 μW	
書込み時間 (標準)*2	ワード	0.2s/セクタ	
	ダブルワード	6 μs	
パッケージ		12 μs	
		SSOP-90, FBGA-96	

*1 : Ta = 25 , Vcc = 2.9V *2 : Ta = 25 , Vcc = 2.9Vでチェック書込み。