

64Mビット(×16)バーストモード・フラッシュメモリ MBM29BS64LF

1.8V単一電源で動作する、バーストモード搭載のフラッシュメモリです。当社独自のセンス方式を採用し、競合他社比で1/20の低消費電流(スタンバイ時の平均)を実現しました。

概要

このたび当社は、携帯電話を中心とする携帯機器用途向けに、フローティングゲートNORテクノロジーを用いた64Mビット バーストモード・フラッシュメモリを開発しました。近年、携帯電話機器はサービスの複雑化・多様化が加速しています。このような変化にはシステムレベルで対応するため、フラッシュメモリに対しても低消費電力・高速アクセスの要求が強くなっています。

本製品は、1.8V単一電源での動作と、最大54MHzのバーストアクセスを2ワード分のセンスアンプのみで実現することにより、他社製品と比べて低消費電流を実現しています。特にスタンバイ状態では、競合他社の同等品と比べて約1/20の低消費電流です。また、本製品で採用しているバーストプロトコルは、市場に存在するプロセッサのバーストプロトコル仕様を考慮して設計しており、多くの場合で接続性を保つことができると考えています。さらに、携帯電話市場で一般的に使用されている一部のプロセッサとバーストを、効率的に活用するためのインタフェース合わせを積極的に行い、安心してご利用いただける環境を整備しています。

特長

●高速読出し動作

図1にバーストモードでの読出しタイミングを示します。

バーストモードアクセスでは、先頭アドレスを#CEと#AVD/CLKで確定することにより、以降のワードデータを連続して読み出すことができます。本製品の場合は、最高でイニシャルタイム106ns、バーストアクセス13.5ns(共に54MHz動作時)を実現しています。

●コンフィグレーションレジスタ

レジスタ設定によりシステムに最適なバーストモードを選択できます。

表1に設定可能なパラメータを示します。

●1.8V単一電源動作

1.8V単一電源でデータの読出し/書込み/消去が可能です。

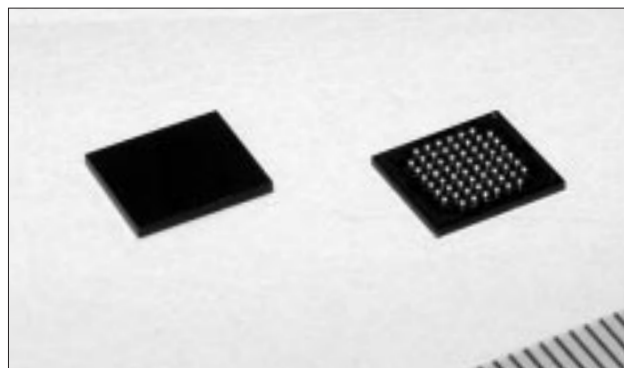


写真1 外観

12V電源を必要としないため、電圧変換素子などの追加部品を使用することなくシステムを構成できます。

●従来品との互換性

非同期モードを選択した場合、基本的に既存の当社製3V単一電源フラッシュメモリと同じインタフェースで使用できます。

●アクセラレーション機能

本機能は、システム出荷時に組み込むフラッシュメモリを多量に書き込む際に有効です。ACCピンに高電圧(VACC)を印加するとアクセラレーションモードになり、通常と比べて高速に書込みができます。本機能を用いると、書込み時間を通常の60%まで短縮することができます。

メリットと効果

MBM29BSファミリは、今後低電圧動作への要求が強くなると思われる携帯電話市場をターゲットに開発しました。本ファミリは、低電圧単一電源動作、低消費電流、高速アクセス、デュアル動作を実現しています。これらの特長は、携帯電話に限らずすべての携帯機器に適しているといえます。

表2に本製品の特性を示します。

図1 バーストモードの同期読出しタイミング (イニシャルクロック=7)

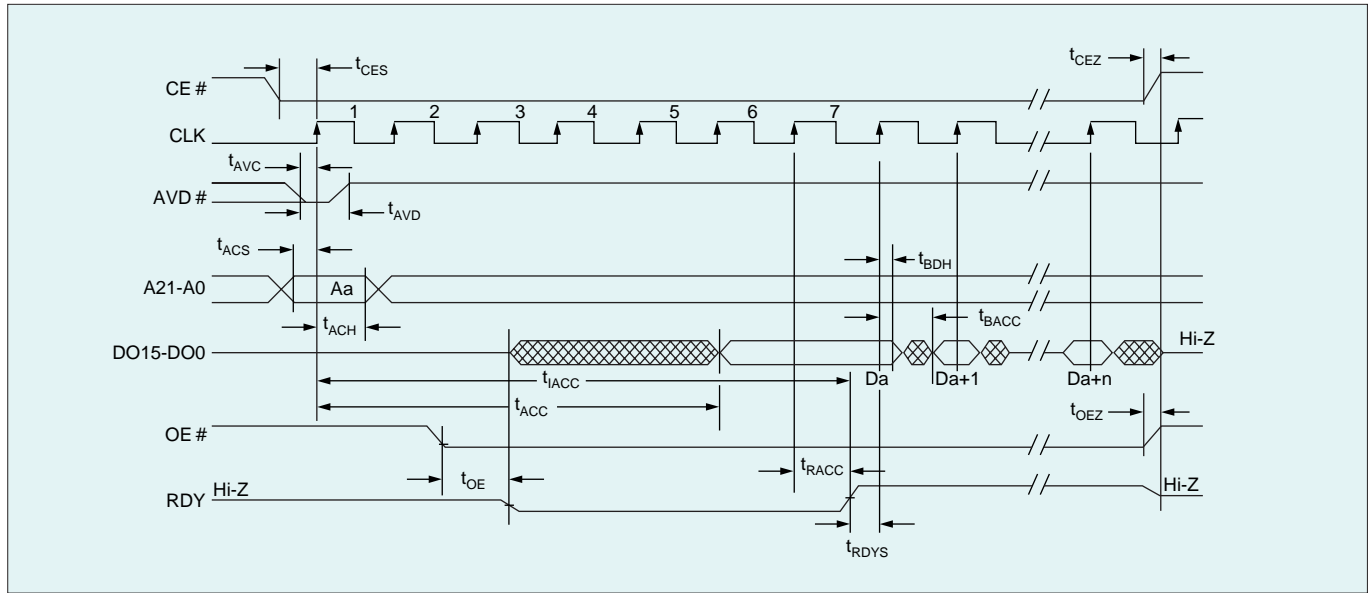


表1 コンフィグレーションレジスタ設定

アドレスビット	機能	セッティング
A19	Set Device Read Mode	0 = Synchronous Read Mode
		1 = Asynchronous Read Mode
A18	RDY	0 = RDY active one CLK before data
		1 = RDY active with data
A17	CLK	0 = Burst starts and data is output on the CLK falling edge
		1 = Burst starts and data is output on the CLK rising edge
A[16 : 15]	Burst Mode	00 = Continuous
		01 = 8word linear with wrap around
		10 = 16word linear with wrap around
		11 = 32word linear with wrap around
A[14 : 12]	Programmable Wait State	000 = Data valid on the 2nd CLK edge after AVD # transition
		001 = Data valid on the 3rd CLK edge after AVD # transition
		010 = Data valid on the 4th CLK edge after AVD # transition
		011 = Data valid on the 5th CLK edge after AVD # transition
		100 = Data valid on the 6th CLK edge after AVD # transition
		101 = Data valid on the 7th CLK edge after AVD # transition

表2 特性

		MBM29BS64LF		
動作モード		同期モード		非同期モード
スピードバージョン		54MHz	40MHz	70ns
アクセスタイム	イニシャル	106ns	120ns	70ns
	バースト	13.5ns	20ns	
電源電圧		1.65 ~ 1.95V		
消費電力(標準/最大)	読出し時	10/20mA	8/16mA	12/16mA @ 5MHz
	デュアル動作時	25/60mA		
	消去/書込み時	15/40mA		
	CMOSスタンバイ時	0.2 μ A/10 μ A		
消去時間(標準/最大)		0.5/2s		
ワード書込み時間(標準/最大)		6/100 μ s		
パッケージ		FBGA-60		

今後の展開

当社では、今後もお客様のご要望にお応えするため、MBM29BSxxxファミリの大容量化と高機能化を進めます。

図2に製品ロードマップを、図3に端子配列図を、図4にパッケージ外形寸法図を示します。

2003年2月には、128Mビット品のサンプル出荷を予定しています。この128Mビット品は、主な機能部分ではMBM29BS64LFとのバックワード・コンパチビリティを保ちつつ、さらなる高速化を実現するとともに、システムスレーブットの向上を助ける各種拡張機能を搭載する予定です。

図2 製品ロードマップ

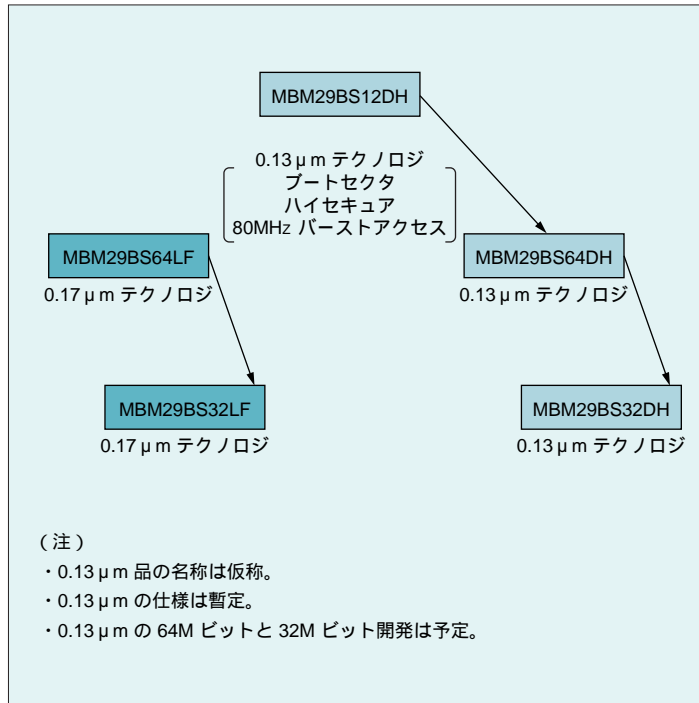


図3 端子配列図

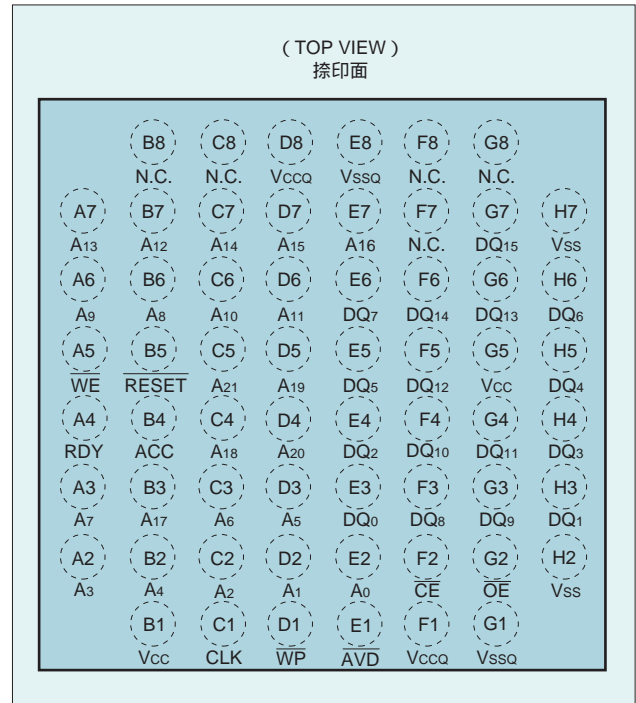


図4 パッケージ外形寸法図

