

SiP専用 16Mビット コンシューマFCRAM[®]

MB81ES171625-12/15(×16ビット)
 MB81ES171625-12/15-X(×16ビット 動作温度範囲拡張品)
 MB81ES173225-12/15(×32ビット)
 MB81ES173225-12/15-X(×32ビット 動作温度範囲拡張品)

SiP(システム・イン・パッケージ)専用開発した16MビットSDR型コンシューマFCRAM[®]です。FCRAM[®]コア技術の採用により、通常のSDRAMに比べて高バンド幅・低消費電力を実現し、画像処理システムをはじめ、民生機器用途に最適です。

概要

近年、デジタルビデオカメラやDVDレコーダをはじめとするデジタルネットワーク情報社会の発展により、大容量画像処理を行うDRAMが求められています。このような状況のなか、当社はSiP(システム・イン・パッケージ)専用の16Mビット コンシューマFCRAM[®]を開発しました。本製品は、ロジックチップとDRAMチップを同一パッケージ内で直接接続することにより、外部への入出力端子数を削減し、システムの一部として機能させています。最大85MHzで動作が可能であり、現在画像処理システムで最も普及している81MHz帯での使用に最適です。また、FCRAMコア技術の採用により、低電圧化(1.8V単一電源)と低消費電力化(54mW@IDD1)を実現しました。

本製品は、汎用SDRAMインタフェースを採用し、お客様が設計開発しやすいよう配慮しています。さらに、当社独自のバーンイン簡易回路とBIST(Built In Self Test)回路の搭載により、SiPとしてパッケージ組立てしたあとメモリチップの試験が行えます。

なお、本製品は当社ロジックチップとワンパッケージ化したSiPでのご提供に加えて、FCRAM(ウェーハ形態)のみでの提供も可能です。

図1にロジックチップとFCRAMをワンパッケージ化したSiPの例を示します。

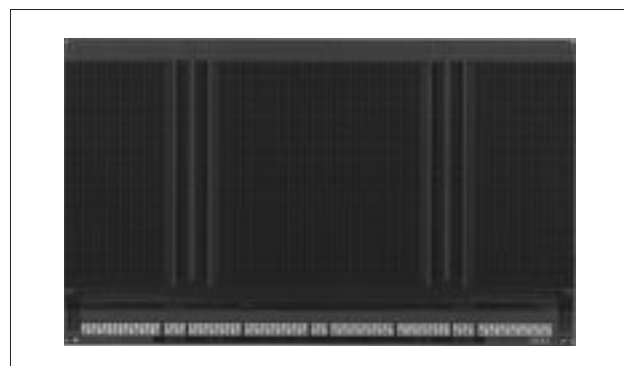


写真1 チップ

特長

表1に本製品の主要特性を示します。本製品には、SiP専用メモリとして次のような特長があります。

- 1.8V単一電源(VDD = VDDQ = 1.8V ± 0.15V)
- SDRAMインタフェース

●低消費電力

FCRAMコア技術により、32ビットバスで54mW@85MHzの低消費電力化を実現しました。また、ロジックチップとの短配線化により、出力負荷容量と出力トランジスタサイズを小さくし、入出力系の低消費電力化を図っています。これにより、近年、懸念されているEMIによる雑音の低減に寄与します。

●高データ転送レート

本製品は、1チップ(×32ビット構成の場合)でも340Mバイト/秒の転送速度が実現できます。また、SiPの特長を活かした2チップ搭載時には680Mバイト/秒と、より高いデータ転送レートの要求に対応できます。

図2に本製品のアクセスタイム - 電源電圧特性を示します。

図1 ロジックチップとFCRAMをワンパッケージ化したSiPの例

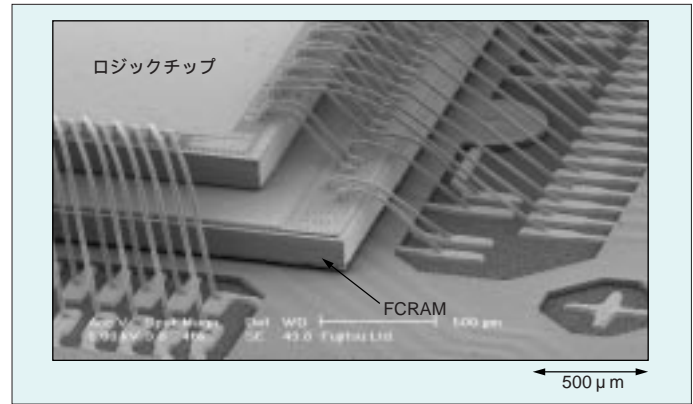
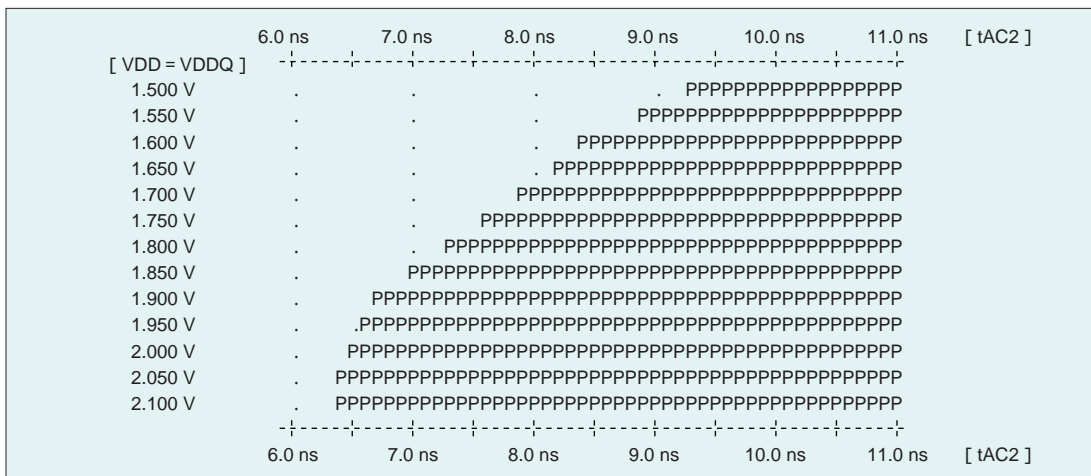


表1 主要特性

品種構成		MB81ES171625	MB81ES173225
スピードバージョン		- 15	- 12
IO構成		× 16, × 32	
電源電圧 (VDD = VDDQ)		1.65V ~ 1.95V	
クロック周波数(最大)		66.7MHz	85MHz
クロック(tCK)	CL = 1	30ns	23.4ns
	CL = 2	15ns	11.7ns
/RASサイクルタイム(tRC)		75ns	
/RASアクセスタイム(tRAC)		57ns	51.9ns
/CASアクセスタイム(tCAC)		27ns	21.9ns
クロックからのアクセスタイム(tAC)	CL = 1	27ns	21.9ns
	CL = 2	12ns	10.2ns
動作電流 (IDD1)		30mA	
パワーダウン電流 (IDD2PS)		1mA	
セルフリフレッシュ電流 (IDD6)		5mA	
動作温度	通常品	0 ~ 70	
	温度拡張品	- 40 ~ 85	
リフレッシュ特性	通常品	2048サイクル/16ms	
	温度拡張品	2048サイクル/4ms	

図2 アクセスタイム - 電源電圧特性



●メモリ容量・転送速度の選択性

本製品は、従来の16Mビット品にはない1×32ビット構成により、画像処理システムなど比較的小容量ながら高バンド幅が要求される用途に適しています。また複数個搭載により、次のような構成が可能です。

【×32ビット品を2個搭載した場合】

- ・256Kワード×64ビット×2バンク
- ・256Kワード×32ビット×4バンク
- ・256Kワード×32ビット×2バンク×2パート(各パート非同期動作)

●BIST回路搭載

本製品は、当社独自のBIST回路を搭載しています。これにより、従来のテストのように全端子を外部に出すことなくSiP実装後のメモリテストが可能となり、実装不良のリジェクトを容易に行うことができます。

●バーンイン試験簡易回路搭載

バーンイン試験簡易回路により、特定のパッドに規定の電圧レベルを印加するだけで、従来のバーンイン試験と同等の試験を行うことができます。

●WLT(Wafer Level Test)機能搭載

WLT機能搭載により、ウェーハ状態で特性保証品を出荷できます。

●チップ・レイアウト

パッドを端辺に配置することにより、3チップ以上の多段スタック構成にも容易に対応できます。

図3にMB81ES171625とMB81ES173225のパッド配列図を示します。

* 1：コンシューマFCRAM：FCRAMコアにSDRAMインタフェースを搭載した民生機器・組込み機器用途向け高性能RAM。

* FCRAM(Fast Cycle RAM)は富士通株式会社の登録商標です。

図3 パッド配列図

