解説：第三世代デジタルアニーラの技術

中山 寛(*1)，小山 純平(*1)，米岡 昇(*1)，宮澤 俊之(*1)

1. はじめに

デジタルアニーラは、現在の汎用コンピューターでは解くことが難しい「組合せ最適化問題」を高速に解くために、富士通研究所で 2010 年代半ばに研究開発をスタートした新しいコンピューティング技術である。その特徴は、組合せ最適化問題をイジングモデルに落とし込み、スピンの状態 (-1,+1) をバイナリー変数 (0,1) に変換したエネルギー関数に対し、MCMC（Markov-Chain Monte Carlo）法で高速に系のエネルギーが最小となる基底状態を探索するアーキテクチャーにある。アーキテクチャーの着想の源は量子コンピューターにあり、量子コンピューターが複数の量子ビットにユニタリ演算を繰り返し加えるのに対し、デジタルアニーラは古典ビットに確率的な遷移を繰り返し作用させる。この確率的遷移の繰り返し動作をデジタル回路で高速化するため、トロント大学（カナダ）の協力を得て、最小化するエネルギー関数とその階差を差分演算で並列計算するアーキテクチャーを開発した。これによりイジングモデルの結合係数データをなるべく動かさずメモリー・演算器間のデータ移動ボトルネックを解消している[1]。

富士通は、2018 年 5 月に 1,024 ビット問題を扱う第一世代デジタルアニーラクラウドサービスの提供を開始し、本研究成果の商用化を実現した[2]。2018 年 12 月には第二世代として、8,192 ビットを扱う専用プロセッサ (Digital Annealing Unit : DAU) [3][4]を搭載したクラウドサービスを発表し、第一世代に比べ扱う問題規模や求解性能を大きく進化させた[5]。デジタルアニーラは量子アニーリングマシンと異なり、極低温動作が不要でビット間も全結合・多階調で接続可能など実用に適した様々な利点を備えており、実運用で最適化問題を解決したいと考える多くのお客様に大きなインパクトを与えた。これまで、物流、金融、創薬をはじめ実社会の様々な応用分野に適用されており[6][7][8]、また、新たな応用分野の開拓に向けて国内外の大学や研究機関でデジタルアニーラを活用する研究も活発に進められている[9-14]。

第一世代・第二世代デジタルアニーラは最小化するエネルギー関数を QUBO（Quadratic Unconstrained Binary Optimization）と呼ばれる「制約なし(Unconstrained)」のバイナリー二次形式で扱うが、組合せ最適化の実問題では変数に様々な制約条件がかかることが多い。制約付き問題を QUBO で求解する手法としては、制約違反が大きくなるほど評価値が大きくなる制約項をバイナリー二次形式で表現し、本来の最適化ターゲットであるコスト項と合わせて 1 つの QUBO に組み込むのが一般的である。しかし、制約条件の数や変数規模が増大すると最適解や近似解への到達が非常に難しくなることが知られている[15]。そこで、我々はソフトウェアとハードウェアのハイブリッド構成で、制約違反状態を解析しながら探索することで、100,000 ビットの大規模空間を効果的に探索して良解を見つけ、その周辺の最適解を求めて超高速に探索する求解システム「第三世代デジタルアニーラ」を開発した。以下、第 2 章において第三世代デジタルアニーラの特徴を解説し、第 3 章で性能評価について述べる。

2. 第三世代デジタルアニーラ

2.1 概要

第三世代デジタルアニーラの全体構成を図-1 に示す。第三世代デジタルアニーラは、最大 100,000 ビットのバイナリー二次計画問題 (Binary Quadratic Programming :

(*1)所属：富士通研究所 研究本部 ICT システム研究所 最適化コンピューティング PJ

Copyright 2021 FUJITSU LIMITED

BQP）を入力とし、ソフトウェア介入層（Software Intervention Layer:SIL）と探索コアが協調して最適解、または近似解を求めるハイブリッド求解システムである。

システムへの問題入力は、イジングモデルのエネルギー関数をコスト項と制約項に分離し、それぞれをバイナリー二次形式で設定できるようにした。これによりシステム内部で第二世代までは不可能であった制約違反状態の分析が可能になる。また、実問題で頻出する制約条件への対応として、バイナリー変数列総和が 1 となる等式制約（1hot 制約）の変数グループや、線形不等式制約の定義式（係数と比較値）を与えるインターフェイスを新たに設けた。特定の制約条件を明示的に与えることで第三世代デジタルアニーラはこれらの制約付き問題の求解性能の向上を図り、さらに線形不等式制約付き問題では第二世代までの QUBO 化で必須とされた制約項生成を不要とし、定式化におけるユーザーの利便性を向上させている。第三世代デジタルアニーラでは、制約付き問題を考慮したこれらの新規インターフェイスを第二世代までの QUBO IF と区別し BQP IF と呼称する(*2)。

SIL は、求解状況を動的に解析しながら適切なタイミングで探索コアに介入し、大規模空間の効果的、効率的な探索を制御するソフトウェア層で、主な機能は自動温度制御、探索開始点生成、自動制約係数調整である。

デジタルアニーラの特徴である MCMC 探索は「温度」と呼ばれる制御パラメーターで状態遷移の起こり易さを制御する。後述する DAU ハードウェアは、複数の温度で MCMC 探索を並列実行し、適切なタイミングで隣接温度の探索結果を入れ換えて局所解脱出を図るレプリカ交換法を取り入れている[3][4] [16]。レプリカ交換法では、最高・最低温度、温度間隔の設定が求解品質、収束時間に大きく影響する。自動温度制御は与えられた問題のエネルギー分布を解析しこれらを適切に設定する。

探索開始点生成は、探索コアが求めた過去の解候補群から新たな探索開始点を生成する機能である。解の更新が滞ったと判断した場合はランダム性を考慮した開始点を生成し、大規模空間における探索領域の偏りを低減する。

自動制約係数調整は、探索コアの求解結果からコスト項と制約項の影響度を解析し、探索コアが以降の探索においてさらなる良解を探し易くなるように制約項の重みである制約係数を自動調整する。

SIL は、探索中のエネルギーの更新状態、ユーザーが目標として指定するエネルギー値への到達度、探索時間などを指標として求解処理を終了する。SIL 内では求解中に複数の解候補を常に保持し、求解完了後は最良解を含めユーザーが指定した数の解候補を出力する。

探索コアは、BQP IF で設定された制約項や制約条件を活用しながら大規模空間を探索するソフトウェア実装の制約活用サーチと、超高速探索を行なう DAU ハードウェアで構成される。

制約活用サーチは、SIL で生成された探索開始点を起点に、制約項と自動調整された制約係数による制約違反の影響度、1hot や不等式などの制約条件に従い大域的探索を行って良解を抽出する。DAU ハードウェアはその周辺の最適解を求めて MCMC による超高速探索を実行する。

それぞれの探索の特徴を活かした連携動作により、第三世代デジタルアニーラは第二世代デジタルアニーラで扱えなかった大規模問題や、実問題で頻出する制約付き問題に対応し、その適用領域を拡大している。

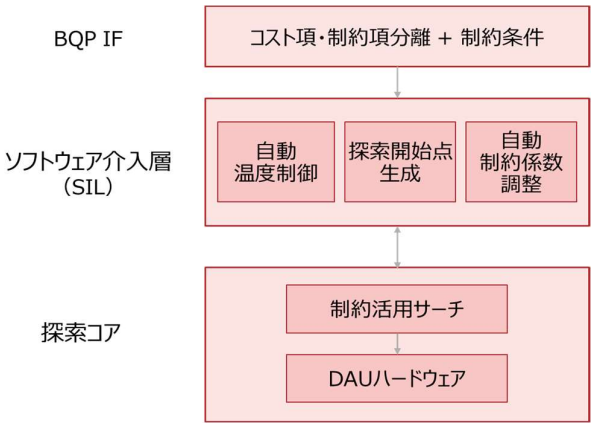

図-1　第三世代デジタルアニーラの全体構成図

(*2)第二世代向けに定式化された QUBO 問題は、第三世代 BQP IF のコスト項に QUBO 問題のエネルギー関数を設定し、制約項および制約条件を設定しないことで第二世代と同様に扱うことができる。

Copyright 2021 FUJITSU LIMITED

2.2 BQP IF と制約対応機能

本節では、第三世代デジタルアニーラの制約条件に関する機能を、BQP IF の指定方法と合わせて詳細に解説する。

(1) コスト項・制約項分離インターフェイス

最適化問題の多くは変数領域を制限する制約条件がかかり、エネルギーの最小化を目的とする QUBO 定式化においては、制約条件は正値を制約違反とする制約項として取り込み（式(1)）、バイナリー二次形式でエネルギーを表現するのが一般的である（式(2)）。

$$E(\boldsymbol{x}) = C(\boldsymbol{x}) + \alpha P(\boldsymbol{x}) \quad (1)$$

$\boldsymbol{x} = (x_1, x_2, \dots, x_n)$：バイナリー変数配列
$C(\boldsymbol{x})$：コスト項、最小化したい目的関数
$P(\boldsymbol{x})$：制約項（$P(\boldsymbol{x}) > 0$ で制約違反）
α：制約係数（正値）

$$E(\boldsymbol{x}) = \sum_{i<j} J_{ij} x_i x_j + \sum_i h_i x_i + c \quad (2)$$

$\boldsymbol{x} = (x_1, x_2, \dots, x_n)$：バイナリー変数配列
J_{ij}：結合係数行列、h_i：バイアス係数、c：定数項

第一世代・第二世代デジタルアニーラは式(2)のバイナリー二次形式関数を QUBO IF を介して設定するが、第三世代デジタルアニーラでは BQP IF として、式(1)の $C(\boldsymbol{x})$ と $P(\boldsymbol{x})$ を個別のバイナリー二次形式（式(3)(4)）で設定するコスト項・制約項分離インターフェイスを新たに追加している。

$$C(\boldsymbol{x}) = \sum_{i<j} J_{ij}^c x_i x_j + \sum_i h_i^c x_i + c^c \quad (3)$$

$$P(\boldsymbol{x}) = \sum_{i<j} J_{ij}^p x_i x_j + \sum_i h_i^p x_i + c^p \quad (4)$$

$\boldsymbol{x} = (x_1, x_2, \dots, x_n)$：バイナリー変数配列
$J_{ij}^c,\ h_i^c,\ c^c$：コスト項の結合係数行列、バイアス係数、定数項
$j_{ij}^p,\ h_i^p,\ c^p$：制約項の結合係数行列、バイアス係数、定数項

制約項の重みを表す制約係数 α は 1 以上の整数値で設定可能であり、設定しない場合はシステム内部で初期値 1 として扱う。

以下に、二次割当て問題（Quadratic Assignment Problem：QAP)を例に、従来の QUBO 定式化のプロセスと、第三世代デジタルアニーラで新たに導入したコスト項・制約項分離インターフェイスを解説する。

QAP の一例である施設配置問題は、n 個の施設を n 個の場所に割当てる問題で、施設間の距離とフローの積を、最小化を目的とする以下のコスト項として定義する。

$$C(\boldsymbol{x}) = \sum_{i=1}^n \sum_{j=1}^n \sum_{k=1}^n \sum_{l=1}^n f_{ij} d_{kl} x_{ik} x_{jl} \quad (5)$$

x_{ik}：施設 i を場所 k に配置する場合 1, そうでない場合 0 をとるバイナリー変数
f_{ij}：施設 i, j 間の物資のフロー量
d_{kl}：場所 k, l 間の距離

施設割当て問題では、一つの施設には必ず一つの場所が、また一つの場所には必ず一つの施設しか割当てられないという制約条件があり、それぞれ

$$\sum_{k=1}^n x_{ik} = 1 \quad (i = 1, 2, \cdots, n) \quad (6)$$

$$\sum_{i=1}^n x_{ik} = 1 \quad (k = 1, 2, \cdots, n) \quad (7)$$

と表現する。そこで、式(6)(7)の制約条件を満足する制約項として

$$P(\boldsymbol{x}) = \sum_{i=1}^n (\sum_{k=1}^n x_{ik} - 1)^2 + \sum_{k=1}^n (\sum_{i=1}^n x_{ik} - 1)^2 \quad (8)$$

を導入する。式(8)は、制約条件をすべて満足すれば 0、ひとつでも違反すれば正値となり、違反が多いほど大きな値となる制約項としての条件を満たす。施設配置問題のエネルギー関数は式(1)に式(5)と式(8)を代入して

$$\begin{aligned} E(\boldsymbol{x}) &= C(\boldsymbol{x}) + \alpha P(\boldsymbol{x}) \\ &= \sum_{i=1}^n \sum_{j=1}^n \sum_{k=1}^n \sum_{l=1}^n f_{ij} d_{kl} x_{ik} x_{jl} + \\ &\quad \alpha[\sum_{i=1}^n (\sum_{k=1}^n x_{ik} - 1)^2 + \sum_{k=1}^n (\sum_{i=1}^n x_{ik} - 1)^2] \end{aligned} \quad (9)$$

となる。本問題におけるバイナリー変数の二次元配列

$$\boldsymbol{x} = (x_{11}, x_{12}, \cdots, x_{1n}, x_{21}, x_{22}, \cdots\cdots, x_{nn})$$

を n^2 個の一次元配列に展開し、

$$\boldsymbol{x} = (x_1, x_2, x_3, \cdots\cdots, x_{n^2-1}, x_{n^2})$$

Copyright 2021 FUJITSU LIMITED

と再定義すると式(9)は係数をまとめ直して、

$$E(\boldsymbol{x}) = \sum_{i<j} J_{ij} x_i x_j + \sum_i h_i x_i + c \qquad (10)$$

となり、QUBO 問題として扱うことができる。しかし、QUBO の求解では式(9)の制約項の情報を認識できないため、本来のコスト項の最小化と制約違反の解消を同時に満足する求解が一般的に困難になる。求解結果に対する制約違反の分析はユーザーに委ねられ、満足する求解結果を得るまで、QUBO 生成、求解システムへの QUBO 入力、求解実行、結果分析、 α値調整の試行錯誤を繰り返すことになる。

第三世代デジタルアニーラの BQP IF では、式(5)のコスト項と式(8)の制約項のそれぞれを式(3)、式(4)のバイナリー二次形式に変換し、分離して設定することにより SIL の「自動制約係数調整」が求解過程において制約項の影響を分析し、求解が収束に向かうように α 値を適切に自動調整する。

上記の QAP では 2 種類の制約条件（式(6)(7)）が存在するが、実問題ではより多くの制約条件が存在する場合が多い。第三世代デジタルアニーラでコスト項と分離して扱う制約項は 1 項のみであるため、複数の制約条件が存在する場合、$P(\boldsymbol{x})$ に組み込む制約条件については個々の重み付けをユーザーが調整する必要がある。式(8)は式(6)と式(7)の制約条件の重みをすべて同じとした例である。

(2) 1hot 制約

バイナリー変数を扱う最適化問題では、QAP の式(6)(7)のようにある変数グループの総和が 1 という等式制約が頻繁に現れる。この総和が 1 になる等式制約を 1hot 制約と呼び、第三世代デジタルアニーラでは 1hot 制約の変数グループを明示的に指定することで、より高速に求解するメカニズムを組み込んでいる。

1hot 制約付き問題の具体例を QAP に定式化した施設配置問題で説明する。施設数、場所数がそれぞれ 4 の施設配置問題とすると変数の個数は 16 個になり、施設と場所の関係で変数を図-2のように二次元配列に並べることができる。図-2(a)(b)の変数グループがそれぞれ式(6)(7)の 1hot 制約グループとなる。図-2(a) (b)の変数グループがそれぞれ異なる方向を指していることから、これを 2way1hot 制約と呼ぶ。式(8)の二次元配列 x_{ij} を一次元配列 （$x_1, x_2, \ldots, x_{16}$）に再定義すると、制約項は式(11)となる。

$$P(\boldsymbol{x}) = \sum_{k=0}^{3} \left(\sum_{i=4k+1}^{4k+4} x_i - 1 \right)^2 + \sum_{k=0}^{3} \left(\sum_{i=0}^{3} x_{k+4i+1} - 1 \right)^2 \qquad (11)$$

これを式(4)の形式にまとめ直すと制約項の結合係数行列は図-3 に示す $\boldsymbol{J}$ となり、バイアス係数はすべて -2、定数項は 8 となる。ユーザーはこれらの値を制約項として必ず設定する。さらに、連続する変数列（$x_1, x_2, \ldots, x_{16}$）が 2way1hot 制約であることを指定する。これにより、探索コアの「制約活用サーチ」が指定された 2way1hot グループの制約違反を回避するように状態変数の反転を行い、高速に

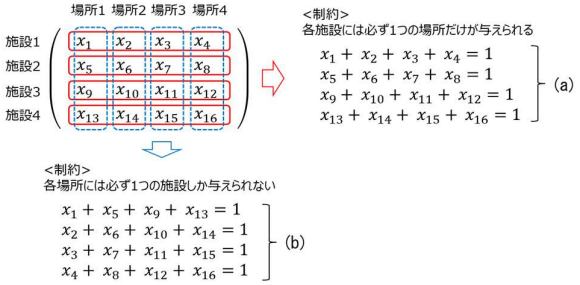

図-2　施設配置問題における 2way1hot 制約

$$\boldsymbol{J} = \begin{pmatrix} \boldsymbol{J_1} & \boldsymbol{J_2} & \boldsymbol{J_2} & \boldsymbol{J_2} \\ \boldsymbol{O} & \boldsymbol{J_1} & \boldsymbol{J_2} & \boldsymbol{J_2} \\ \boldsymbol{O} & \boldsymbol{O} & \boldsymbol{J_1} & \boldsymbol{J_2} \\ \boldsymbol{O} & \boldsymbol{O} & \boldsymbol{O} & \boldsymbol{J_1} \end{pmatrix}, \quad \boldsymbol{J_1} = \begin{pmatrix} 0 & 2 & 2 & 2 \\ 0 & 0 & 2 & 2 \\ 0 & 0 & 0 & 2 \\ 0 & 0 & 0 & 0 \end{pmatrix} \quad \boldsymbol{J_2} = \begin{pmatrix} 2 & 0 & 0 & 0 \\ 0 & 2 & 0 & 0 \\ 0 & 0 & 2 & 0 \\ 0 & 0 & 0 & 2 \end{pmatrix} \quad \boldsymbol{O} = \begin{pmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{pmatrix}$$

図-3　施設配置問題（図-2）における制約項の結合係数行列

Copyright 2021 FUJITSU LIMITED

良解を得ることができる。第 3 章において、第三世代デジタルアニーラによる QAP の性能評価結果を示す。

なお、図-4 の施設配置問題は 1 つの 2way1hot グループを指定する例であるが、1 つの問題に対し複数の 2way1hot グループの指定も可能である。各グループは異なる変数の数が指定可能で、その大きさは必ず平方数であり、全グループの変数インデックスがグループ間で隙間をとることなく連続している必要がある。

第三世代デジタルアニーラでは、変数が図-2 の 2way1hot 制約のような二次元構成をとることなく、一次元変数列の総和が 1 となる制約を 1hot グループとして指定することも可能である。これを 1way1hot 制約と呼ぶ(*3)。以下ではグラフ彩色問題(Graph Coloring Problem: GCP)を例に 1way1hot 制約を説明する。グラフ彩色問題の一つである頂点彩色問題は、グラフ内の隣り合う頂点が同色にならないように全頂点に色を割当てる問題で、無線基地局のチャネル割当て問題などに応用されている。

グラフを構成するn 個の頂点にm 個の色から彩色する GCP において、頂点v_i に色c_j を彩色する時に $x_{ij}=1$ 、彩色しない時に $x_{ij}=0$ となる変数を定義すると、

$$\sum_{j=1}^{m} x_{ij} = 1 \quad (i = 1,2, \cdots, n) \tag{12}$$

が、各頂点に m 個の色から必ず一色を割当てる制約を表す。図-4 に $m=3, n=5$ の GCP で、式(12)の制約充足状態

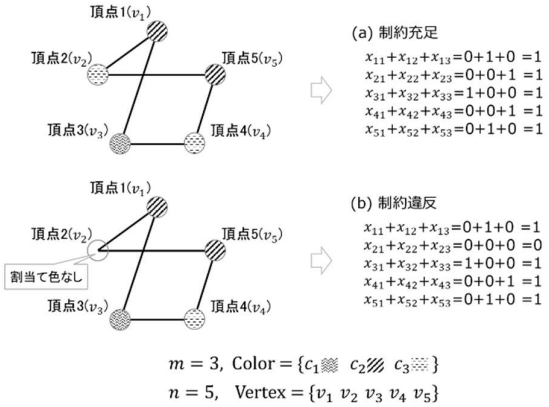

図-4　グラフ彩色問題の 1way1hot 制約

(図-4(a))と制約違反状態(図-4(b))の例を示す。図-4(b)の制約違反では、2 番目の 1hot 制約式の値が 0 となっており、頂点 2 に色が割当てられてないことを示す。

また、隣り合う頂点が同色にならないという制約項は頂点 v_i、v_j を両端とするエッジを(i,j)、グラフのエッジ集合をEとすると、

$$\sum_{(i,j)\in E} \sum_{k=1}^{m} x_{ik}\, x_{jk} \tag{13}$$

で表現することができる。式(13)は全ての隣り合う頂点の組が異なる色の場合 0 となり、同色の隣り合う頂点の組が増えるほど大きな値となる。

図-4 の二次元変数列を 15 変数からなる一次元配列 $(x_1, x_2, \ldots, x_{15})$ に再定義し、各 1hot 制約の重みを等価とすると式(12)の 1hot 制約項は

$$\sum_{k=0}^{4} \left(\sum_{i=3k+1}^{3k+3} x_i - 1 \right)^2 \tag{14}$$

となる。GCP の分離制約項入力としては、式(13)も変数列 $(x_1, x_2, \ldots, x_{15})$ を用いた二次形式に変換し、ユーザーはこれに適切な重みをつけて(式(14))に加算し、式(4)にまとめ直して制約項として設定する。さらに、連続する 5 つの変数グループ (x_1, x_2, x_3), (x_4, x_5, x_6), $\cdots$, (x_{13}, x_{14}, x_{15}) を 1way1hot 制約グループとして指定する。これにより「制約活用サーチ」が探索中に制約項を解析しながら、指定された 1way1hot グループの制約違反を回避するように状態変数を反転する。

なお、図-4 のグラフ彩色問題は同じ大きさの 1way1hot グループを複数指定する例であるが、異なる変数の数のグループ指定も可能である。また、全グループの変数インデックスがグループ間で隙間をとることなく連続している必要がある。

(3) 不等式制約

組合せ最適化の実問題で頻出する制約条件として線形不等式制約がある。第三世代デジタルアニーラの BQP IF では

(*3) 1way1hot は 2way1hot のような幾何学的な方向性を持たないが、仕様上”2way”と明確に区別するために第三世代デジタルアニーラでは”1way”と名付けている。

Copyright 2021 FUJITSU LIMITED

複数の線形不等式制約を、QUBO 化することなく直接設定することが可能である。ユーザーは変数列 $\boldsymbol{x} = (x_1, x_2, \cdots, x_n)$ に対して、以下で定義される線形不等式

$$\sum_{i=1}^{n} a_{ji} x_i \leq b_j \qquad (j = 1,2, \cdots, k) \tag{15}$$

の係数 a_{ji} と比較値 b_j を直接設定する。

線形不等式付き問題として以下にナップサック問題を例に説明する。簡単のために袋の数は 1 とする（$k = 1$）。x_i は n 個あるアイテムからアイテム i を袋に入れた時 1 となる変数で、a_i はアイテム i の重さ、b は袋の耐重量となる。また、a_{max}はアイテムの最大の重さとする。今、アイテム i の価値を c_i とすると、制約条件を満足しながら価値を最大化する問題は、下記のエネルギー関数の最小化問題とすることができる。

$$\begin{aligned} E(\boldsymbol{x}, \boldsymbol{y}) = & -\sum_{i=1}^{n} c_i x_i + \\ & \alpha\left[\left(b - \sum_{m=0}^{a_{max}-1} m y_m\right) - \sum_{i=1}^{n} a_i x_i\right]^2 + \\ & \beta\left(\sum_{m=0}^{a_{max}-1} y_m - 1\right)^2 \end{aligned} \tag{16}$$

第 1 項は価値を最大化したいコスト項で、第 2 項以降が選択したアイテムの総重量に関する制約項である。その際、不等式制約を等式制約に変換するために a_{max} 個の変数からなる補助変数列 $\boldsymbol{y}$ を導入し、第 3 項で表現される $\boldsymbol{y}$ の 1hot 制約と合わせて、

$$\sum_{i=1}^{n} a_i x_i = (b - m) \leq b \tag{17}$$

となる総重量制約を表現している。式(16)の補助変数 $\boldsymbol{y}$ を変数 $\boldsymbol{x}$ の拡張ビットとして定義し、式(16)の各係数をまとめ直すと式(2)のバイナリー二次形式となり、不等式制約付き問題を QUBO として扱うことが可能である。しかし、上述の通り不等式制約の QUBO 定式化は複雑であり、補助変数の導入は問題規模を大きくする欠点がある。さらに実問題では複数の不等式を扱う場合が多く、その場合は不等式数分だけ式(16)の第 2,3 項を定義する必要があり、不等式間の適切な重みづけも難しく求解が一層困難なものとなる。

第三世代デジタルアニーラでは、この問題を解決するために式(15)の線形不等式を直接設定するインターフェイスを備え、不等式の QUBO 化プロセスを取り除き、ユーザー利便性を高めるとともに求解性能を大幅に向上させている。前述のナップサック問題のケースでは式(16)の第 1 項

$$E(\boldsymbol{x}) = -\sum_{i=1}^{n} c_i x_i \tag{18}$$

のみをコスト項として設定し、制約項の設定は不要である。複数の不等式が存在する場合、例えば前述のナップサック問題で袋の重量制約に加えて容量制約がある場合は、重量と容量の不等式をそれぞれ個別に設定する。線形不等式を直接設定することにより第三世代デジタルアニーラは、「制約活用サーチ」が不等式制約を評価しながら探索を行なう。不等式間の重みづけは SIL で自動的に調整する。第 3 章において、不等式制約を含む問題の性能評価結果を示す。

本章では第三世代デジタルアニーラの特徴と制約条件に関連するインターフェイスと機能について解説した。表-1 に第二世代と第三世代デジタルアニーラの比較を示す。

表-1 第二世代と第三世代デジタルアニーラの比較

	問題規模	全結合係数精度	制約対応機能	実装形態
第二世代	～4,096 ビット	符号付き 64 ビット整数	なし	専用プロセッサ
	～8,192 ビット	符号付き 16 ビット整数		
第三世代	～100,000 ビット	符号付き 64 ビット整数	・コスト項・制約項分離 ・2way/1way 1hot 制約 ・不等式制約	ソフトウェア/ 専用プロセッサ

Copyright 2021 FUJITSU LIMITED

3. 性能評価

本章では、第 2 章で解説した第三世代デジタルアニーラの特徴である 1hot 制約と不等式制約対応機能について第二世代デジタルアニーラとの求解性能比較を示し、さらに第二世代で対応できない大規模問題について第三世代デジタルアニーラの求解性能を示す。

(1) 1hot 制約

1hot 制約付き問題に対する性能評価を 2.2 節(1)で説明した QAP で示す。ベンチマーク問題としては、多くの論文で使用されているデータセット QAPLIB[17]の中から、施設数と場所数が 70 である施設配置問題に相当する Lipa70a を使用する。問題規模は 4,900（＝70×70）ビットとなる。

第二世代デジタルアニーラはこの問題を、事前に手動で調整した制約係数 α を用いてコスト項と制約項を一体化した QUBO として求解する。一方、第三世代デジタルアニーラはコスト項・制約項分離インターフェイスを利用し、式(5)で示される施設間の距離とフローの積からなるコスト項と、式(8)で示される施設と場所の割当てに関する制約項を分離して設定し、さらにすべての変数を 2way1hot グループとして指定する。そして、制約項を利用し制約係数 α を自動で調整しながら、指定された 2way1hot グループを用いた「制約活用サーチ」により高速に求解する。それぞれの求解は、MCMC 法の確率的遷移で使用する乱数シードを変更して 10 回試行し、実行時間に対する解のエネルギーの推移を比較する。

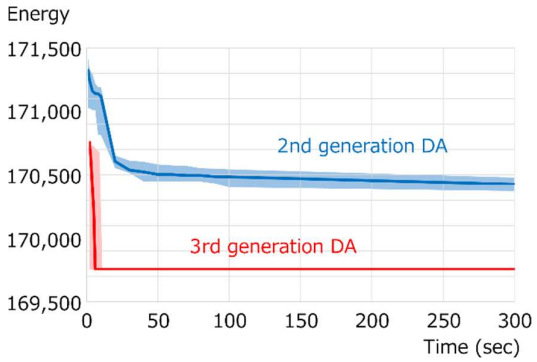

図-5 QAP(Lipa70a)における第二世代デジタルアニーラと第三世代デジタルアニーラのエネルギーの推移

図-5 に評価結果を示す。横軸が実行時間を、縦軸は解のエネルギーを示す。10 回の試行の中央値を実線で表し、また、10 回の試行のうち最大と最小のエネルギーで挟まれる領域を網掛けで表し、試行によるエネルギー推移のばらつきを示した。第二世代デジタルアニーラでは 300 秒探索をしても最小のエネルギーが 170,374 までしか到達しなかったが、第三世代デジタルアニーラは最長で 11 秒で最適解 169,755 に到達し、コスト項・制約項分離、および 2way1hot 制約グループ指定による大幅な性能向上効果を確認した。

(2) 不等式制約

第三世代デジタルアニーラの不等式制約対応の性能評価を二次ナップサック問題(Quadratic Knapsack Problem: QKP) により示す。QKP は 2.2 節(3)で説明した通常のナップサック問題の価値を二次とした問題であり、以下の通り定義される。

$$E(\boldsymbol{x},\boldsymbol{y}) = -\sum_{i=1}^{n} c_i x_i - \sum_{i<j}^{n} c_{ji} x_i x_j + \alpha\left[\left(b - \sum_{m=0}^{a_{max}-1} m y_m\right) - \sum_{i=1}^{n} a_i x_i\right]^2 + \beta\left(\sum_{m=0}^{a_{max}-1} y_m - 1\right)^2 \quad (19)$$

ここでの変数の定義は式(16)と同様である。2.2 節(3)で示したナップサック問題との違いは価値を示すコスト項にあり、変数x_iとx_jがともに 1 になる場合、つまり 2 つのアイテムが同時にナップサックに入る場合にも価値が計上されることである。二次ナップサック問題は、袋の耐重量を守るという制約のもとで、ある候補の中から選択したアイテムの関係で価値が決まる問題であり、その応用としては、例えば無線の基地局や空港の建設で、限られた費用で建設候補の中からどれを選ぶかなどがある。今回は、Billionnet et Al.[18]に示される方法で生成したビット規模 n が 300 の問題をベンチマーク問題とした。

第二世代デジタルアニーラでは式(19)の定式化で補助変数を 50 ビット追加し、350 変数の QUBO として求解した。一方、第三世代デジタルアニーラは 300 変数のバイナリー二次形式で式(20)のコスト項を設定した。

$$C(\boldsymbol{x}) = -\sum_{i=1}^{n} c_i x_i - \sum_{i<j}^{n} c_{ij} x_i x_j \quad (20)$$

Copyright 2021 FUJITSU LIMITED

さらに、コスト項とは別に線形不等式の係数（アイテム毎の重さ）と比較値（袋の耐重量）を 1 つの線形不等式制約として直接設定した。第 3 章(1)と同様に求解試行は乱数シードの値を変更して 10 回実施した。

図-6 に評価結果を示す。グラフの表記は図-5 と同様である。第二世代デジタルアニーラでは 300 秒経過した時点で-960,000 程度にしか到達できなかったのに対し、第三世代デジタルアニーラは 1 秒で既知の最適解である-996,070 まで到達し、不等式制約対応による大幅な性能向上を確認した。

(3)大規模問題

第 2 章に示した通り、第三世代デジタルアニーラではソフトウェアとハードウェアのハイブリッド構成により 100,000 ビット規模の問題でも効率的に探索して良解を求めることが可能である。大規模問題の性能を評価するため、第 3 章(1)で使用した QAPLIB に含まれる 5 つの大規模問題（sko100e, esc128, tho150, tai150b, tai256c）を第三世代デジタルアニーラで評価した。求解時間のリミットは 300 秒とし、第 3 章(1)と同様に各問題でコスト項と 2way1hot の制約項を分離して設定するとともに、2way1hot グループを明示的に指定し、乱数シードの値を変更して 10 回の試行を実施した。

表-2 に、それぞれの問題について、施設数・場所数 n、既知の最適解（Best known）、第三世代デジタルアニーラの 10 回の試行で既知の最適解に到達した回数（#BKS）、10 回の試行で到達した最低エネルギーの平均と既知の最適解との差(Gap(%))とその解に到達した時間の平均(Time(sec))を示す。n が 100、128 の問題ではそれぞれ平均 108.6 秒と 8.0 秒で既知の最適解に到達し、それよりも大きい施設数・場所数の問題も 300 秒経過した時点で極めて小さい Gap となるエネルギーに到達することを確認した。

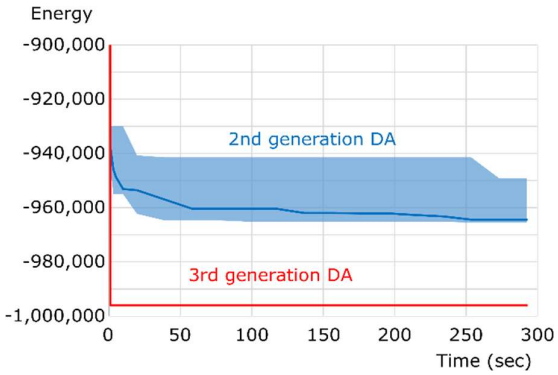

図-6　QKP における第二世代デジタルアニーラと
第三世代デジタルアニーラのエネルギーの推移

4. おわりに

本稿では、デジタル回路という現実的な手段でイジングモデルの高速な MCMC 探索処理を実現したデジタルアニーラが、大規模空間の効果的な遷移を制御するソフトウェアと制約条件を積極的に活用する探索技術と融合し、新たな世代へと進化したことを解説した。第三世代デジタルアニーラは 2021 年 2 月よりクラウドサービスとして提供を開始している。富士通では、今後も様々な社会課題を解決し、お客様のデジタルトランスフォーメーションを継続的に支えるべく、デジタルアニーラ技術のさらなる進化を目指した研究開発を進めていく。

＜謝辞＞

本ホワイトペーパの執筆にあたり、要素技術開発に尽力された此島真喜子氏、神田浩一氏、覚幸典弘氏、佐沢真一氏、評価実験に協力して頂いた原伸之氏、解説内容を議論させて頂いた藤澤久典氏、松村秀敏氏、パリジマチュー氏、ほか、第三世代デジタルアニーラの開発に尽力されたすべての方に謝意を表します。

表-2　大規模QAPにおける第三世代デジタルアニーラの性能

Instance name	n	Best known	#BKS	Gap (%)	Time (sec)
sko100e	100	149,150	10	0	108.6
esc128	128	64	10	0	8.0
tho150	150	8,133,398	0	0.144828	300.0
tai150b	150	498,896,643	0	0.467121	300.0
tai256c	256	44,759,294	0	0.212259	300.0

Copyright 2021 FUJITSU LIMITED

＜参考文献＞

[1] 富士通:量子コンピュータを実用性で超える新アーキテクチャーを開発.
https://pr.fujitsu.com/jp/news/2016/10/20-1.html.

[2] 富士通:量子現象に着想を得た、組合せ最適化問題を高速に解く「デジタルアニーラクラウドサービス」を提供開始.
https://pr.fujitsu.com/jp/news/2018/05/15.html.

[3] S.Matsubara, M.Takatsu, T.Miyazawa, T.Shibasaki, Y.Watanabe, K.Takemoto, H. Tamura : Digital Annealer for High-Speed Solving of Combinatorial Optimization Problems and Its Applications, ASP-DAC 2020 - 25th Asia and South Pacific Design Automation Conference (ASP-DAC).

[4] 竹本、松原、渡部、島田、栗田、田村:組合せ最適化問題を高速に解く「デジタルアニーラ」技術と製造・材料科学への応用, 電子情報通信学会論文誌 C, Vol.J104-C, No.4, pp.101-109, 2021.

[5] 富士通:8,192 ビット規模に拡張した組合せ最適化問題を高速に解く「デジタルアニーラ」サービスを提供開始.
https://pr.fujitsu.com/jp/news/2018/12/21.html.

[6] 富士通:金融資産の運用に量子現象に着想を得た次世代アーキテクチャー「デジタルアニーラ」を活用.
https://pr.fujitsu.com/jp/news/2020/02/7-1.html.

[7] 富士通:トヨタシステムズと富士通、「デジタルアニーラ」を活用し大規模物流の効率化を共同で実証.
https://pr.fujitsu.com/jp/news/2020/09/10-1.html.

[8] 富士通:富士通とペプチドリーム、高速かつ高精度に中分子医薬品候補化合物の探索を実現.
https://pr.fujitsu.com/jp/news/2020/10/13.html.

[9] Z.Naghsh, M.Javad-Kalbasi, S.Valaee : Digitally Annealed Solution for the Maximum Clique Problem with Critical Application in Cellular V2X, ICC 2019 - 2019 IEEE International Conference on Communications (ICC).

[10] M.Javad-Kalbasi, K.Dabiri, S.Valaee, A.Sheikholeslami : Digitally Annealed Solution for the Vertex Cover Problem with Application in Cyber Security, ICASSP 2019 - 2019 IEEE International Conference on Acoustics, Speech, and Signal Processing (ICASSP).

[11] 實宝, 寺島, 大淵:デジタルアニーラの原理と材料開発への応用, 表面と真空 63(3), 117-122, 2020.

[12] T.Saito, S.Katayama, A.Yoshida, T.Kashikawa, K.Kimura, Y.Amano, Y.Hayashi : Fast hierarchical coordination using price signal for town-scale home-EMSs aggregation with digital annealer, ECOS 2020 - 33rd International Conference on Efficiency, Cost, Optimization, Simulation and Environmental Impact of Energy Systems (ECOS).

[13] F.Mo, H.Jiao, S.Morisawa, M.Nakamura, K.Kimura, H.Fujisawa, M.Ohtsuka, H.Yamana : Real-Time Periodic Advertisement Recommendation Optimization using Ising Machine, IEEE BigData 2020 - 2020 IEEE International Conference on Big Data (BigData).

[14] 富士通:脳腫瘍などの放射線治療計画を短時間で生成する技術を開発.
https://pr.fujitsu.com/jp/news/2021/02/26.html.

[15] F.Glover, G.Kochenberger, Y.Du : A Tutorial on Formulating and Using QUBO Models, arXiv:1811.11538v6 [cs.DS], 2019.

[16] K.Hukushima, K.Nemoto : Exchange Monte Carlo method and application to spin glass simulations, Journal of the Physical Society of Japan, vol.65, pp. 1604-1608, 1996.

[17] R.E.Burkard, S.E.Karisch, F.Rendl : QAPLIB - A Quadratic Assignment Problem Library. Journal of Global Optimization vol.10, pp.391-403, 1997. https://doi.org/10.1023/A:1008293323270.

[18] A.Billionnet, F.Calmels : Linear programming for the 0-1 quadratic knapsack problem, European Journal of Operational Research, vol.92, no.2, pp.310-325, 1996.

Copyright 2021 FUJITSU LIMITED