スマートフォンを支える ハードウェアプラットフォーム

Hardware Platform for Supporting Smartphones

● 小川　徹　　● 伊藤憲一　　● 松島幸治

あらまし

スマートフォンは，Apple社やGoogle社がけん引力となり，近年急激に普及している。2012年度には国内販売される携帯電話の内，スマートフォンの割合が70％を超える勢いである。スマートフォンでは，従来の携帯電話からユーザインタフェースがタッチパネルになったことにより，ディスプレイの大型化，高解像度化が進み，また，ブラウザにおいてもネットワークの高速化に伴い処理するデータ量も急激に増加している状況である。このように，スマートフォンには数年前のパソコンに匹敵する処理能力が必要であるとともに，モバイルとしての宿命とも言える省電力化との両立をいかに実現していくかが大きな課題となっている。

本稿では，スマートフォンを支える高性能ハードウェアプラットフォームの中でも急激な進化を遂げているアプリケーションプロセッサを紹介し，スマートフォンに求められる，性能，省電力化といった大きな技術課題に対する富士通の取組みについて述べる。

Abstract

Recently, smartphones have been spreading drastically, spurred on by companies such as Apple and Google, and they will account for over 70% of domestic mobile phone sales in fiscal year 2012. The spread of smartphones leads to several changes in our mobile user experience; the standard user interface changed from that used in a conventional mobile phone to a touch panel. This has led to devices with larger size and higher resolution displays. The amount of data that a browser needs to process in a given time is increasing as wireless networks are speeding up. As a result, smartphones must not only have a processing speed that is equivalent to the speed of personal computers a few years ago, but also low power consumption. Achieving both these requirements simultaneously is a big challenge. This paper introduces rapidly evolving application processors in a high-performance hardware platform for supporting smartphones. It then describes Fujitsu's approach to solving technical challenges to ensure smartphones have the required features, performance and low power consumption.

ま　え　が　き

従来の国産携帯電話は，日本独自に進化し，端末の多機能化がユーザに広く受け入れられ，ワンセグ，FeliCa，高画素カメラなどの機能搭載が端末の差異化となり，ユーザの購買意欲をかき立てて普及してきた。

スマートフォンについては，CPUのコア数や最高動作周波数，内蔵メモリ容量といった従来の携帯電話では公表されていなかったようなCPU関連のスペック表示が当たり前となっている。この状況は，まさにパソコンのスペック競争を彷彿（ほうふつ）とさせる。

また，近年高解像度ディスプレイの搭載，通信機能の高速化などにより，扱われるデータ量も年々増加し，CPUの処理負荷が急激に増え，CPUの高性能化への要求が高まっている。その反面，消費電力も増加傾向にあり，「スマートフォンは電池持ちが悪い」といった課題が表面化してきている。

本稿では，スマートフォンを構成する心臓部とも言えるハードウェアプラットフォームとして，アプリケーションプロセッサの進化と省電力化技術について紹介し，高性能，省電力という市場ニーズを実現するための富士通の取組みについて述べる。

アプリケーションプロセッサの進化と各種技術

ハードウェアプラットフォームの構成を**図-1**に示す。ハードウェアプラットフォームは，アプリケーションプロセッサとモデム（ベースバンド），無線部，電源・オーディオLSI，メモリで構成されている。本章は，ハードウェアプラットフォームの中でも急激な進化を遂げているアプリケーションプロセッサを中心に各種技術を紹介する。

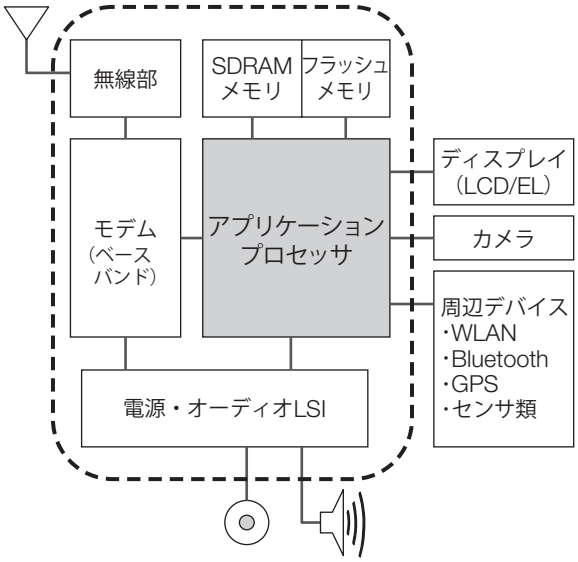


図-1　ハードウェアプラットフォームの構成

● アプリケーションプロセッサの進化

アプリケーションプロセッサは，CPU，GPU（Graphics Processing Unit），メモリコントローラ・周辺デバイスコントローラ・ディスプレイコントローラで構成されており（**図-2**），スマートフォンの機能・性能を実現する上で中心的な部品である。スマートフォンは従来の携帯電話に比べ，非常に高い性能が要求されている。スマートフォンは，高解像度のディスプレイを搭載し，パソコン向けWebサイトの閲覧やオンライン動画視聴を行うなど，利用シーンが従来から変化したことで，処理データ量が増加している。ディスプレイは，2010年の800×480画素（WVGA）から，2012年には1920×1080画素（Full HD）になり，データ量は5.4倍に増加している。ディスプレイの描画性能も60フレーム/秒に高速化しており，スマートフォンの操作性を確保するためには，グラフィックス処理を高速に行うためのGPU性能も非常に重要となってきている。このような高性能化の要求に伴い，アプリケーションプロセッサに搭載される，CPU・GPUは急激に進化している。

携帯端末に搭載されるCPUとして，業界のデファクト的な存在であるARM社のCPUの進化を**図-3**に示す。

2010年～2012年の約3年間で，動作周波数は1 GHz→1.7 GHz，CPUコア数は，1コア→2コア→4コアに進化している。CPUの動作周波数の高速化によるCPUの高性能化は，半導体プロセスの技術から限界にきており，マルチコア化によるCPUの高性能化が進んでいる。

GPUは，処理が複雑になってきた描画処理専用に搭載されている。一般に同じ処理であれば，専用ハードウェアで実現する方がソフトウェアで処理するよりも電力効率が良い。近年はCPUと同様，動作周波数の高速化とマルチコア化が進んでいる。

● 半導体プロセス技術

スマートフォンに搭載される，アプリケーション

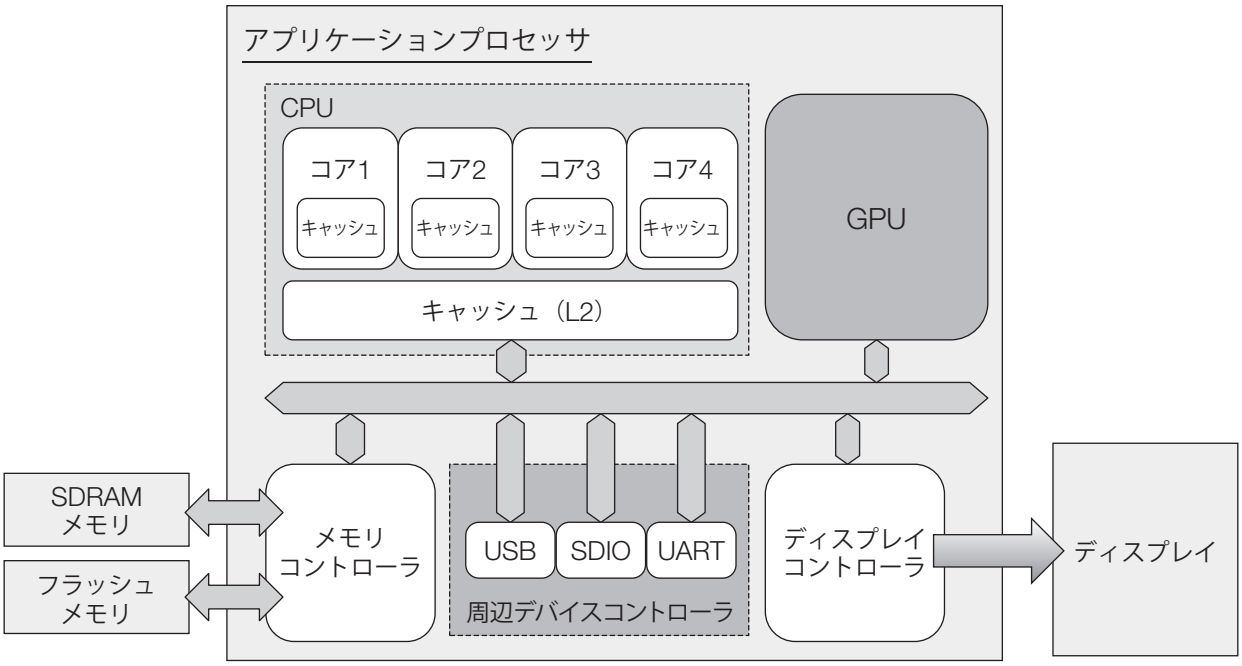


図-2　アプリケーションプロセッサの構成

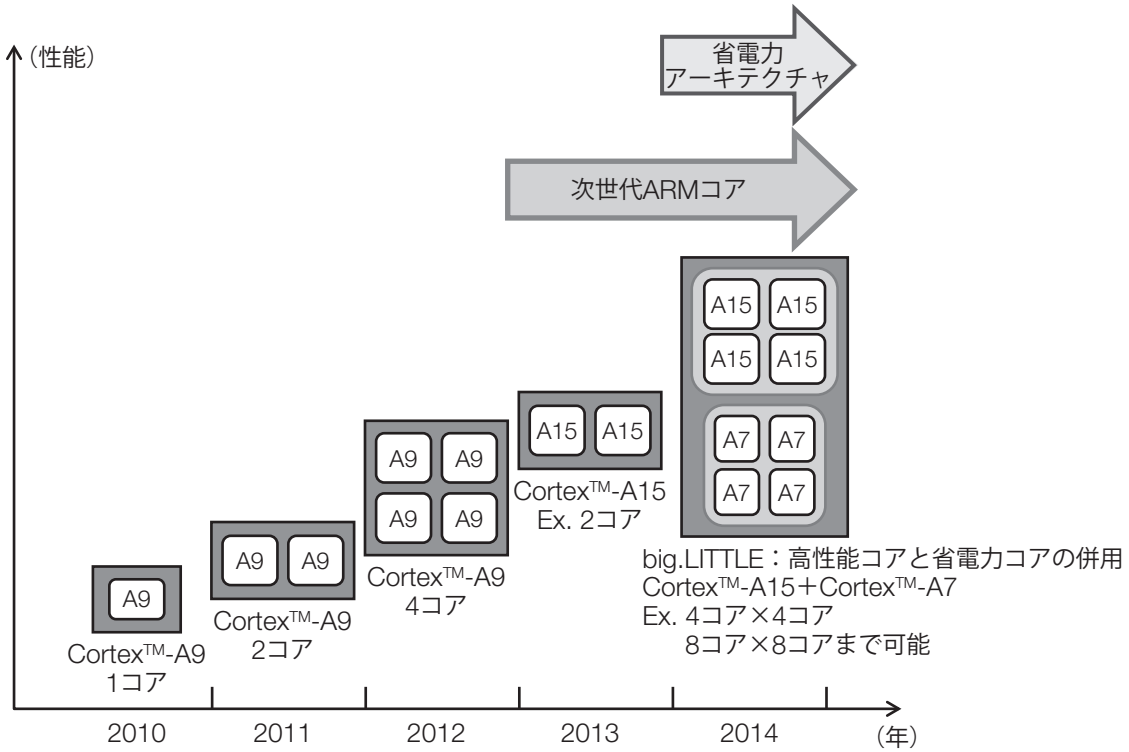


図-3　CPUの進化

プロセッサは，高性能・多機能化により大規模化が進んでいる。大規模化に伴い，高集積・低電力を目指し，プロセスの微細化が進んでいる。2011年までは，トランジスタのゲート長は40 nm/45 nmだったものが，2012年からは32 nm/28 nmが主流となり，今後2014年には14 nmの量産化が計画されている。トランジスタの微細化により，リーク電力は増加するが，動作時の電力削減が期待でき

る。また，リーク電力を削減するため，トランジスタのゲート絶縁膜を，二酸化ケイ素（SiO_2）から，高誘電率が実現できるHigh-kゲート絶縁膜を採用した，High-k/メタル・ゲートが32 nm/28 nm世代で採用されている。

スマートフォンの消費電力は約30 ～ 50％（利用シーンにより変化）をアプリケーションプロセッサが占めており，半導体プロセスによる省電力化技術の進化は今後も重要となる。

● **性能/消費電力の推移**

先に述べたアプリケーションプロセッサの高性能化や高解像度ディスプレイの搭載，高速通信などにより，スマートフォン全体の電力は増加する傾向にあり，電池持ち時間や発熱が大きな問題になっている。小型・薄型化が重視されるスマートフォンでは，面積・体積が小さいため，継続して使用できる放熱容量は平均消費電力で約2.5 W ～ 3 W程度に抑え込む必要がある（**図-4**）。従来の携帯電話でも各種省電力の取組みを実施しているが，今後はより一層の省電力化が必要な状況である。

CPUのマルチコア化についても，単純にコア数を増やすだけではなく，消費電力の少ないコアを組み合わせて搭載することで，低消費電力化を進めるなど，アーキテクチャの変更を伴う取組みも実施されている。例として，二つの具体的技術を紹介する。いずれも省電力CPUコアを搭載し，軽負荷・高負荷それぞれのシーンで使い分けるという特徴を持ち，トータルの電力を抑える技術である。

・vSMP（variable Symmetric Multiprocessing：可変対称型マルチプロセッシング）

・big.LITTLE（高性能コアと省電力コアの併用）

以下の章で具体的な省電力技術について紹介する。

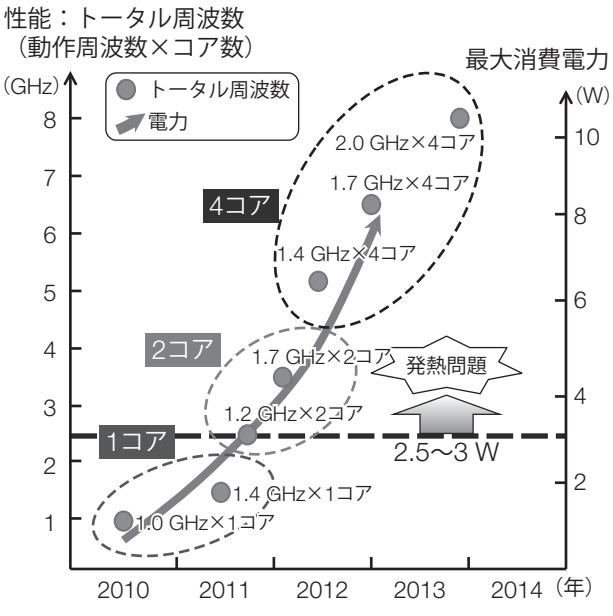


図-4　性能/消費電力の推移

省電力化技術

本章では，アプリケーションプロセッサに実装されている省電力技術と，その技術を活用したソフトウェア制御について述べる。

● **アプリケーションプロセッサの省電力技術**

アプリケーションプロセッサの省電力を実現するためには，大きく二つのアプローチがある。

一つは，ハードウェアの変更を伴う改善（半導体のプロセスルールの微細化や，新しいアーキテクチャの採用），もう一つは，プロセッサの動作周波数や動作電圧，マルチコア制御によって，必要に応じて電力を削減するアプローチである。ここでは，後者について多くのアプリケーションプロセッサで実装されている省電力技術を説明する。

(1) クロックゲーティング，パワーゲーティング

一般的にアプリケーションプロセッサは，モジュールの動作が停止している間，クロックをゲーティングし，短時間でも回路へのクロック供給を遮断することで電力削減を図っている。更に，アプリケーションプロセッサの内部電源を分割したドメイン構成とすることで，ドメインごとに電源遮断を可能とするパワーゲーティング機能も搭載している。これは，アプリケーションのユースケースに合わせて，クロックゲーティングした回路の電源を遮断することで，停止している回路のリーク電流を削減し，内部回路が停止している待機時の無駄な電力を削減することで省電力化を実現している。また，マルチコアプロセッサの中も，コアごとに電源分離することで，プロセッサコアごとにパワーゲーティングが可能となっている（**図-5**）。

(2) DVFS（Dynamic Voltage and Frequency Scaling）

DVFS機能とは，アプリケーションプロセッサの動作電圧・動作周波数を電源ドメインごとに動

的に変更する機能であり，適切に制御することで，省電力化が図れる。DVFSは，より低い電圧で実行するほうが消費電力を抑えることができるが，電圧を下げれば，周波数も動作可能なレベルまで下げる必要がある。動作可能な電圧と動作周波数の組合せは，アプリケーションプロセッサの仕様（プロセスルールなど）で一意に決まってくるが，一般的には，周波数ごとに複数の動作ポイントを設け，段階的な変更を行う（**図-6**）。

(3) 高性能コアと省電力コアの併用

前述したマルチコアによる高性能化と省電力化を実現する手段として，高性能コアと省電力コアを組み合わせて最適に制御するvSMP技術をNVIDIA社が採用している。vSMPアーキテクチャは，四つの高性能コアと一つの省電力コア[1]を搭載しており，利用シーンに応じて，使用するコアを動的に切り替えることにより，省電力化を実現している。

具体的には，性能を必要としないシーンでは低速トランジスタを使用している省電力コアのみで動作させ，低消費電力を実現する。また，高速処理を必要とするシーンでは，高速トランジスタを使用している高性能コアで動作させ，高い処理性能を実現する。

ARM社の次世代アーキテクチャは，big.LITTLE技術[2]が主流となり，高い性能を要求する処理は並列度が高く長いパイプラインを持つ高性能コアで処理を行うが，それほど性能が必要ないシーンでは，短いパイプラインで電力効率が良い省電力コアに処理させることで，性能を維持しつつトータル電力を削減することができる。

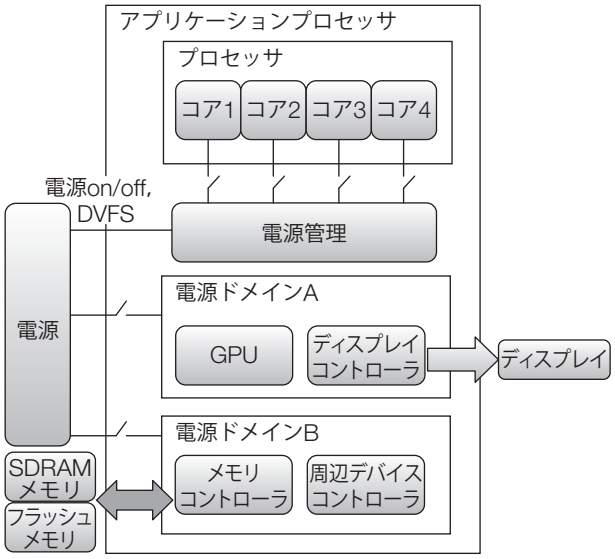
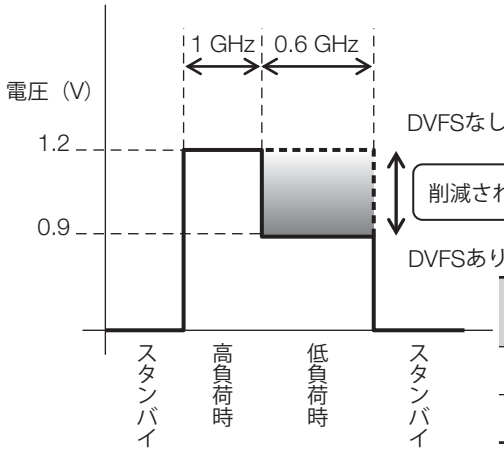


図-5　パワーゲーティング

● CPUコアの省電力制御

スマートフォンが消費する電力の内訳を見てみると，アプリケーションプロセッサが消費する電力は30～50％を占めている。その中でもCPUコアが消費する電力が大半を占めるため，このCPUコアの電力を削減することが，電池持ち時間を長くするために重要となる。

従来，CPUコアの省電力機能として，処理するタスクがなくなった場合に，スリープモードやスタンバイモードに遷移して消費電力を抑えるという方法が広く使われてきた。しかし，スマートフォ



動作周波数	動作電圧 DVFSあり	動作電圧 DVFSなし
1 GHz	1.2 V	1.2 V
0.6 GHz	0.9 V	1.2 V

図-6　DVFSによる電力削減の原理

ンに搭載されるアプリケーションプロセッサの高性能化に伴う消費電力の増加への対策としては不十分であるため，アプリケーションに必要な処理性能に合わせて，CPUの動作周波数と動作するコア数を動的に可変することで省電力を実現している。

(1) CPU動作周波数制御

CPUの動作周波数制御は，通常，スマートフォンに搭載されるAndroidのLinuxフレームワークが提供する機能を利用している。その中の制御モードには，性能重視型や省電力重視型，CPU負荷に対する反応が早い低レイテンシ型などが用意されている。

基本的な制御内容は，CPUの負荷を一定期間監視し，そのCPU負荷に応じて遷移する動作周波数を決定する。動作周波数を遷移させるタイミングや，周波数をアップ・ダウンさせるステップや時間が，最適化するための重要なファクタであるため，ベースとなる制御モードのパラメータを拡張して使われることが多い。特に，ユーザインタフェースの操作性と省電力とのバランスを取り，最適にチューニングを行う必要がある。

あらゆるアプリケーション実行時の必要性能に合わせて，動作周波数を無駄なく可変させることが求められる。

(2) マルチコア制御

マルチコア制御は，動作周波数を増やさずコア数を増やすことで消費電力を抑えながら，処理性能を上げることができる。現在実行中のCPUコアの負荷に応じてダイナミックにコア数の増減処理を行う制御である。前述した高性能コアと省電力コアの遷移も本処理で行われる。具体的には，現在動作しているCPUコアの負荷と任意のしきい値から，CPUコアの増減判定を行い，コアの電源オン・オフ制御を実施している。

一般的にマルチコアの制御として，複数のタスクが実行されるとオンし，動作するタスクがなくなると即座にオフするよう制御することで，省電力を実現できる。

CPUの動作周波数とマルチコア制御を組み合わせ，最適に制御することがスマートフォンの省電力化を実現するための鍵となる。

富士通の取組み

富士通では，前述したアプリケーションプロセッサが持つメカニズムを活用し，性能と省電力の最適チューニングを実施している。

(1) CPUコアの電力分析

CPUコアの低消費ゾーンを活用するために，周波数や動作コア数に応じた消費電力の基礎データを取得することが重要になる。なぜなら，電力削減するためには，CPUコアの性能と電力特性に合った動作周波数制御や，コア数の制御が必要になるため，電力効率の良い周波数（ポイント）を見つけることが重要であり，その周波数で動作させることが省電力化につながる（**図-7**）。

また，電池残量を監視し，CPUの動作周波数やCPUコア数の制御方法を切り替えている。電池残量が少なくなると，段階的により省電力側に移行するよう制御を行っており，電池持ち時間が更に長くなるよう改善を図っている。

(2) 省電力コアの活用

前述のとおり高性能コアと省電力コアを併用し，アプリケーションの処理に応じて性能の使い分けを実施している。高い処理性能が必要な場合は高性能コアで処理し，低い処理性能で良い場合は電力効率の良い省電力コアで処理する。

例えば，低い処理性能で十分なケース（ホーム画面表示，受信メールの閲覧中，音楽再生中など）は，低消費電力な省電力コアを使用し，高性能な処理が必要なケース（ブラウザの閲覧やゲーム中）は，高性能コアを使用するよう，CPUコアの動作周波数制御やマルチコア制御を行い，高性能と省電力の最適化を図っている。

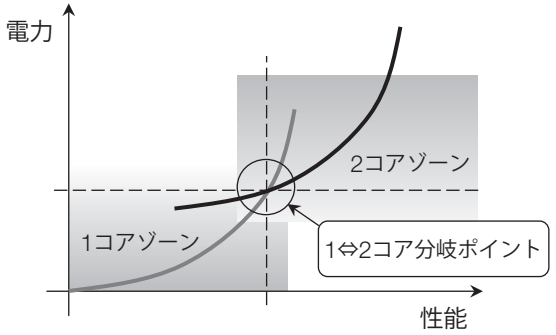


図-7　CPUコアの電力分析

(3) アプリケーションごとのチューニング

各アプリケーションが必要とする性能に合わせたCPUコアの動作周波数制御を実施している。例えば，ワンセグ放送の視聴や動画再生などの場合，高い処理能力は不要であるが，最低限必要な処理性能を確保する必要がある。具体的には最低動作周波数を維持し，かつ高い周波数へは遷移しにくいよう調整を行うことで，視聴時間の向上を図っている。

(4) ユーザインタフェース性能の最適化

スマートフォンはタッチパネルを介してユーザ操作が行われるため，省電力と操作性を向上させる仕組みとしてタッチイベントをトリガにCPUコアの周波数を上げる仕組みを実装している。ユーザ操作を快適に行うために最低限必要なクロック周波数まで瞬時に上げ，その周波数を一定期間保持することで操作時の性能を確保している。動作周波数と保持する期間は，省電力とのバランスを考慮する必要があり，ディスプレイの解像度や，動作するアプリケーションによって処理量が変化するため，最適化を図っている。

このように，富士通では省電力を実現するため，本章で紹介したCPU動作周波数制御やマルチコア制御，省電力コアの活用などの省電力化技術を駆使して，高性能・省電力なハードウェアプラットフォームの開発に取り組んでいる。

む　す　び

本稿では，スマートフォンを支えるハードウェアプラットフォームの進化を紹介し，それを使いこなす技術と富士通の取組みについて述べた。

今後もスマートフォンに要求される処理性能は増大していくことが予想されるため，アプリケーションソフトウェアとハードウェアプラットフォームが密に連携し，最適化したソフトウェアアーキテクチャを含め，機能・性能・省電力についてバランスを取っていく取組みが今後ますます重要になっていくと考える。

参考文献

(1) NVIDIA社：省電力コア.
http://www.nvidia.co.jp/content/apac/pdf/tegra/variable-smp-a-multi-core-cpu-architecture-for-low-power-and-high-performance-jp.pdf

(2) ARM社：big.LITTLE.
http://www.arm.com/ja/products/processors/technologies/bigLITTLEprocessing.php

著者紹介

小川　徹（おがわ　とおる）
モバイルフォン事業本部プラットフォーム開発統括部 所属
現在，スマートフォンのハードウェアプラットフォーム開発に従事。

松島幸治（まつしま　こうじ）
モバイルフォン事業本部プラットフォーム開発統括部 所属
現在，スマートフォンのハードウェアプラットフォーム開発に従事。

伊藤憲一（いとう　けんいち）
モバイルフォン事業本部プラットフォーム開発統括部 所属
現在，スマートフォンのハードウェアプラットフォーム開発に従事。