

# 大規模画像LSIの検証技術

## Verification of System LSIs for Image Processing

● 林 芳彦      ● 井熊範行      ● 河村 拓      ● 徳江貴志

### あらまし

近年のシステムLSIは、大規模化、高機能化に伴い、ハードウェア構造が複雑化しており、論理品質を確保するための検証が難しくなっている。特に大規模な画像LSIに関しては、マルチコア構成によるソフトウェア処理の複雑化、内部バスの構造複雑化などにより、機能、性能および消費電力が要求を満たしているかをプレシリコン段階(LSIの設計段階)でシステム検証を実施して確認することが必須である。ただし、製品のモデルチェンジサイクルが短い昨今では、短TATでの製品開発が求められており、品質を保証しつつ、いかに効率良くシステム検証を実施するかが非常に重要である。富士通セミコンダクターでは、ハードウェアエミュレータ(検証対象回路を専用ハードウェアにマッピングし、高速に実行することができる装置)を積極的に使用し、品質を保証しつつ、かつ検証効率を向上させる検証技術を確立し品種適用している。

本稿では、大規模画像LSIのシステム検証として最も有効と考えられるハードウェアエミュレータを使用したハードウェア/ソフトウェア協調検証、性能検証、消費電力見積について紹介する。

### Abstract

In recent years, system LSIs have become more complicated in terms of their hardware structure along with their increase in size and greater functions, and this is making it difficult to verify their logic quality. Large-scale imaging LSIs, in particular, have a higher complexity of software processing that they perform with their multi-core structures and increasingly complicated structure of internal buses. This makes it essential to ensure that their functions, performance and power consumption satisfy the requirements by conducting system verification at the pre-silicon stage. However, product development with a short turnaround time (TAT) is called for because of the recent shorter model change cycles, and efficiently conducting system verification while ensuring quality is very important. Fujitsu Semiconductor is making positive use of a hardware emulator (a device capable of mapping the circuit to be verified to dedicated hardware for running it at high speed) to establish verification technology that ensures quality and improves verification efficiency at the same time, and applying it to product models. This paper presents hardware/software co-verification, performance verification and power consumption estimation by using a hardware emulator, which we believe is very effective for verifying large-scale imaging LSIs.

## まえがき

近年、デジタルカメラをはじめとするデジタル家電業界では、急激な市場の変化とユーザーズの多様化とともに製品を短期間で市場投入する必要がますます高まっている。更に最近のシステムLSIにおいては、1チップに複数のプロセッサコア、多くの機能、多くのインタフェース、大容量のメモリが搭載され、ハードウェア構造が複雑化したことにより、論理品質を確保するための検証が難しくなってきた。実チップ完成後の障害発生は、リメイクによるコスト増大、開発期間延長による商品の機会損失へと発展しかねない。そのため、富士通セミコンダクターではプレシリコン段階（LSIの設計段階）でLSI全体のシステム検証を行い、論理のフィードバックを実施することが非常に重要であると位置付けている。システム検証として重要な項目として大きく以下の三つが挙げられる。

- (1) 機能検証（ハードウェア/ソフトウェア協調検証）
- (2) 性能検証
- (3) 消費電力見積

機能検証では、IPレベルの検証、ブロックレベルの検証と積み上げていき、最終的にはハードウェア/ソフトウェア協調検証として、主要IPを組み合わせたシステムレベル（チップ全体）で実アプリケーションが正常に動作するかを確認することが重要である。更に問題発生した場合にいかに短期間で調査できるかがポイントであり、今回、JTAG（Joint Test Action Group）ポートを使用したICE（In Circuit Emulator）デバッグ環境構築を実現し、アプリケーションのデバッグをチップ全体で検証することを可能とした。

また、最近のシステムLSIは、マルチコアやバス構成が複雑化していることから、バスの帯域、メモリコントローラの性能、画像処理の速度など性能に影響する要因が複雑に絡み合っているため、「性能の見える化」を実現する必要があった。今回、性能検証プラットフォームを構成することで機能検証だけでなく、性能検証の効率化が実現できた。

更に最近では携帯電話やモバイル機器といった屋外での使用を前提とした商品が増え、バッテリー

駆動時間も商品の価値を示す要因となっているので、低消費電力設計が注目されている。この消費電力見積をプレシリコン段階で実施することができた。

本稿では、大規模画像LSIのシステム検証として最も有効とされるハードウェアエミュレータ（以下、エミュレータ）を使用したハードウェア/ソフトウェア協調検証、性能検証、消費電力見積について紹介する。

## エミュレータによる検証の効率化

検証を実施する上で有効なツールとしてシミュレータが一般的であるが、大規模画像LSIのシステム検証においては、大容量のデータ処理を行うためにシミュレーションでは現実的な時間内で検証を完了させることが不可能である。そこで富士通セミコンダクターでは、エミュレータを使用している。エミュレータは、検証対象回路を専用ハードウェアにマッピングして高速に実行することができる装置であり、シミュレータと比較すると実行速度が、500～1000倍高速である。また、チップ全体の検証回路を搭載できる容量が確保でき、更に検証回路の内部波形をどのポイントでも観測することが可能であるため、問題発生時の解析性が優れている。エミュレータは、大規模画像LSIの検証には必須のツールであり、システム検証を加速するための手段として有効である。

## ハードウェア/ソフトウェア協調検証

システムLSIにおける機能検証では、IP検証、ブロック検証に続き、プレシリコン段階でチップ全体によるアプリケーションレベルのソフトウェアを実行するハードウェア/ソフトウェア協調検証が有効である。本検証のメリットは、以下である。

- ・ハードウェア機能をシステムレベルで検証可能
- ・ソフトウェアの先行開発が可能

以下、ハードウェア/ソフトウェア協調検証について紹介する。

### ● エミュレータを使用した検証手法

検証実行環境については、FPGA（Field Programmable Gate Array）などを用いた評価ボードを使えば、実行時間は、かなり実機に近づけることができる。しかし、回路規模が大きいと

チップ全体を実装することができないため、実物とは大きく異なる構成のハードウェア・ソフトウェアに限定された検証とならざるを得ない。また、FPGAを用いた評価ボードではハードウェア内部の状態をトレースすることが難しいため、システム検証のフェーズで発生した問題のデバッグが非常に困難である。これらの問題を解決するために、先に述べたエミュレータ環境のJTAGインタフェースにICEデバツカを接続したエミュレータICE検証環境を実現した(図-1)。

環境構築としては、これまでに蓄積した実績のあるプラットフォームや検証IPを流用してシステム全体をエミュレーション環境に効率良く構築した。システム検証時には、ソフトウェアの振る舞いに対応したハードウェア動作の詳細な波形を取得することが可能である。また、アサーションチェッカを挿入し、バス上でのエラーやフリーズを検出することも可能となった。更に、JTAGインタフェースを専用ケーブルでICEデバツカと接続することにより、エミュレータ検証環境で実評価ボードと同様なソフトウェアデバツカが利用でき、レジスタ値の観察、ブレイクポイントの設定、ソフトウェアのステップ実行、メモリへのライト/リードなどが可能なので、実機が出てくる前であっても、実際のハードウェアに近い環境上でソフトウェアのデバツカが可能となった。

また、ハードウェア検証の観点からの効果としては、プロセッサがマルチコア化され、接続が複

雑化しているJTAGインタフェースによるデバツカ回路の接続検証を実際のICEを接続して検証できるようになった。この検証はシミュレーションでは絶対に不可能な検証であるため、プレシリコン段階での検証では非常に有効である。

#### ● 適用事例

今回、車載用グラフィック向けLSIに対して、ハードウェア/ソフトウェア協調検証を実践した。カーナビゲーションのアプリケーションをエミュレータ検証環境で実行し、シミュレーションでは、現実的に実施できない画像出力を数十フレーム連続出力させ、画像に問題ないことを確認することができた。

更にシステムに搭載したOSのデバツカを実施するに当たり、ICE環境を用いて内部のレジスタやメモリを参照する機能を駆使することにより問題解決することができ、プレシリコン段階でのシステムレベルデバツカを実施することができた。

### 画像LSIの性能検証

LSIの検証に当たって、論理検証(機能検証)の効率化も重要だが、実機完成前に性能要求達成度をどのように保証(以下、性能検証)するかという課題がある。著者らは、性能検証プラットフォームを構築してデジタルカメラ向け画像LSIに適用することで性能検証を効率化した。

以下に画像LSIの性能検証を紹介する。

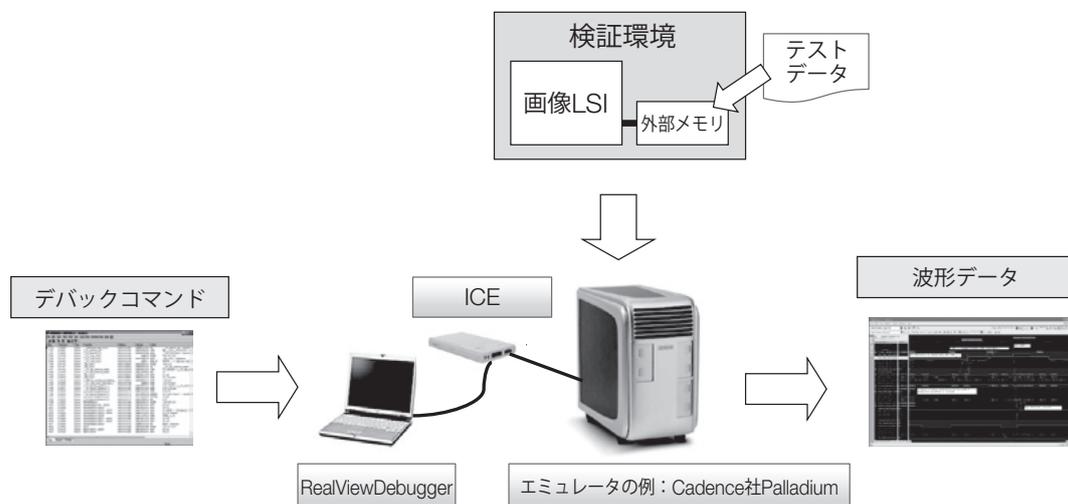


図-1 エミュレータを使ったICE検証環境

● 従来の性能検証の状況と問題点

従来は、シミュレーションまたはエミュレーション検証環境で波形を取得し、波形を解析することで性能検証を実施してきた。しかし、波形取得、および波形の解析には時間がかかるという問題がある。そこでハードマクロの状態を専用モジュールで直接モニタし、この情報を可視化することで性能検証を効率化した。

● 性能検証プラットフォームの構成

センサ、ディスプレイ、SDRAM、外部ストレージなどの外部周辺擬似回路、およびハードマクロをモニタする性能測定モジュールをターゲットと

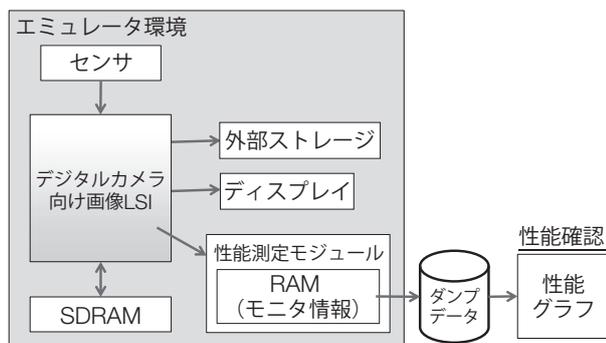


図-2 性能検証プラットフォームの構成

する画像LSIに接続し、検証環境をエミュレータ上に構築した（図-2）。静止画連続撮影などのテストプログラムを走行すると走行中にモニタされたハードウェアの情報が内部RAMに格納される。エミュレーション終了後、このRAMに格納された情報を性能グラフとして可視化する。

性能検証プラットフォームでモニタするハードウェアの状態は以下のとおりである。

- ・各ハードウェアマクロの起動/終了時間
- ・各ハードウェアマクロのFIFOの状態
- ・バス、およびSDRAMコントローラなどの帯域状態（図-3）

● 性能検証プラットフォームのメリット

性能検証プラットフォームにより以下を実現した。

(1) バスアービトラクション設定の最適化

バスに接続されるハードウェアマクロのうち、帯域を多く必要とするものの優先度を上げ、逆に帯域を多く必要としないマクロの優先度を下げるなど、最適なバスアービトラクション設定の探索を可能にする。

(2) フレームバッファ配置の最適化

処理性能のボトルネックとなるハードウェアマクロを特定し、各ハードウェアマクロの最適なフ

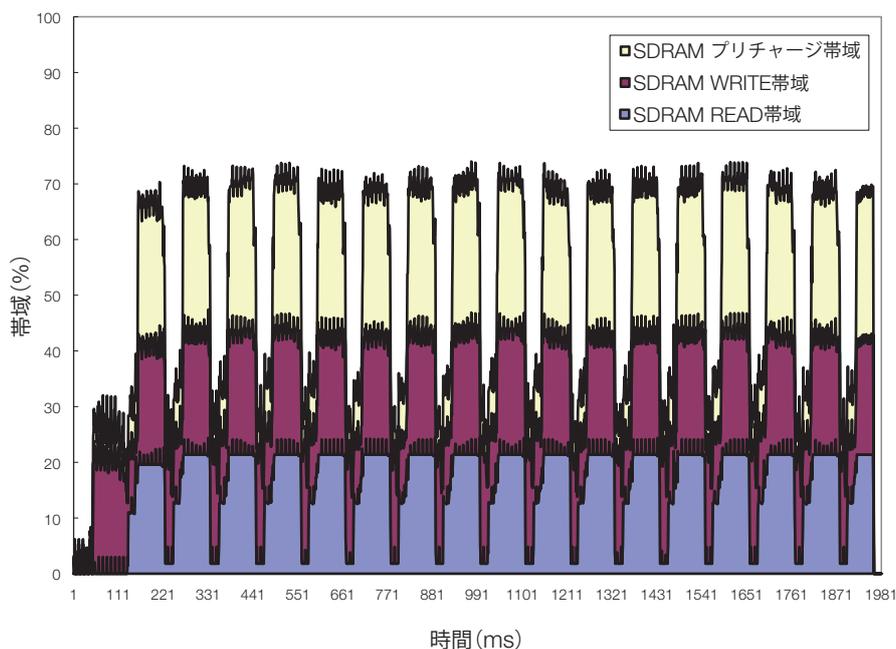


図-3 バスおよびSDRAMコントローラなどの帯域状態

フレームバッファ個数を求めることができる。また、複数のSDRAMコントローラを持つシステムにおいて帯域の有効利用を考慮したフレームバッファ配置先の決定を可能にする。その結果、帯域を多く必要とするハードウェアマクロ同士のトランザクション衝突回避などが可能となる。

### (3) 静止画連続撮影の最大連写枚数の見積

性能検証プラットフォームで測定した各ハードウェアマクロのフレームあたりの処理時間とフレームバッファ個数、およびSDRAMの容量を用いて、最大連写枚数を見積もることを可能にする。

今回、デジタルカメラ向け画像LSIにおいて、システム検証で発生した帯域破綻（性能障害）に対して、上記の（1）や（2）を実際に適用することにより、FIFO段数増加や、アービトレーション論理見直しなどのハードウェア修正を適切に実施することができた。つまり、実機完成前に性能障害を検出することで、ハードウェア論理へのフィードバックを効率良く、適切に実現できた。

## エミュレータによる消費電力見積

本章では、エミュレータを用いた消費電力見積の概要と、その適用事例について述べる。

### ● 消費電力見積の必要性と課題

複雑化、大規模化するシステムLSIに対して省電力設計は商品価値を左右する要因であり、必須の設計項目である。同様に省電力設計が正しく実施できているかの検証も非常に重要であり、実際のLSIが完成した後で電力を測定しても設計へのフィードバックができないため、プレシリコン段階でいかに正確に消費電力を見積ることができるかが重要である。

しかし、近年のLSIはパワー制御も複雑になり、低消費電力化のためのクロックゲーティングなどが当たり前のように導入され、電力見積を実施するためには、机上での計算では、正確な見積りが実施できない状況となっている。つまり、実際のアプリケーションや実際のシナリオを用いて、LSI全体を正確に測定しなければ、実際の電力に近い値を算出することが難しい状況である。

更に実際のアプリケーションを実行させて一瞬の値を測定しても意味がなく、ある程度の実行時間が必要である。例えば画像LSIにとっては、動画

の1フレーム分を処理する時間が、フレームレート30 fpsの場合、33 msであるため、システム動作の消費電力見積を実施するためには、複数フレームに相当する数秒オーダの測定が必要である。この測定をシミュレータで実行した場合、数か月単位での時間が必要となり検証期間が膨大となるため、現実的には実施できないレベルである。

### ● エミュレータを用いた消費電力見積

消費電力値は、LSIの動作率を抽出して既存の消費電力解析ツールに入力して算出している。このLSIの動作率がポイントで、動作率が正確であればあるほど、消費電力値の精度は高くなると言える。

著者らは動作率を正確に抽出するためにエミュレータを使用した消費電力見積手法を開発した。

本手法の利点は、処理速度と動作率の出力形式にある。処理速度に関しては、機能検証、性能検証でも述べたが、エミュレータを使用することで、HDLシミュレーション比500～1000倍の処理効率を実現することができ、長時間の動作率を抽出することが可能となった。

動作率の出力形式に関しては、従来の波形形式ではゲート規模と時間によって情報量が膨大になり、実質扱うことができなかつた。そこで、消費電力に適した動作率のみを表現した出力形式を導入し、データ量を圧縮することにより、少ない情報量で長時間の動作率を抽出することを可能とした。その結果、数秒オーダの動作率が扱えるようになり、精度の高い消費電力の算出と時間経過による消費電力の遷移が解析できるようになった（図-4）。

### ● 適用事例

エミュレータによる電力見積は、画像LSIを中心に約10種類のASSP品に適用した実績がある。ここでは、デジタルカメラ向け画像処理LSIである「Milbeaut」の適用事例について紹介する。

「Milbeaut」では、エミュレータを使用して平均消費電力と最大消費電力を算出した。その結果、机上での見積り結果と比較して精度の高い消費電力見積りを実現できた。電力見積りした結果は、お客様使用状態における目標消費電力値を下回っており、このことをES（Engineering Sample）入手前に検証することができた。更に著者らの消費電力見積は、IPごとに見積もることができ、IPの

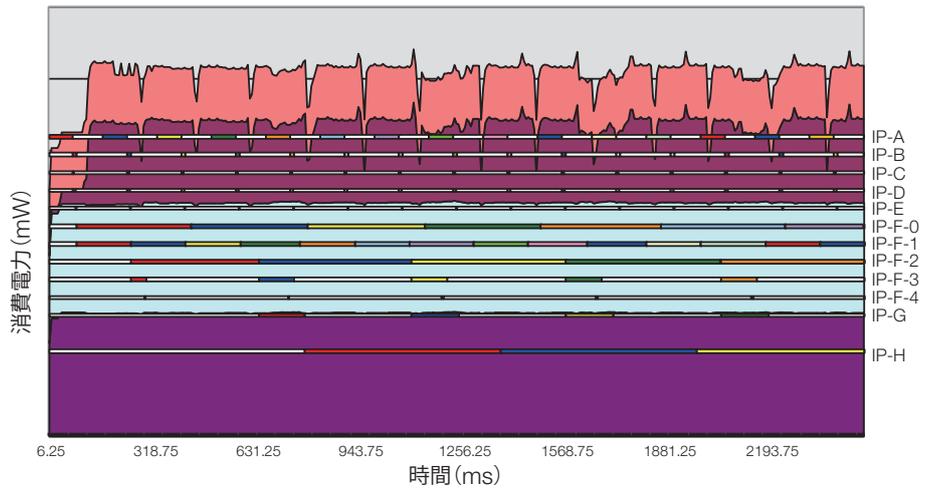


図-4 時間経過による消費電力解析

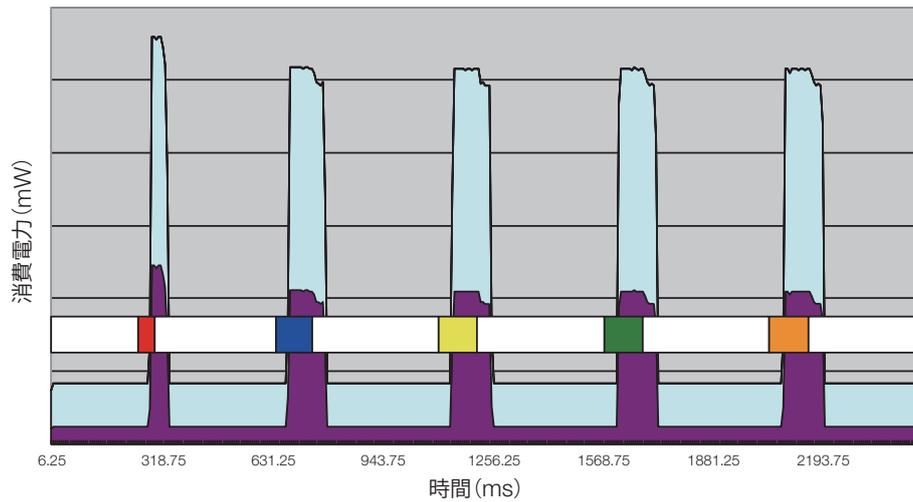


図-5 時間経過による消費電力解析とハードウェアIP状態の解析

動作と電力の相関を可視化する（図-5）ことで、IPが動作不要なときの消費電力が抑えられているかの検証を実施した。実際に一部のIPで低電力制御の不備があることを検出でき、実チップ製造前にフィードバックできた。

### む す び

本稿では、大規模画像LSIにおけるシステム検証技術について述べた。

実際のアプリケーションを用いた機能検証、性能検証、消費電力見積に関してエミュレーションの機能を有効活用することにより、実チップ完成前のプレシリコン段階で検証が実施でき、ハードウェア、ソフトウェアへのフィードバックを実施することができた。今後も高機能化、複雑化していくシステムLSIに対して、高品質を実現するために効率の良いシステム検証手法を開発し適用していく。

著者紹介



**林 芳彦** (はやし よしひこ)  
富士通セミコンダクター（株）  
開発本部SoCソリューション統括部 所属  
現在，システムLSIの検証技術の開発  
に従事。



**河村 拓** (かわむら たく)  
富士通セミコンダクター（株）  
開発本部SoCソリューション統括部 所属  
現在，システムLSIの検証技術の開発  
に従事。



**井熊範行** (いくま のりゆき)  
富士通セミコンダクター（株）  
開発本部SoCソリューション統括部 所属  
現在，システムLSIの検証技術の開発  
に従事。



**徳江貴志** (とくえ たかし)  
富士通セミコンダクター（株）  
開発本部SoCソリューション統括部 所属  
現在，システムLSIの検証技術の開発  
に従事。