

高画質と低消費電力を実現する H.264/AVCコーデック技術

H.264/AVC Video Codec IP for High Image Quality and Low Power Applications

● 森岡清訓

あらまし

国際標準H.264/AVCの持つ高い符号化性能を生かして高画質を達成するためには、膨大な演算やそれに伴う多くの画像データの参照が必要であり、低消費電力化とはトレードオフの関係にある。富士通では、独自の画像解析技術を軸に業界最高水準の高画質・低消費電力性能を達成するH.264/AVCコーデック技術を開発し、数多くの映像機器向けのLSIに適用してきた。

本稿では、内部演算処理に伴って発生する外部メモリとのデータ転送に着目した低消費電力化技術について概説する。まず、動画コーデック処理に最適化された、画像の可逆圧縮手法について述べる。次に、本技術を適用して繰り返し利用される可能性の高いデータを先読みして保持し、データ転送量を大幅に削減する「可逆圧縮プリフェッチメモリ」と呼ぶ技術について説明する。本稿で紹介した技術をはじめ、高画質と低消費電力を両立させたH.264/AVCコーデック技術によって、低消費電力化の要求が強い機器への適用が可能となる。

Abstract

To make use of the high coding performance of the international standard H.264/AVC to achieve high image quality, a massive amount of computation and accompanying reference to many pieces of image data are required. These processes involve a trade-off with reducing power consumption. Fujitsu has developed H.264/AVC codec technology capable of achieving industry-leading levels of high image quality and low power consumption performance based on its proprietary image analysis technology, and applied it to many LSIs for imaging devices. This paper outlines the technology to reduce power consumption with the focus on data transfer with external memory, which is generated along with the internal computation processing. First, it describes a lossless image compression technique optimized for video codec processing. Then, it gives an explanation about technology called "lossless compression prefetch memory," which is applied to read ahead and retain the data likely to be used repeatedly, thereby significantly reducing the amount of data transfer. The technology presented in this paper, and the H.264/AVC codec technology, which achieves both high image quality and lower power consumption, can be applied to devices for which there is a high demand for power consumption reduction.

ま え が き

近年、デジタルカメラやスマートフォンをはじめとした小型のモバイル機器においても、HDTV (High Definition Television) 品質の高精細な動画像を扱える機能が広く搭載され、加えて、通信インフラの高速化や記録メディアの大容量化などに伴い、多種多様な装置間、サービス間で、動画データを相互にやり取りできるようになり、HDTV品質の動画は一般的な消費者にとっても身近な技術となっている。

一般的に動画のデータは圧縮されているとはいえ、その情報量は静止画や音声、テキストなどほかのデジタル情報に比べ圧倒的に膨大である。記録メディアの容量や通信帯域を効率良く活用するためには、圧縮に伴う画質の劣化を最小限に抑えつつ、高圧縮率で符号化する性能が重要となる。また、モバイル機器などでは、バッテリーの消費やLSIの発熱を抑える省電力性能が求められる。

富士通では、2006年にH.264/AVCハイプロファイルレベル4.0⁽¹⁾に準拠したビデオコーデック（圧縮・伸張）LSIを開発した。

続いて、2008年に低消費電力化と圧縮性能を向上させ、1920×1080画素で従来の2倍の処理量となる毎秒60フレーム（プログレッシブ）の符号化に対応した、高性能ビデオコーデックLSI（MB86H56）を開発した。

2009年には録画機能を持つTVやハードディスクレコーダ向けに、MPEG-2規格で圧縮された映像をH.264/AVC規格で再圧縮し、高い画質を維持したまま長時間の録画機能を実現するトランスコーダLSI（MB86H57）を開発した。

2011年には、デジタルカメラ向け高性能イメージングプロセッサ「Milbeaut」（MB91696AM）、およびH.264/AVC規格で圧縮された映像をH.264/AVC規格で再圧縮するトランスレート機能を実現し、スマートフォンなどのモバイル機器向けに映像を最適化する機能を追加したトランスコーダLSI（MB86M01）を開発した。

これらのLSIに搭載されているビデオコーデック技術は、一貫して高画質性能と、省電力性能にフォーカスして改良を重ねてきたものである。

本稿では、高画質と低消費電力を支える技術の

中で、特に外部メモリとの間のデータ転送量（以下、外部メモリ転送量）を効果的に削減する技術を取り上げて概説する。

高画質と低消費電力化への取組み

H.264/AVCの高い圧縮性能を引き出すためには、膨大な組合せとなる符号化ツールの中から最適な組合せを探索する必要があり、LSI化するに当たっては、演算量や外部メモリ転送量を抑えながら、効果的に最適な組合せを見つけ出すことが課題となる。

富士通では、画像の特徴を分析し、少ない演算量で高効率な圧縮処理を実現する独自の高画質アルゴリズムを主軸として、外部メモリ転送量を削減するプリフェッチメモリ技術や、回路素子レベルの信号の変化の最適化技術に取り組み、常に業界トップクラスの高画質・省電力性能を実現してきた⁽²⁾、⁽³⁾

H.264/AVC技術の普及に伴い、様々な用途に向けてH.264/AVCに準拠したビデオコーデック技術の搭載が求められるようになってきている。このような多くの機能が集積されたシステムにおいては、ビデオコーデック以外の様々な信号処理と外部メモリを共有する必要がある。また、機能の増加によってシステム全体における外部メモリ転送量が増大し、駆動時間の減少や発熱が問題となるため、低消費電力化の要求はますます高くなっている。

以降の章では、まず、富士通のH.264/AVC規格準拠のビデオコーデックについて、アーキテクチャの概要を説明する。続いて、映像の符号化技術と外部メモリ転送量について説明し、大幅なデータ転送量の削減を実現する画像フレームの可逆圧技術と可逆圧縮プリフェッチメモリ技術について解説する。

ビデオコーデック概要

H.264/AVC準拠のビデオコーデックコアのブロック図を図-1に示す。ビデオコーデックコアは、前処理部、基本コーデック部、エン트로ピー部、データ転送部、CPUから構成される。前処理部、基本コーデック部、エン트로ピー部は、要求されるシステムの性能の要件によって、周波数の変更やマルチコアの構成を採ることが可能である。

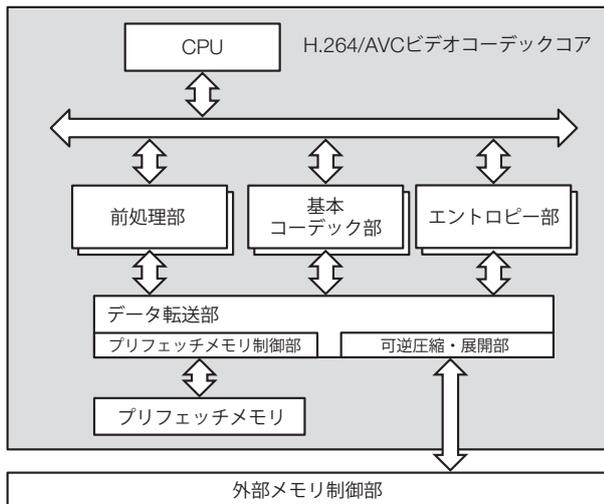


図-1 H.264/AVC ビデオコーデックコアブロック図

例えば、低消費電力が要求される場合は、低速だが低消費電力となるLSIの製造プロセスを用い、動作周波数を抑えた2コア構成とし、LSIのチップサイズが優先される場合は高い周波数で1コア構成とするなど、システムの要件に合わせて柔軟に選択できる。

以下、簡単に機能を説明する。

(1) 前処理部

画像の特徴を解析し、大まかな動き検出処理や空間予測処理と画像の特徴を解析する処理を行う。

(2) 基本コーデック部

高精度な動き検出、空間予測、周波数変換、量子化の処理を行う。

(3) エントロピー部

CABAC (Context-based Adaptive Binary Arithmetic Coding) などの可変長符号・復号処理を行う。

(4) データ転送部

各種演算部と外部メモリとの間のデータ転送を制御するブロックである。次章以降で説明する可逆圧縮技術を用いた圧縮部および展開部とプリフェッチメモリをシステムの要件に応じて搭載できる。

(5) CPU

CPUは、シンタックス解析、画質制御、プリフェッチメモリの制御などを行う。画質制御では、前処理部で分析した時間・空間的な特徴情報を基に、効率的な符号化のために演算プロセスの変更や、

主観的な画質劣化を感知しやすい領域に優先的に符号量を割り当てるといった制御を行っている。

外部メモリ転送量の削減

映像を構成する画像フレームについて、それぞれ時間的に近接する画像フレームに着目すると、類似した部分が数多く含まれていることが分かる。H.264/AVCなど、MPEG系の映像符号化処理では、このような時間的な画像の相関性を利用して情報量の圧縮を行うことが基本原理となっている。高画質を実現するためには、この類似した部分を探し出す、「動き検出」と呼ばれる処理を高精度に行うことが重要となる。

動き検出処理では、「参照画像」と呼ばれる時間的に前後する画像フレームのなるべく広い領域から探すことができれば、それだけ類似した領域を探し出せる可能性が高まるが、一方で探す領域が広範囲になると、外部メモリに記憶されている参照画像の読出し量が増大し、外部メモリ帯域を圧迫する。

ビデオコーデックに関連する処理では、このほかにも参照画像の保存や映像の入出力などに伴う多くの画像フレームの転送が必要であり、システム全体の外部メモリ転送量の支配的要素となる。

これら外部メモリとの画像転送について、画像データを可逆圧縮することによって、転送量を削減する技術と可逆圧縮技術を利用して、更に参照画像の転送量を大幅に削減する可逆圧縮プリフェッチメモリ技術を開発した。次章以降でこれら開発技術について説明する。

可逆圧縮技術

ビデオコーデック処理において、特にデータ転送量が多い動き検出に関連する参照画像については、任意の画像位置、サイズの矩形領域の画像データを効率良く扱うためのランダムアクセス性能が必要である。また、直前の演算の結果によって次に外部メモリから取得する画像データの位置やサイズが決まるといった因果性の高い処理が多く存在するため、データ転送要求に対する高速な応答性能も求められる。更に、H.264/AVCなど動画符号化規格では、演算の精度が厳密に決められているため、圧縮・伸張によってデータの劣化があっ

てはならない。

そこで、これらの条件を満たす、ビデオコーデック処理に最適化された可逆圧縮技術を開発した。

この可逆圧縮技術の開発に当たっては、各種の評価映像を用いたシミュレーションを行い、ランダムアクセスの単位となる圧縮ブロックサイズを決定した。また、圧縮ブロック単位ごとに非圧縮を含む5種類の圧縮アルゴリズムから最大圧縮となるモードを選択する方式とした。

可逆圧縮アルゴリズムの圧縮性能についてのシミュレーション評価結果を図-2に示す。この結果から分かるように、コーデック処理に必要なランダムアクセスなどの要件を満たしながら、圧縮前に比べて、平均して50%程度以下にデータ転送量を削減することに成功した。

可逆圧縮プリフェッチメモリ

プリフェッチメモリは図-3に示すように、横は

フレームメモリと同じサイズ、縦に短い帯状の領域のデータを保持しており、マクロブロック処理の進行に合わせて帯状の領域が動き検出の参照範囲をカバーするように移動する。

プリフェッチメモリに格納される圧縮データは、圧縮率に応じてデータ長が変化する。このため、座標空間とデータ格納アドレスの対応が別途管理される構成を採る。

プリフェッチメモリ制御部では、動き検出処理の参照画像の取得要求に対して、プリフェッチメモリ内にデータが存在するかどうかをチェックして、ヒット/ミスヒットを判定する。ヒットした場合は、プリフェッチメモリのデータを読み出し、伸張して動き検出処理部に転送する。ミスヒットした場合は、外部メモリから圧縮されたデータを読み出して、伸張処理を行い、動き検出部に転送する。これと同時に、上下のどちらにミスヒットしたかを集計し、上下方向にオフセットをつける

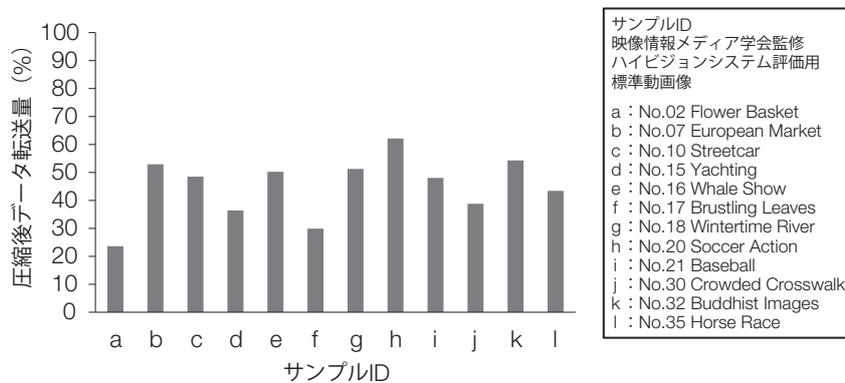


図-2 可逆圧縮アルゴリズム評価

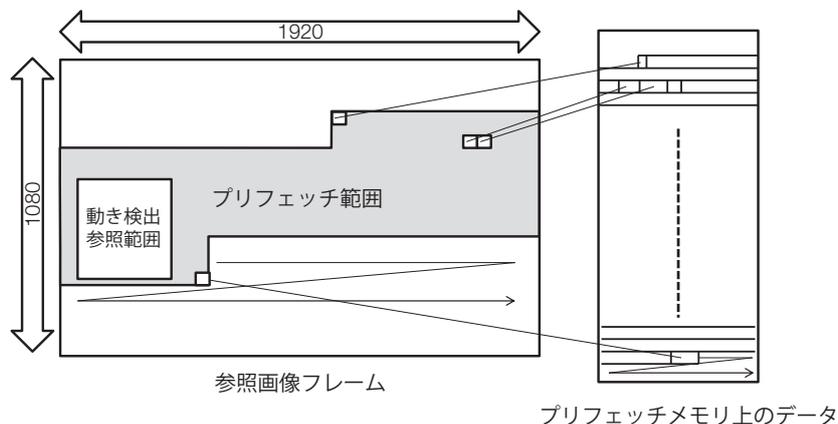


図-3 画像のプリフェッチ範囲とメモリ管理

ようにプリフェッチメモリへの先読み量とタイミングを制御する。

この一連の制御によって、縦方向のパニング動作などグローバルな動きが発生していた場合でも適応的にプリフェッチ範囲を追従させ、ヒット率を高く保つことが可能となっている。

可逆圧縮プリフェッチメモリを適用した場合のミスヒット率について、シミュレーション結果を図-4に示す。プリフェッチメモリは、平均的な圧縮率の参照画像を二つ同時に参照する場合に十分な効果が得られるサイズを決定した。また、前方の予測符号化が行われる「Pピクチャ」では参照画面として二つの参照画像を、双方向の予測符号化が行われる「Bピクチャ」では四つの参照画面をプリフェッチするように設定した。

図-4に示すように、Bピクチャ平均で最大約2%のミスヒット率となった。図には示していないが、Pピクチャについては、Bピクチャより広い範囲をプリフェッチ可能となるため、平均で0.1%未満のミスヒット率となり、ミスヒットによって生じる追加の外部メモリ転送量を大幅に削減できた。

プリフェッチメモリに可逆圧縮技術を適用することによって、プリフェッチメモリへのデータ充填にかかるメモリ転送を圧縮率に応じて削減するとともに、少ないメモリ容量で、広いプリフェッチ範囲をカバーすることが可能となり、外部メモリ転送量を大幅に削減できることを確認した。

む す び

本稿では、H.264/AVC規格に準拠した、ビデオコーデックLSIに適用した技術の中で、高画質を追求しながら、外部メモリ転送量を削減することで低消費電力化する技術について概説した。

著者紹介



森岡清訓 (もりおか きよりの)

プラットフォームテクノロジー研究所
プロセッサソリューション開発部 所属
現在、画像処理の研究に従事。

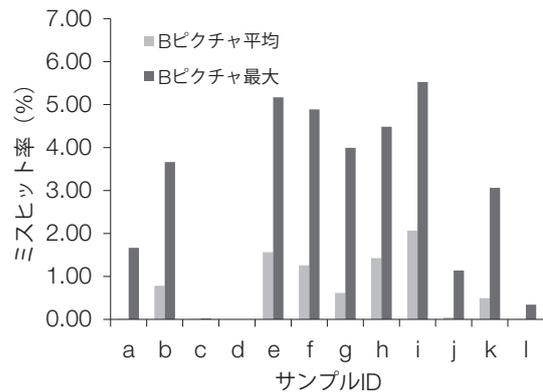


図-4 可逆圧縮プリフェッチメモリの評価

映像技術は、更なる臨場感を求めて4K2K(4096×2160または3840×2160画素)や8K4K(7680×4320画素)といった高解像度化の流れとともに、H.264/AVCの2倍の効率を追求したHEVC(High Efficiency Video Coding)と呼ばれる次世代の映像圧縮技術の標準化も進められている。

今後は、これらの新技術にも積極的に取り組み、画面の中に存在感を感じるような映像技術を探求するとともに、それを特別なものではなく、広く誰にでも使えるようにするための技術開発を進めていく。

参考文献

- (1) ISO/IEC 14496-10 : Information technology - Coding of audio-visual objects - Part 10 : Advanced Video Coding. 2009.
- (2) 中川 章 : H.264/AVCの適用動向と富士通の取り組み. *FUJITSU*, Vol.58, No.2, p.136-142 (2007).
- (3) 中山 寛ほか : H.264/AVC準拠HDTV対応ビデオコーデックLSI. *FUJITSU*, Vol.58, No.2, p.149-155 (2007).