

65 nm世代LSI用低誘電率層間絶縁材料

Low-k Interlayer Dielectrics for 65 nm-Node LSIs

あらまし

65 nm世代のLSI適用に向けて、2.25の低い比誘電率と弾性率10 GPaの高い機械強度を持つポーラスLow-k材料、Nano Clustering Silica (NCS)を開発した。誘電率1の空孔を膜中に形成するポーラス化の手法は、低誘電率化に極めて有効な手法であるが、従来は空孔形成による膜強度の低下が大きな課題であった。NCSはナノクラスタという独自の材料設計により直径2.8 nm以下の微細な空孔を均一に分布させることに成功し、低誘電率化と高強度化の両立を達成した。またNCSは65 nm世代の微細加工に対応可能な高いプロセス適合性を有しており、富士通はNCSを用いて多層配線の試作を進め、世界に先駆けて、ポーラスLow-k材料を用いた多層配線の形成技術を確認した。Cu/NCS多層配線は、ワイヤボンディングや樹脂パッケージ工程においてもCu配線の破壊を生じない高い信頼性を示した。

本稿では、従来のポーラス材料の課題と、この課題を解決するNCSの特性を述べ、最後にNCSを用いたLSI多層配線の開発状況について述べる。

Abstract

We have developed a novel porous low-k material called Nano-Clustering Silica (NCS) that has a low dielectric constant ($k = 2.25$) and high film strength (Young's modulus $E = 10$ GPa). Conventionally, the pore-creation technique, by which holes with a dielectric constant of 1 are created within a film, is very effective for reducing the dielectric constant, but reduces the film strength. On the other hand, NCS, which was developed using an original technology called nano-clustering, has homogeneously distributed pores of 2.8 nm or less. NCS also has good compatibility with 65 nm-node micro-fabrication processes. Fujitsu has advanced the trial production of multi-level interconnects made of NCS and established an NCS-based multi-layer interconnect formation technology. Our Cu/NCS interconnects are reliable enough to prevent damage to Cu interconnects by the mechanical stresses that occur in wire bonding, packaging, and other processes. This paper describes the problems of conventional porous low-k materials and how they are solved using NCS are described. Then, this paper describes the development status of NCS-based LSI multi-layer interconnects.



矢野 映 (やの えい)
基盤技術研究所新材料研究部 所属
現在、LSI、HDD用途の電子材料の
開発に従事。



中田義弘 (なかた よしひろ)
基盤技術研究所新材料研究部 所属
現在、LSI用層間絶縁材料の研究開
発に従事。



杉浦 巖 (すぎうら いわお)
次世代LSI開発事業部デバイス開発
部 所属
現在、LSI用多層配線プロセスの開
発に従事。

まえがき

LSI高速化はムーアの法則（スケーリング則）に基づく微細化で進展してきた。サーバなどの高速MPU（演算処理素子）や携帯電話の主要素子など、最先端のLSIにおいては、その設計ルールが現状で90 nm，2005年以降，各社から出荷が開始される次世代品種においては，65 nmという超微細な領域に到達する。

微細化とLSIの遅延時間（動作速度）の関係を図-1に示す。図-1に示すようにトランジスタの遅延時間は素子サイズの縮小により減少し，微細化が性能向上に直接寄与する。一方，配線の遅延時間は，微細化により配線距離が縮小し減少するが，微細化が進むと，配線が絶縁膜を挟むコンデンサ構造に蓄積される電荷（寄生容量）が，絶縁膜の厚さに反比例して増大するため，その影響が無視できなくなる。すなわち，コンデンサ構造の容量に相当する電荷を充放電する時間は配線の遅延時間を増大させてしまう。とくに最小配線間隔が100 nmを切る領域においては，寄生容量増大による配線遅延時間の増加がトランジスタの高速化を相殺してしまい，LSIの動作速度が逆に低下してしまうといった事態に陥る⁽¹⁾⁻⁽³⁾ここでコンデンサの容量は，絶縁膜の誘電率に比例する。誘電率とは電界中に物質を置いたときに生じる，分子や原子の電荷の偏り（誘電分極）度合いを示したもので（真空など誘電分極の生じない場合を1としたときの相対値が比誘電率），寄生容量を低減するためには，この誘電率を低下させることが不可欠となってくる。

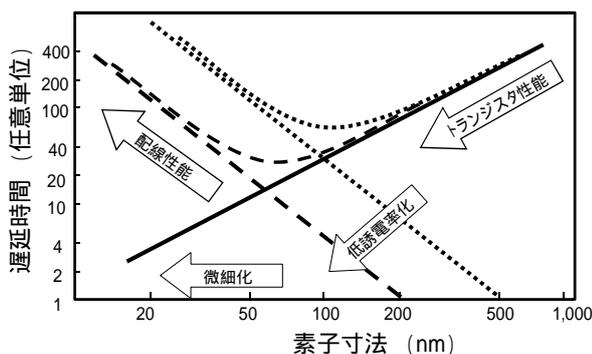


図-1 LSIの素子寸法と遅延時間の関係
Fig.1-Relationship between LSI dimension and delay time.

このような状況の中で65 nm世代のLSIには，比誘電率2.5以下の材料が要求される。ここで既存の代表的な絶縁材料の比誘電率を表-1に示す。表-1に示すように，従来より用いられてきた無機系の絶縁材料はいずれも要求特性にはほど遠く，比較的，誘電率の低い有機系の絶縁材料においても，2.5以下の比誘電率を持つものは皆無である。すなわちLow-k（低誘電率）材料の開発が，LSI高速化のかぎであり，世界中で開発が進められてきた。

LSIの断面を図-2に模式的に示す。シリコンウエハ上に形成されたトランジスタは，何層にも積層された多層配線で結ばれチップ内，およびチップ外と信号のやり取りを行う。すなわちトランジスタ層はスイッチングによる信号処理，多層配線は信号の伝播を可能にする。このLSI内の多層配線内の絶縁膜が層間絶縁膜である。

層間絶縁膜に求められる第一の要求が，高い絶縁性であることは言うまでもないが，そのためには材料としての絶縁特性に加え，絶縁不良の原因となる金属などの拡散が少ないことも重要である。

第二の要求としては，機械的な強度が挙げられる。ウエハの研磨平坦化やワイヤボンディングなどの製造工程においては，微細な配線に大きな応力が印加される。これから微細な配線を破壊から守るためには，層間絶縁膜の強度を高めるとともに積層された

表-1 既存絶縁材料の比誘電率

材料系	材料名	比誘電率
無機	SiN	7.0
	SiO ₂	4.1
有機	HSQ	3.0
	BCB	2.7
	PAE	2.7

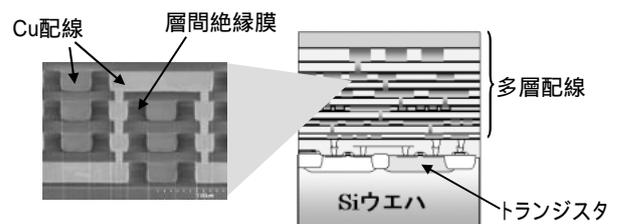


図-2 LSIの断面と多層配線
Fig.2-Cross-sectional view of LSI and multilayer interconnects.

各層間で剥離を生じない高い密着性も必須となる。

ほかにも特殊な加工技術を必要としない半導体加工プロセスへの適合性、コスト、材料としての安定性、安全性も重要な要求課題である。

富士通は、以上の要求を満たすため、65 nm世代のLSI適用に向けて、低い比誘電率2.25と弾性率10 GPaの高い機械強度を持つ、ポーラス（多孔質）Low-k材料Nano Clustering Silica（NCS）を開発した。

本稿では、まず従来のテンプレート型ポーラス材料の課題を述べ、そして65 nm世代以降のLSI適用に向け開発したポーラスLow-k材料NCSの特性、およびNCSを用いたLSI多層配線の開発状況について述べる。

テンプレート型ポーラス材料の課題

先に述べたように、既存の絶縁材料で比誘電率2.5以下を実現できるものは存在しない。このため絶縁膜内に空孔を形成したポーラス材料が注目された。ポーラス材料とは既存の絶縁材料に比誘電率がほぼ1の空孔を導入することで、低誘電率化を達成しようというものである。当初、ポーラス系Low-k材料は、あらかじめ絶縁材料にテンプレートとなる物質を混入、分散させ、製膜後、加熱などによりテンプレートを分解除去して、空孔を形成する「テンプレート型ポーラス材料」が多数検討された。

図-3は、比誘電率が3を超えるシロキサン系樹脂材料にテンプレートとして混入した有機樹脂を加熱

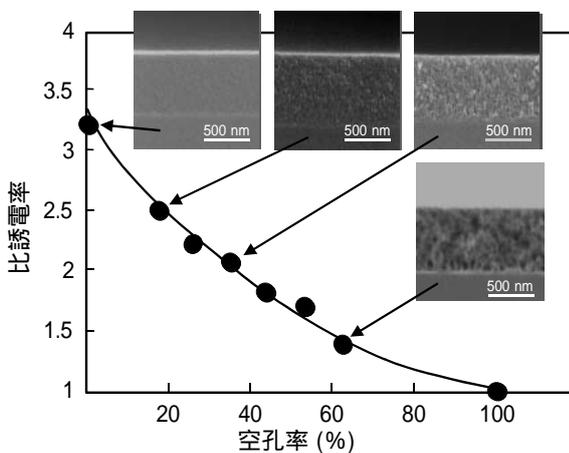


図-3 空孔率と比誘電率

Fig.3-Relationship between porosity and dielectric constant.

分解、気化させてポーラス化した結果である。空孔率の制御により、比誘電率は減少し、目標とした2.5を下回るものを含めて、任意のLow-k材料を調製可能なことが分かる。

以上のように、ポーラス材料はLow-k材料として極めて有望であったが、空孔の導入による機械強度の低下や、プロセスに用いる化学物質の空孔への浸透による膜ダメージという致命的な問題があった。機械強度低下や化学物質の浸透の主要因は、テンプレートの分解・気化による空孔形成プロセスでは、空孔の大きさや分布の制御が困難であり、また図-4のように、テンプレートの分解ガスの通り道となる長さが20 nmを超えるようなトンネル状の巨大連結ポア（空孔）やオープンポア（開孔）が多数形成されるためと考えられた。

NCSの開発コンセプトと特性

NCSの開発では、テンプレート型ポーラス材料の課題を解決するため、以下に示す材料設計、コンセプトでLow-k材料を実現させた（図-5）⁴⁾

- (1) 巨大連結ポア，オープンポアを形成しないようにあらかじめ空孔を形成した籠状分子構造のナノクラスタを調整し、そのナノクラスタを溶媒に分散して回転塗布して製膜する。
- (2) ナノクラスタに、強力な化学反応触媒を共存させ、製膜後の加熱でナノクラスタ同士を強固に結合する。

以下に、NCSの特性を示す。

- (1) 空孔サイズ，分布

NCS（比誘電率 $k = 2.25$ ）の断面透過電子顕微鏡

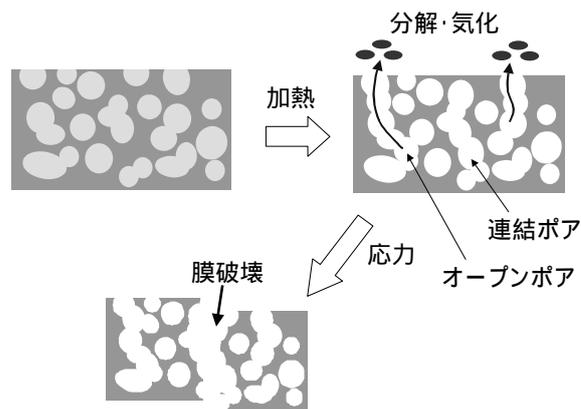


図-4 テンプレート型ポーラス材料の課題

Fig.4-Problem of template type porous materials.

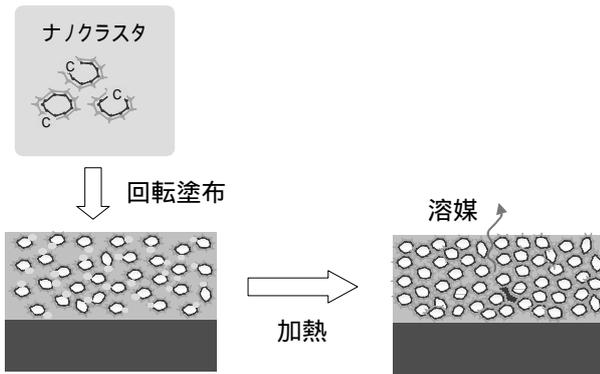


図-5 NCSの材料設計コンセプト
Fig.5-Material design concept of NCS.

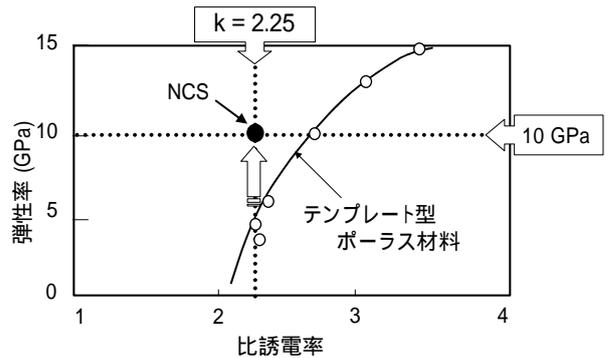
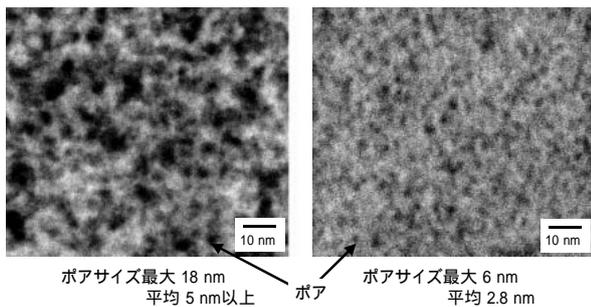


図-7 誘電率と機械強度の改善
Fig.7-Improvements of dielectric constant and elastic modulus.



(a) テンプレート型ポーラス材料
(b) NCS

図-6 ポーラスLow-k材料の断面TEM像
Fig.6-Cross-sectional TEM views of porous low-k materials.

(TEM) 像を、同じ比誘電率を持つテンプレート型ポーラス材料と比較して図-6に示す。TEM像から明らかなように、NCSは微小空孔が均一に分散した構造を持っており、テンプレート型ポーラス材料で観察される巨大連結ポアも観察されない。またX-線小角散乱法により求めたNCSの空孔(ポア)サイズは平均2.8 nmであり、テンプレート型ポーラス材料11.2 nmの1/4に及ぶ大幅微細化を達成した。

(2) 機械強度

機械強度の指標である弾性率と比誘電率の関係を、テンプレート型ポーラス材料の結果と合わせて図-7に示す。テンプレート型ポーラス材料においては、比誘電率の低下、すなわち空孔率の増大に従い、弾性率は低下し、高強度化と低誘電率化の両立が困難であることが分かる。一方、NCSは、65 nm世代LSIの要求よりも優れた比誘電率2.25においても弾性率10 GPaを示し、テンプレート型ポーラス材料

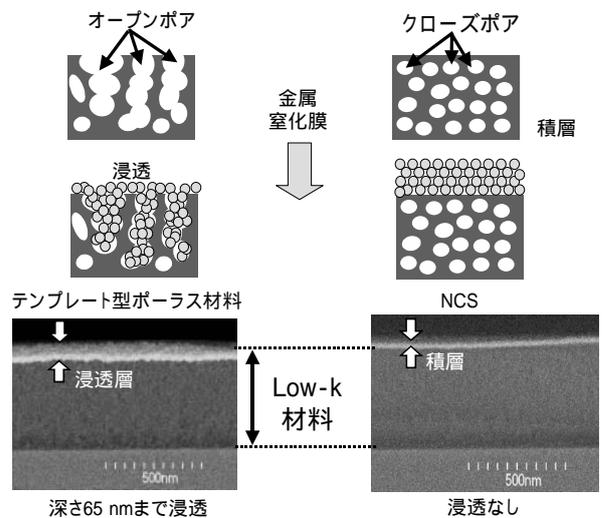


図-8 ポーラスLow-k材料へのCVD膜の浸透
Fig.8-Penetration of CVD deposited film into porous low-k materials.

と比較して大幅な改善を達成した。これは、ナノクラスタにより空孔の微小化と、強力な触媒による強固な化学結合によるものと考えられる。

(3) 物質の浸透

空孔への物質の浸透は、ポーラス材料の深刻な問題である。テンプレート型ポーラス材料、およびNCS膜上に金属窒化物をCVD(化学気相成長)により積層した結果を図-8に示す。テンプレート型ポーラス材料では、金属窒化物が約65 nmの深さまで浸透し、絶縁膜内で膜成長が起きているが、NCSにおいては、金属窒化物とは明確な界面を形成し、NCSへの浸透なしに膜成長が起きていることが確認できた。空孔微細化によるオープンポアの

抑制が達成された。

(4) 絶縁性

NCSはテンプレート型ポーラス材料に対して4けた絶縁性が向上し、0.2 MV/cmの電界時における絶縁性も 4.6×10^{-11} A/cm²と、絶縁材料として十分な高い絶縁性を示した。

(5) 熱膨張係数

熱膨張係数は、配線形成後の加熱耐久性、信頼性に大きくかわかる重要な項目である。NCSの熱膨張係数は10～14 ppm/Kであり、配線材料である銅の17 ppm/Kに近い値であった。同じくLow-k材料として検討されている有機材料は、通常50 ppm/K以上の熱膨張係数を持っており、本結果はNCSの大きなメリットと考えられる。

以上のNCSの特性を表-2にまとめて示す。NCSはナノクラスタの導入により、空孔の微細化と均一分布を達成し、テンプレート型ポーラス材料の課題であった低比誘電率化と高強度化を高いレベルで両立することに成功した。以下の章では、NCSを用いた多層配線の形成結果について述べる。

Cu/NCS多層配線構造

NCSの65 nm世代LSI多層Cu配線適用に向け、最適な層間絶縁膜の積層構造を求めるため、Cuに発生する応力に着目して、シミュレーションにより検討を行った。ワイヤボンディングを想定し、配線に垂直方向に応力を印加した際の結果を図-9に示す。

図-9 (a)の結果は、90 nm世代で実績のあるSiOC (炭素含有シリコン酸化膜)系絶縁膜 (比誘電率 = 2.9, 弾性率 = 20 GPa) を、配線層とビア層の両方に適用した結果であるが、Cuに発生する応力は当然Cu破壊領域を下回っている。つぎに、図-9 (b)のようにSiOCに代えてNCSを用いた場

表-2 NCSの特性

特性	テンプレート型 ポーラス材料	NCS
平均空孔径 (nm)	11.2	2.8
比誘電率	2.25	2.25
リーク電流 (A/cm ² @0.2 MV/cm)	2.30×10^{-7}	4.60×10^{-11}
物質浸透 (金属窒化物CVD膜)	あり (65 nm)	なし
弾性率 (GPa)	6	10
熱膨張係数 (ppm/K)	-	10 ~ 14

合には、Cuを支える層間絶縁膜の弾性率が減少するため、Cuに発生する応力は約1.4倍に増大する。図-9 (c)の、配線層にNCS、ビア層にSiOCを適用したHybrid構造の場合には応力の増大は約1.2倍程度にとどまった。いずれの場合も、発生する応力はCuの破壊を生じないレベルと考えられるが、Hybrid構造の場合でも、ビア層の比誘電率は配線容量に対する影響が小さいため65 nm世代LSIの要求値を満たすことが、容量シミュレーションより明らかになったため、強度のマージンをより広く取れるHybrid構造が最適と判断した。

NCS/Cu多層配線の試作結果

前述の検討結果に基づき、富士通の最先端半導体製造ラインであるあきる野テクノロジーセンターにおいて、多層配線の開発を進めた。

図-10は試作したCu/Low-k 12層配線の断面TEM像である。NCSは前述のHybrid構造により、下層6層の微細な配線層に用いられている。TEM像からも明らかのように、良好な形状で、ポイドや各層間の剥離などの欠陥なしに、多層配線が形成されている。以下に、本Cu/NCS多層配線の電気特性について述べる。

(1) 配線抵抗

最下層NCS層内に形成された配線長7 mおよび40 mの微細配線 (Line/Space = 100/100 nm) 抵抗値の累積確率を図-11に示す。この累積確率とは (1/全試料数 × 100) の累積値を縦軸に、各試料の

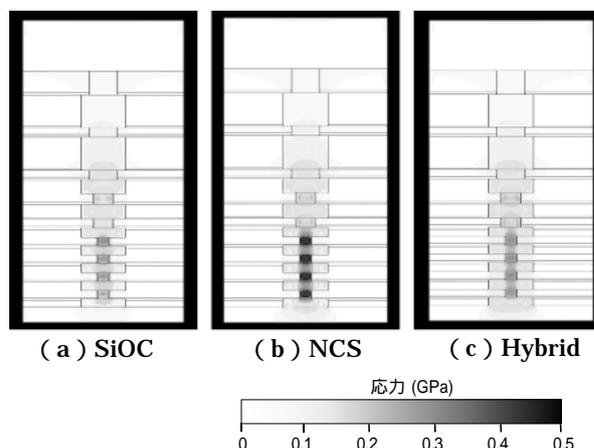


図-9 Low-k材料とCuに発生する応力 (シミュレーション)
Fig.9-Stresses at Cu related to low-k materials (simulation).

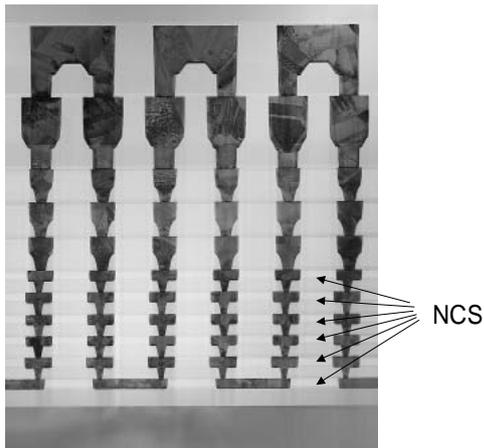


図-10 65 nm世代Cu/Low-k 12層配線
Fig.10-65 nm-node 12-level Cu/low-k interconnects.

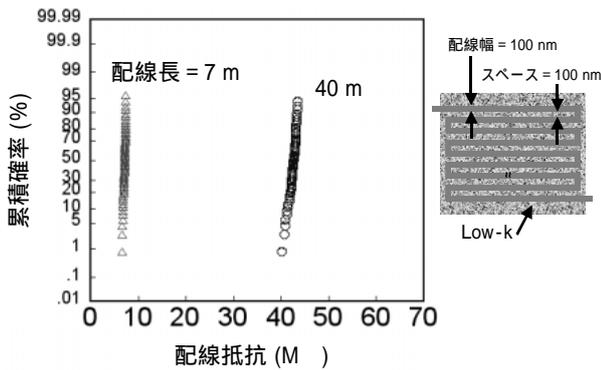


図-11 Cu/NCSの長配線抵抗値の累積確率
Fig.11- Cumulative probability of NCS long line resistances.

測定値を横軸にプロットしたもので、測定値が大きな傾きで直線状に分布していれば、ばらつきが小さい。また所望の測定値が得られる累積確率が高ければ、歩留りが高いことを示す。図-11から明らかなように、配線抵抗は配線長に比例し、また正常な抵抗値が得られる累積確率も約95%を達成し、微細配線が高い歩留りで形成されていることを確認した。さらに100万個のビアで結ばれた2層の配線により形成されたピアチェーンの抵抗値においても、断線などによる抵抗上昇はほとんどないことを確認した。

(2) 配線間リーク電流

図-12は幅100 nmのピアチェーン配線間に0.7 MV/cmの電界をかけた場合のリーク電流を示している。配線間のリーク電流値は十分に小さく、前述のNCSの高い絶縁性が、微細配線を形成後も加工プロセスのダメージなどを受けることなく維持さ

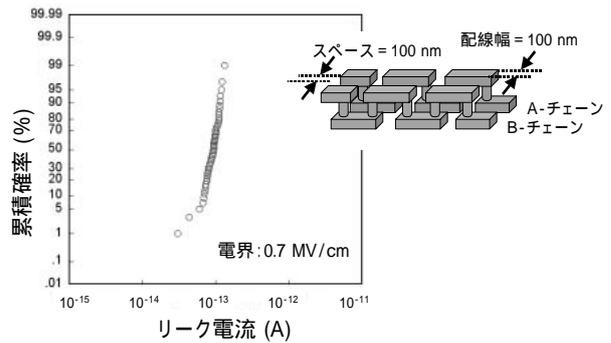


図-12 Cu/NCSの配線間リーク電流値の累積確率
Fig.12- Cumulative probability of Cu/NCS leak currents.

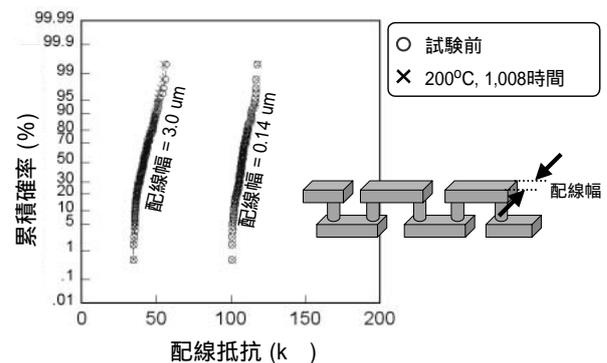


図-13 ストレスマイグレーション試験結果
Fig.13-Results of stress migration test.

れていることが確認された。

(3) 配線間容量

NCS開発の最大の意義である配線間容量については、層間絶縁膜に比誘電率2.9のSiOCを用いた場合と比較検討した。比誘電率2.25のNCSを用いることにより、配線間の容量を約23%低減できた。

以上のように、NCSを用いた多層配線は、目標であった低い配線間容量を高い累積確率（歩留り）で達成することに成功し、NCSの層間絶縁膜としての極めて優れたポテンシャルを明確に示した。

NCS/Cu多層配線の信頼性

本章では、実用化における重要な課題であるCu/NCS多層配線の信頼性評価結果について述べる。

(1) ストレスマイグレーション耐性

多層配線は加熱されることにより、構成する材料の熱膨張の違いにより、内部にストレスが発生する。このストレスにより、配線Cuの断線などを引き起

こすのがストレスマイグレーションである。形成した配線を200 で1,008時間加熱した際の抵抗値の変化を図-13に示す。加熱前後でその抵抗値は全く変化せず、ストレスマイグレーションによる断線、抵抗値の上昇などは観察されなかった。NCS/Cu多層配線の優れたストレスマイグレーション耐性が実証された。

(2) ワイヤボンディング試験結果

Cu/NCS多層配線にワイヤボンディングを行い、さらに、ワイヤに張力を印加する引っ張り試験を行っても、破壊モードはすべてワイヤの断線のみであり、配線内部での断線、破壊などは発生しなかった。10 GPaのNCSの高い弾性率と、各層間の高い密着性が寄与した結果と考えられる。

(3) 熱サイクル試験結果

QFP (Quad Flat Package) 化したCu/NCS多層配線を用いて、-65 ~ 150 の過酷な熱サイクルを700回行った前後でも、配線10層にわたる抵抗値は全く変化しなかった。NCSのCuに近い熱膨張係数が、熱サイクルによるストレスの発生を抑制した結果と考えられる。

以上のようにCu/NCS多層配線の高い信頼性が実証され、NCSが65 nm世代のLSIに適用可能な優れた特性を有することが確認された。

む す び

本稿では65 nm世代以降のLSIにおける配線間容量の低減に向けて開発したポーラス系Low-k材料NCSを紹介した。NCSはナノクラスタという独自

の材料設計により、テンプレート型ポーラス材料の課題を克服し、世界に先駆けて低い比誘電率と高い強度の両立に成功した。NCSを用いたCu多層配線は、高歩留りで、低い容量、高い信頼性を達成しており、65 nm世代の多層配線として極めて有望であると期待される。本配線技術については、富士通あきる野テクノロジーセンターにおいて、2006年以降の実用化に向けて継続開発が進められており、富士通LSIの高性能化に向けた貢献が期待される。

NCSの材料開発には触媒化成工業株式会社の多大な協力をいただいた。この場を借りて感謝の意を表す。

参 考 文 献

- (1) M. T. Bohr et al. : Interconnect Scaling - The Real Limiter to High Performance ULSI . Tech. Dig. IEDM , 1995 , p.241-244 .
- (2) H. Kudo et al. : Copper Dual Damascene Interconnects with Very Low-k Dielectrics Targeting for 130-nm Node . Proc. of 2000 IITC , 2000 , p.270-272 .
- (3) K. Higashi et al. : A manufacturable copper/low-k SiOC/SiCN process technology for 90nm-node high performance eDRAM . Proc. of 2002 IITC , 2002 , p.15-17 .
- (4) M. Ikeda et al. : A highly reliable nano-clustering silica with low dielectric constant ($k < 2.3$) and high elastic modulus ($E = 10$ GPa) for copper damascene process . Proc. of 2003 IITC , 2003 , p.73-75 .