

IP/IPsec通信高速処理エンジンLSIセット

High-Speed IP/IPsec Processing Engine LSIs

あらまし

近年、インターネットにおけるアクセス回線の高速化が進み、さらに通信の秘匿化が求められている。今回開発したMB86977, MB86978は、このような高速でセキュアな通信用途のゲートウェイ装置であるブロードバンドVPNルータに最適なLSIである。MB86977はルーティング, NAT, PPPoE, フィルタを双方向100 Mbpsのフルワイヤ処理可能なIPパケット高速処理エンジンLSIであり, MB86978はIPsec通信を双方向100 Mbpsのフルワイヤで実現可能な高速IPsec処理エンジンLSIである。

本稿では、この二つのLSIの機能, 機構, 性能について説明を行い, 従来のCPUによるソフトウェア処理ソリューションに対するLSIソリューションの優位点について述べる。また, ブロードバンドVPNルータを速やかに開発するためのリファレンスボードを併せて紹介する。

Abstract

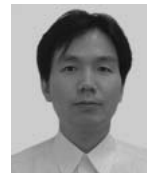
In recent years, we have seen an increase in the speed of Internet access lines together with demands for concealed communications. To meet these demands, we have developed two LSIs, MB86977 and MB86978, which are optimized for use in gateways, such as broadband VPN routers for secure and high-speed communications. The MB86977 is a high-performance IP packet processing engine. After it has been programmed with the appropriate parameters, this device can process bi-directional routing, NAT, PPPoE, and filtering at 100 Mbps full wire speed. The MB86978 is an IPsec accelerator LSI capable of processing packets inline on the transmission path. Once this device has been programmed, it can perform bi-directional IPsec processing at 100 Mbps full wire speed. This paper describes the functions, performance, and mechanisms of these two LSIs. Then, it describes how these LSIs are superior to software processing solutions. Lastly, this paper introduces reference boards that can facilitate rapid development of broadband VPN routers.



青木 智一（あおき ともかず）
富士通エルエスアイソリューション
（株）ソリューション開発部 所属
現在、IPパケット処理高速化LSIシ
リーズの開発に従事。



長友 晃彦（ながとも てるひこ）
富士通エルエスアイソリューション
（株）ソリューション開発部 所属
現在、IPパケット処理高速化LSIシ
リーズの開発に従事。



浅野和也（あさの かずや）
富士通エルエスアイソリューション
（株）ソリューション開発部 所属
現在、IPパケット処理高速化LSIシ
リーズの開発に従事。

ま え が き

ブロードバンドというキーワードの登場以来、インターネットにおける回線スピードに対する意識が、回線・サービスの提供者、使用者ともに格段と高まりつつある。家庭やSOHOにおけるインターネット接続も、ADSL回線や光ファイバ回線を使用した広帯域な常時接続が一般的になっている。今後は、速くて快適なインターネット環境という次元にはとどまらず、その回線を用いてデジタルコンテンツ配信、映像コミュニケーション、放送などの商用化を実施するフェーズに来ている。したがって、回線上に流れるIPパケットの更なる流量増大が予測され、しかも音声パケットや動画像のストリーミングデータパケットのように、通信のリアルタイム性が重視されるパケットも混在するようになっていく。

このような状況下でインターネットとホームLANもしくはオフィスLANとを接続するゲートウェイ装置の処理能力向上が要求されている。従来は、このゲートウェイ装置の実現のためには、CPUによるソフトウェア処理が主な解決策であった。しかし、通信の量と質の増大に伴い、単位時間あたりの処理量が増加し、これらの作業をCPUパフォーマンスだけに頼る手法は破綻^{はたん}しつつある。

このような状況を踏まえ、ゲートウェイ装置におけるIPパケット処理を滞りなく双方向100 Mbpsのフルワイヤで実施するためのLSIソリューションとして、IPパケット高速処理エンジンLSI (MB86977) とインライン方式の高速IPsec処理エンジンLSI (MB86978) を開発した。

本稿では、この二つのLSIの機能と構成、評価結果、LSIの適用例について紹介する。

従来ソリューションの問題

ゲートウェイ装置に要求される高負荷なプロセスとして以下の処理がある。

(1) ルーティング処理

ゲートウェイにおけるルーティング処理とは、ネットワークの境界で外部からのパケットを自分のネットワークにあるホスト端末へ転送、また逆に自分のネットワークからのパケットを外部のネットワークへ転送することである。具体的なIPパケットに対する処理としては、IPヘッダの解析、MAC

(Media Access Control) アドレスの付け替え、TTL (Time To Live) の減算、IPヘッダチェックサムの再計算などである。

(2) NAT (Network Address Port Translation)

限られたIPアドレス資源を有効に使うために、IPパケットのIPアドレスやTCP (Transmission Control Protocol) /UDP (User Datagram Protocol) のポート番号を変換する処理である。IPマスカレードとも呼ぶ。

(3) PPPoE (PPP over Ethernet) 接続

PPPoEとはイーサネット上でネットワークに接続する環境でプロバイダのネットワークにPPP (Point to Point Protocol) 接続を行うためのプロトコルである。このプロトコルを利用してネットワークに接続するためには、PPPoEフレームへのカプセル化/脱カプセル化処理が必要である。

(4) フィルタリング

外部ネットワークからLAN内部への通信を禁止するために、IPアドレス、プロトコル、ポート番号などの条件により、受信したパケットの通過、廃棄の処理を行う。

(5) IPsec (IP Security Protocol) 通信

インターネット上の通信のセキュリティを確保するプロトコルとして、IPsecが一般的に使用されている。IPsecでは、暗号化をIPプロトコルのレベルで行う。具体的には、IPパケットの暗号化/復号、認証、IPパケットのカプセル化/脱カプセル化の処理をパケットごとに行う。

これだけの複雑な処理をCPUパフォーマンスだけに依存することは、パケットの転送速度 (通信スループット) の低下とパケット通過時間の揺らぎを招く。CPUソリューションを利用した平均的なブロードバンドルータの場合、双方向通信におけるルーティングのスループットは、100 Mbpsを100%とした場合、50%以下である。この上NAPTやフィルタリングの処理を加えとなお一層の性能低下を招く。IPsec処理にいたっては、単方向の通信でさえ、30%以下のスループットに落ち込んでしまう。そこで専用のLSIによってこれらの処理を代行することで通信負荷を軽減させる必要がある。

LSI開発の方針

ゲートウェイ装置における通信処理は複雑である

エントリ番号	プロトコルやIPバージョンの設定	IPアドレスの設定			TCP/UDPポート番号の設定			MACアドレスの設定	
		WAN側にある端末のIPアドレス	LAN側にある端末のIPアドレス	NAPT変換用のIPアドレス	WAN側にある端末のポート番号	LAN側にある端末のポート番号	NAPT変換用のポート番号	WAN側にある端末のMACアドレス	LAN側にある端末のMACアドレス
0	IPv4, TCP	192.168.101.4	10.109.121.44	192.168.100.10	80	2000	3000	00:e0:16:83:56:83	00:20:ed:93:b7:00
1									
⋮									
127									

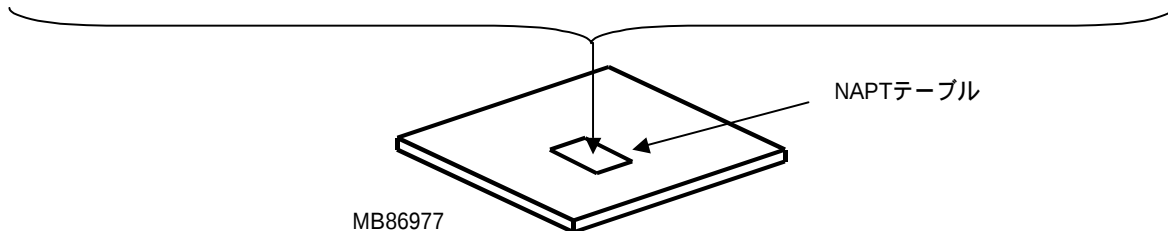


図-1 MB86977のNAPTテーブル設定のイメージ
Fig.1-MB86977 NAPT table setting image.

が、処理内容を分析すると主に次の二つのフェーズに分けられる。

- (1) 通信に利用するパラメタを決定するフェーズ
- (2) 決定されたパラメタに基づき、決まった手順でパケットを処理するフェーズ

フェーズ(1)はCPUによる柔軟なソフトウェア処理に向き、フェーズ(2)は専用LSIによる高速な処理に向く。したがって、ネットワーク装置の中でこれらの機能分担を最適化させることでシステムパフォーマンスの向上が可能となる。また、家庭用途にも適用するためには、LSI単価を極力下げ、可能な限り安価なシステム構成とする必要がある。

このような考えに基づきLSI開発の方針を以下のように決めた。

- (1) CPUとの接続方法

ホストCPUとの接続には、汎用的なIOインタフェースを採用することとした。LSI構成をPCIバスなどの専用インタフェースを搭載するよりも低価格にすることができる上、接続可能なCPUを限定しないため、アプリケーションに応じて自由にCPUパフォーマンスやアーキテクチャを選択できるからである。

- (2) LSIに搭載する機能

ルーティング、NAPT、PPPoE、フィルタリングは、ゲートウェイにおけるIPパケットの基本的処理機能として一つのLSIに実装することにした。一方、IPsecにおけるIPパケットの暗号化/復号、認証、カプセル化/脱カプセル化の処理、およびそれ

らの処理に先立ち、適用する暗号鍵やアルゴリズムを検索する機能、すなわちIPsec SA (Security Association) 検索機能は別LSIとして実装することとした。いずれのLSIにおいても、CPUによるソフトウェア処理によって、これらのLSIが内蔵するテーブルに必要なパラメタを設定した後は、そのパラメタに応じた各パケット処理をLSI内部のロジックにより自動的に実行する機構とした。前者のLSI、すなわちMB86977においてNAPTを実行させる場合のテーブル設定のイメージを図-1に示し、後者のLSI、すなわちMB86978においてIPsecを実行させる場合のテーブル設定のイメージを図-2に示した。

- (3) LSIに内蔵するテーブルサイズ

LSIに内蔵するテーブルは、主に上記(2)の各パラメタを設定するために使用される。一組分のパラメタを設定するためのテーブル領域の一単位をエントリと呼ぶ。エントリ数が増加するほど内蔵テーブルの大きさは増大し、LSI面積、つまり価格の上昇につながる。逆に少なすぎると、このLSIで取り扱うことができる通信のコネクション数が制約されることになる。

そこでルーティングおよびNAPTに関しては、家庭やSOHOのLAN環境でインターネットアクセスを行う場合のピーク時を想定して128エントリとした(図-1)。通信のベースとなるTCP/IPのコネクション終了と同時に不要となった設定を削除することにより、この128件のエントリを有効に使う方針とした。PPPoEは現状における運用状況から、異

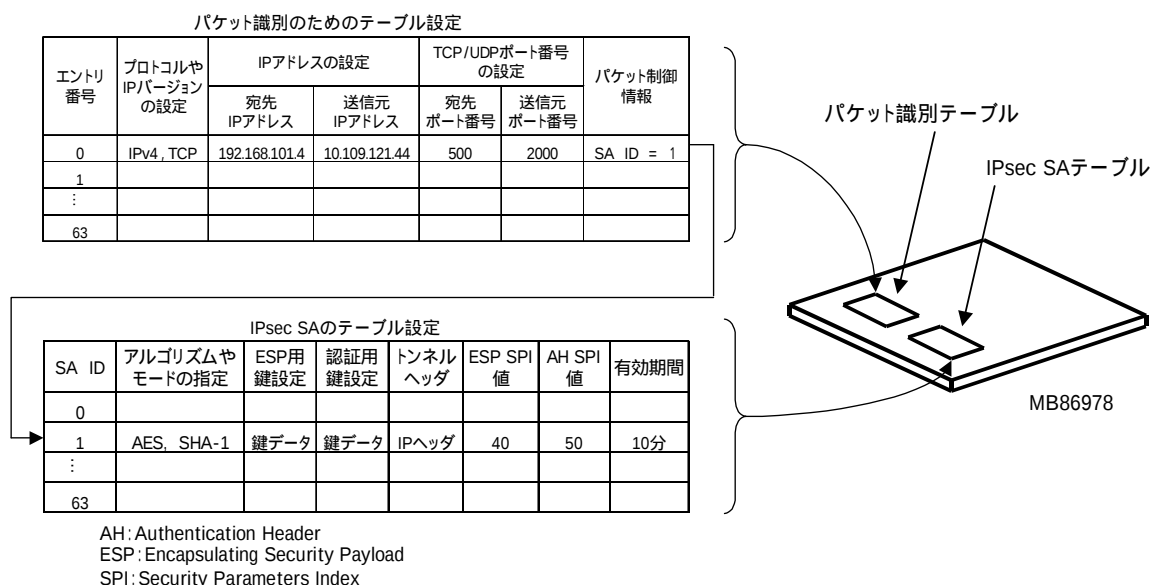


図-2 MB86978のIPsecテーブル設定のイメージ
Fig.2-MB86978 IPsec table setting image.

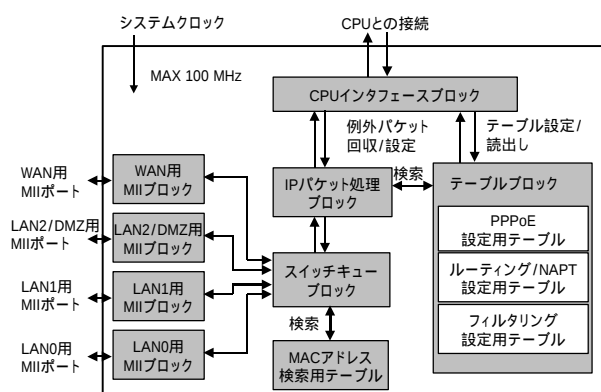


図-3 MB86977のブロック図
Fig.3-MB86977 block diagram.



208ピンLQFP

図-4 MB86977の外観
Fig.4-MB86977 appearance.

なるISP（インターネットサービスプロバイダ）への接続数を検討した上で十分と思われる4エントリとした。フィルタは基本はデフォルトドロップ、必要に応じて通過設定を行うポリシーとし、64件のエントリとした。IPsecは家庭、SOHOにおけるVPNルータで通常運用を考えた場合に必要となるIPsec SAを128件（インターネットへ向かう方向：64件、インターネットから戻る方向：64件）とした（図-2）。

（4）IPプロトコルのバージョン

現状主流のIPv4プロトコルだけではなく、今後の主流となるIPv6プロトコルまで対応することとした。

LSIの構成と基幹技術

本章では、開発した各LSIの構成およびパフォーマンスを向上させるために適用した基幹技術について述べる。

（1）MB86977の構成

MB86977のブロック図を図-3に示す。また、外観を図-4に示す。

MB86977は10Base-T/100Base-TXの標準イーサネットインタフェースであるMII（Media Independent Interface）を4ポート持つ。このうち1ポートをWAN（インターネット）接続用、残り3ポートをLAN接続用のポートとして定義している。

表-1 仕様概要

機能	IPルーティング/NAPT 128件 フィルタ 入力64件/出力64件 PPPoEセッション 4件 DMZ/スイッチモード搭載 4ポート 10/100 Mbps MII 汎用IOによるCPU接続
性能	50 MHzクロック動作時に双方向 100 Mbpsフルワイヤで通信可能
動作周波数	最大100 MHz
消費電力	600 mW (100 MHz動作時)
テクノロジー	0.18 μ m, CMOS 5層
パッケージ	208ピンLQFP

各ポートから受信したパケットは、スイッチキューブロックに一時的にストアされる。LAN用の三つのポート間では、MACアドレス検索用テーブルを検索することにより、イーサネットフレームのMACアドレスベースでのスイッチングが実行可能である。これらのLAN用ポートのうちの一つはDMZ (Demilitarized Zone) 用ポートとしてほかの二つのLAN用ポートとは異なるネットワークセグメントに接続可能とするモードを持つ。この場合、DMZ用ポートとほかのLAN用ポート間でMACアドレスベースのスイッチは実行されない。同様にWAN用ポートとLAN用ポート間、WAN用ポートとDMZ用ポート間の通信もブロードキャストドメインが異なるネットワークセグメント間の通信となるため、MACアドレスベースのスイッチは実行されない。

このような異なるセグメント間における通信では、パケットはスイッチキューブロックからIPパケット処理ブロックへ転送される。IPパケット処理ブロックは、テーブルブロックの検索を行い、IPパケット処理に必要なパラメタを各テーブルから取り出す。IPパケット処理ブロックは、このパラメタに従い、ルーティング/NAPT、フィルタリング、PPPoEパケット処理を実行する。処理後のパケットは、再びスイッチキューに戻され、転送先のMIIインタフェースへ出力される。これらの一連の動作を50 MHzクロック動作時に双方向100 Mbpsのフルワイヤスピードで実行可能な構成となっている。

テーブルブロック中には3種類のテーブルがある。ルーティングとNAPTを実行するための機構を128コネクション設定するためのテーブル、PPPoE接続を4コネクション設定するためのテーブル、入力/

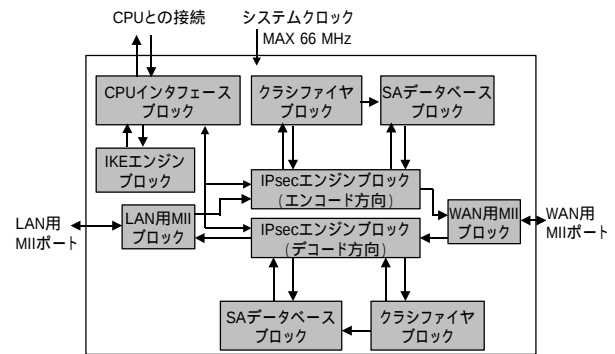
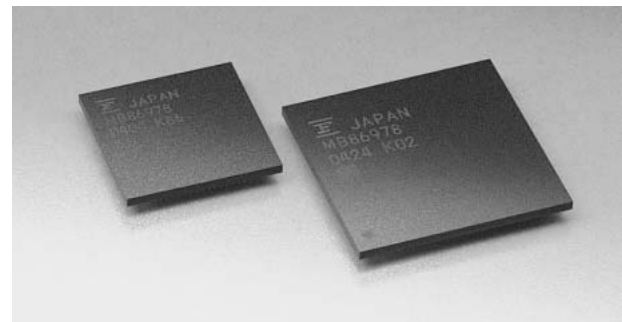


図-5 MB86978のブロック図
Fig.5-MB86978 block diagram.



337ピンFBGA 288ピンFBGA

図-6 MB86978の外観
Fig.6-MB86978 appearance.

出力それぞれ64件ずつのフィルタリング処理を設定するためのテーブルである。これらのテーブルはCPUインタフェースブロックを介して設定可能としている。また、テーブルブロックの設定が不十分であったり、または、不明なプロトコルであったりするために、IPパケット処理ブロックによって処理不可能なパケットは、CPUインタフェースブロックを介してCPUへ転送し、処理させることも可能な構成となっている。

MB86977の仕様概要を表-1に示す。

(2) MB86978の構成

MB86978のブロック図を図-5に示す。また外観を図-6に示す。

MB86977と同様のMIIを2ポート持つ。このうち1ポートをWAN接続用、反対側の1ポートをLAN接続用(ルータ機能部との接続用)のインタフェースとして定義している。

基本構成は、LAN側ポートとWAN側ポートとの間で転送されるIPパケットを識別し、IPsec SAに

適合するか否かを判断するクラシファイヤブロックと、適合する場合は対応するパラメタ（暗号鍵，認証鍵，アルゴリズムの指定，カプセル化に使用するトンネルヘッダなど）を登録しておくSAデータベースブロック，またSAデータベースブロックからパラメタを取得し，暗号・認証・カプセル化などのIPsec処理を実行するIPsecエンジンブロックから成る。

このIPsecエンジンブロックはLAN側からWAN側へ向かうエンコード方向と，その逆のデコード方向に独立に動作可能である。クラシファイヤブロックとSAデータベースブロックにはそれぞれ64件ずつのエントリを持つパケット識別用テーブルとIPsec SAを登録するテーブルがあり，両方のテーブルの各エントリが紐付け^{ひも}できる機構となっており（図-2），64件の対地数（対向のネットワーク装置とのIPsec通信数）を確立できる。

MB86978は，パケットに対してIPsec SA適合可否の判断，SAデータベースブロックからのパラメタの取得，IPsec処理という一連の操作を66 MHzクロック動作時にエンコード方向，デコード方向独立に100 Mbpsフルワイヤスピードで実行可能となっている。また，IPsec通信においては，IPsec SAの確立に先立ってIKE（Internet Key Exchange）折衝を実施する必要がある。この処理はCPUで実行する必要があるため，CPUをサポートするためのべき乗剰余演算アクセラレータと暗号・認証用エンジンをIKEエンジンブロックに搭載している。CPUはCPUインタフェースブロックを介してIKEエンジンブロックにアクセスし，演算を高速化することが可能である。

MB86978の仕様概要を表-2に示す。

（3）高速パケット処理と高速IPsec処理を実現させる基幹技術

ここでは，MB86977とMB86978においてパケット高速処理を実現しているパケット識別機構と，MB86978において高速IPsec処理を行うためのDES回路について述べる。

MB86977とMB86978において，100 Mbpsのフルワイヤスピードをコンパクトなチップ面積で達成するための基幹技術がパケット識別機構である。両方のLSIで採用しているパケット識別機構の概念を図-7に示す。

表-2 仕様概要

機能	トンネル/トランスポートモード選択可 対地数 64件 DES/3DES，AES 暗号対応 SHA-1，MD5 認証対応 IKEエンジン搭載 2ポート 10/100 Mbps MII 汎用IOによるCPU接続
性能	66 MHzクロック動作時に双方向 フルワイヤ処理可能
動作周波数	最大66 MHz
消費電力	200 mW（66 MHz動作時）
テクノロジー	0.18 μ m，CMOS 5層
パッケージ	288ピンFBGAまたは337ピンFBGA

DES：Data Encryption Standard

AES：Advanced Encryption Standard

SHA-1：Secure Hash Algorithm 1

MD5：Message Digest 5

100 Mbpsで受信されるパケットは，8ビットごとにパケット識別機構に転送される。パケット識別機構は，パケット中の識別対象のデータを認識するプロトコル解析回路，内蔵メモリのアドレスを制御するアドレス制御回路，参照データを登録しておく内蔵メモリ，パケットのデータと内蔵メモリに登録されている参照データを比較する単位比較回路から構成される。参照データは参照テーブルの形で内蔵メモリに格納される。参照テーブルの1行には，8ビット単位でエントリ数分のデータが登録される。例えばMB86977のNAPTを実行するためのパケット識別機構であれば，1行に128バイトのデータが登録される。

このパケット識別機構の動作を図-8に示す。

図に示すように，参照テーブルの登録情報は，例えば宛先IPアドレスと送信元IPアドレスである。受信されたパケットは，プロトコル解析回路により，比較対象データ部を8ビット単位で各エントリの参照データと比較される。IPv4パケットの場合であれば，送信元IPアドレスと宛先IPアドレスの8バイト分の比較がすべて一致したエントリが対象エントリとなる。ただし，複数のエントリが候補に挙がった場合は，最小エントリ番号が選択される。

この8ビット単位の比較に要する時間は，MB86977では1システムクロックサイクルであり，MB86978では，2システムクロックサイクルである。このパケット識別速度だけを見た場合，前者は，800 Mbps（100 MHz動作時）であり，後者は266 Mbps

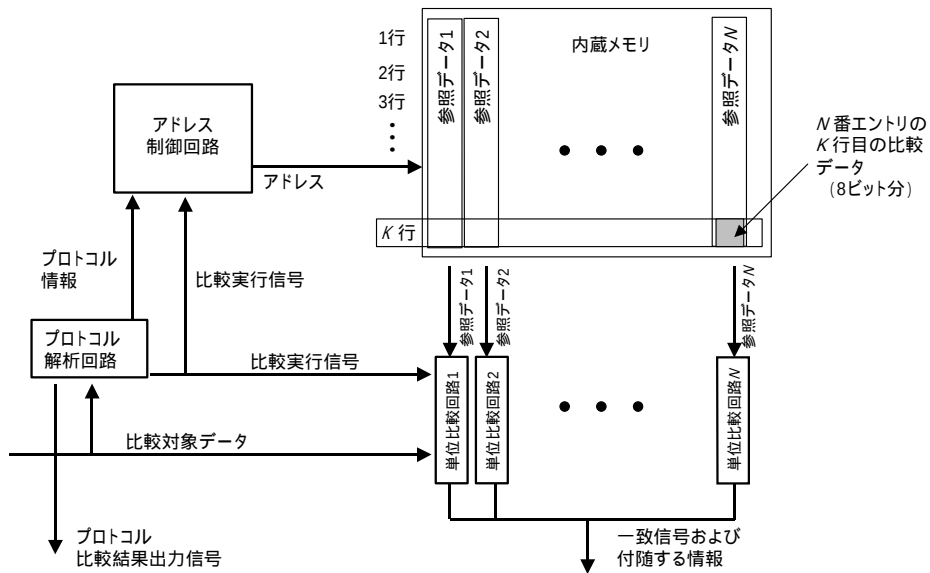


Fig.7-Concept of packet classifier.

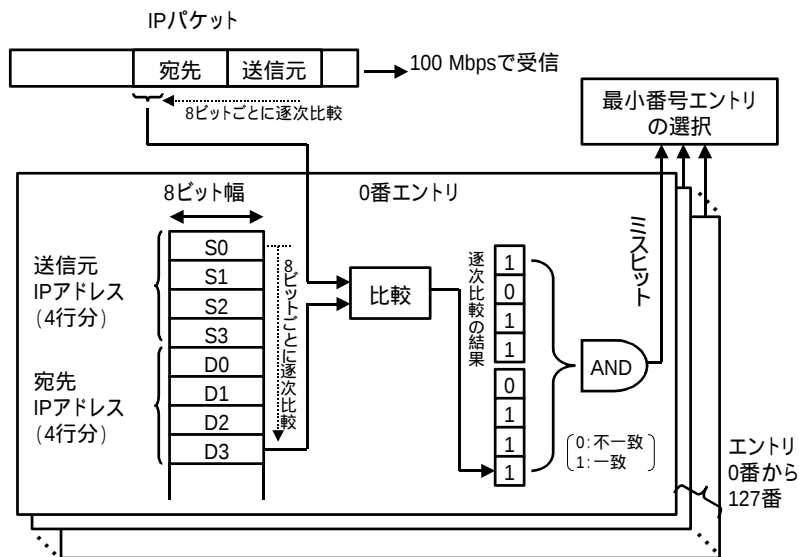


Fig.8-Packet classifier operation.

(66 MHz動作時) である。MB86978は200 Mbpsの処理能力があれば十分であるのに対して、MB86977は四つのポートがあるため、二組分の双方向フルワイヤ転送を達成する必要があるため、最低でも400 Mbpsの処理能力が要求されるため、処理能力に余裕を持たせている。

また、MB86978ではもう一つの工夫として、DES回路の高速化を実施した。一般的には、DESの回路は、図-9のように16ラウンドで64ビットの

処理を実施するため、16システムクロックサイクルでこの処理を実施する回路構成となっている。これでは、3DESを実施する際にボトルネックになってしまう。このため、MB86978のDES回路を図-10の構成とし、4システムクロックサイクルで処理可能にした。

この結果、表-3に示すように各暗号・認証用マクロは、フルワイヤスピードの達成に十分な性能となった。

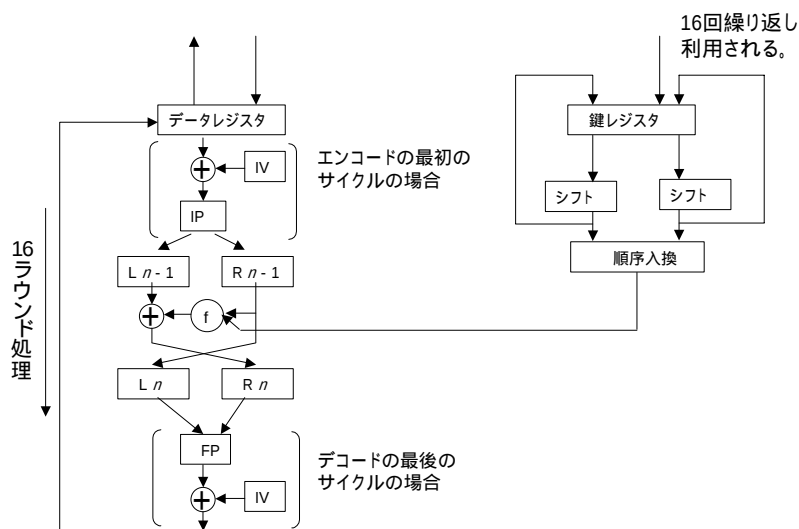


図-9 一般のDES回路
Fig.9-Conventional DES circuit.

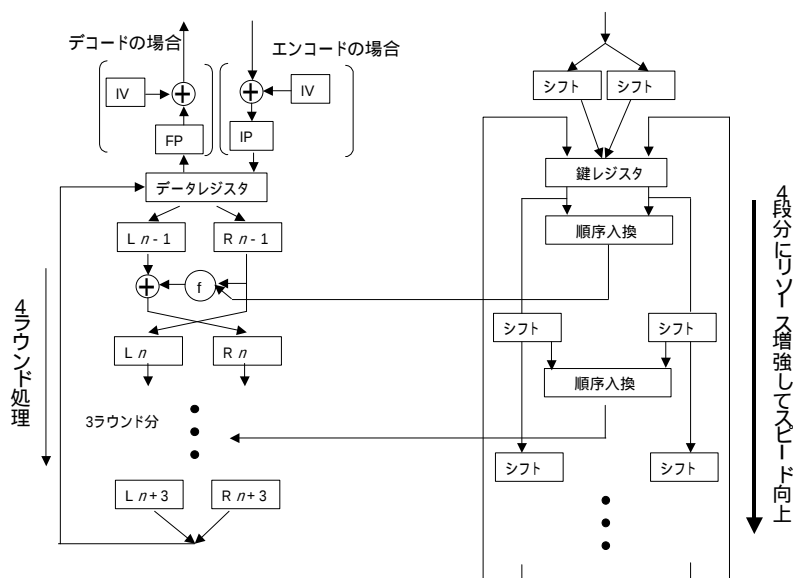


図-10 MB86978のDES回路
Fig.10-DES circuit of MB86978.

表-3 暗号・認証マクロの性能

マクロ名	DES	AES	SHA-1	MD5
性能 (Mbps)	457	985	492	589

リファレンスシステム

ここでは、MB86977、MB86978を使用したブロードバンドVPNルータの開発を支援するリファレンスシステムについて紹介する。

ユーザの利便性を考慮し、MB86977、MB86978

を使用したリファレンスシステムボード（MB86978DK001）を開発した。基本システム構成を図-11に示す。またその外観を図-12に示す。ホストCPUにはARM9TDMIを採用している。MB86977のWAN用ポートとMB86978のLAN用ポートはMIIでダイレクトに接続している。MB86978がIPsec処理を実行し、MB86977がそのほかのルータ側の処理を実行する。この構成にすることで、WAN側とLAN側におけるIPsec通信を双方向フルワイヤスピードで実行可能となる。

評価結果

本章では、本LSIをブロードバンドVPNルータに使用する場合に重要となるスループット性能と高負荷時のジッタに関する評価結果を紹介する。

(1) スループット評価

IPパケット処理能力を測定する専用装置 (SmartBits：SPIRENT社製) を利用してパフォーマンスを測定した。測定の結果、理論値どおりにIPsec処理とルーティング処理を併せても、双方向フルワイヤスピードを達成していることを確認した。MB86978DK001のスループット性能の理論値と測定の結果を表-4に示す。

IPsecの暗号化方向は、パケット処理の結果、トンネルIPヘッダ、AH (Authentication Header) ヘッダ、ESP (Encapsulating Security Payload) ヘッダ、ESPトレーラ、認証データが暗号・認証モードに応じて付加されるため、理論値ようになる。一方、復号方向は、その逆に付加データが削除されるため、100%のスループットとなる。いずれ

の方向においても理論値はワイヤスピードの上限値を示している。

また、一般的なルックアサイド型のIPsecアクセラレータを使用したVPN装置とのスループット比較を図-13に示した。ルックアサイド型のIPsecアクセラレータとは、同図に示すように、PCIバス経由でパケットを転送し、パケットの暗号化・復号を実施する形態のLSIである。このようなLSIはルーティング部の処理能力不足だけでなく、PCIバス上のデータ転送もボトルネックとなり、ワイヤスピードの達成が難しい。

また、パケット遅延時間は、計測の結果、MB86977が最大250 μ s、MB86978が最大180 μ sになっていることが分かった。IP電話としてVoIP (Voice over IP) が使用されるIPネットワークでは、聞き手と話し手の間の片方向遅延が50 ms以内が望ましいと言われている。したがって、この計測値は

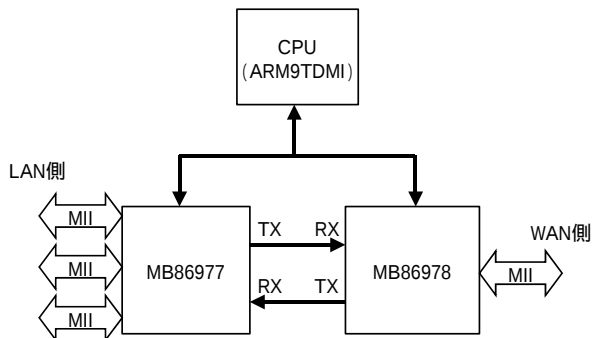


図-11 MB86978DK001の基本システム構成
Fig.11-MB86978DK001 basic element.

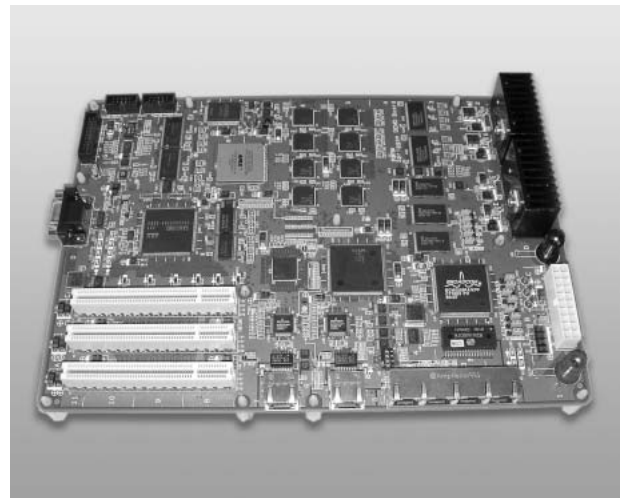


図-12 MB86978DK001の外観
Fig.12-MB86978DK001 appearance.

表-4 スループット評価

評価用パケット		暗号・認証モード		トンネルモード ESP (認証付) 暗号: AES 認証: HMAC-SHA1		トンネルモード ESP (認証付) 暗号: 3DES 認証: HMAC-SHA1		トンネルモード AH認証 認証: HMAC-SHA1		トンネルモード AH&ESPバインド 暗号: AES 認証: HMAC-SHA1	
		暗号化		暗号化		暗号化		暗号化		暗号化	
		復号		復号		復号		復号		復号	
ショートパケット	パケット長 (バイト)	64	106	64	114	64	108	80	150		
	理論スループット値 (%)	66.7	100	62.7	100	65.6	100	58.8	100		
	測定スループット値 (%)	66.7	100	62.7	100	62.7	100	58.8	100		
ロングパケット	パケット長 (バイト)	1,474	1,514	1,464	1,514	1,474	1,518	1,450	1,526		
	理論スループット値 (%)	97.4	100	96.7	100	97.1	100	95.1	100		
	測定スループット値 (%)	97.4	100	96.7	100	97.1	100	95.1	100		

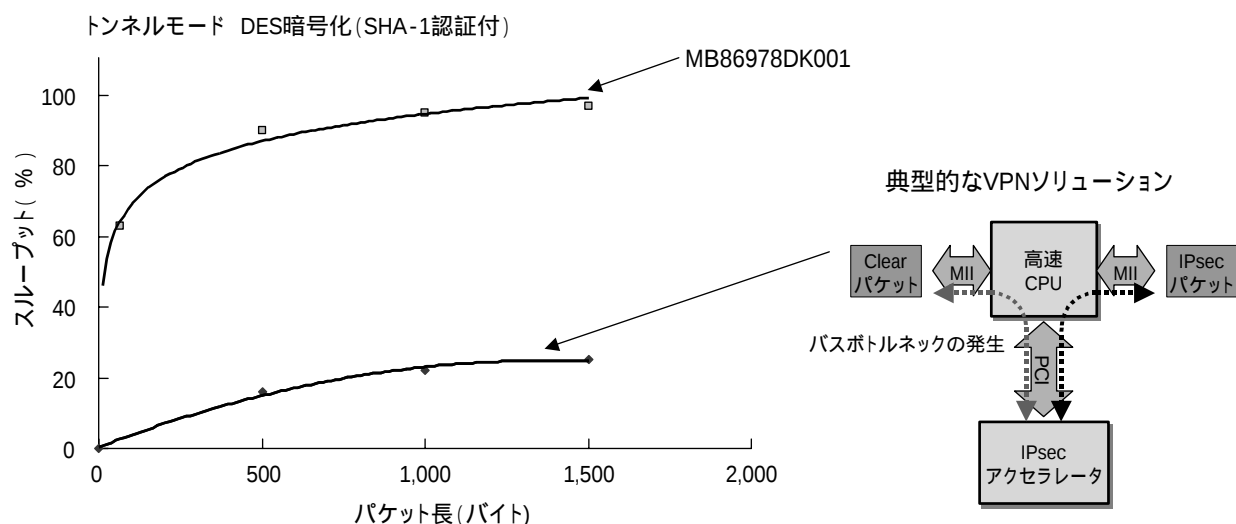


図-13 スループット比較
Fig.13-Throughput comparison.

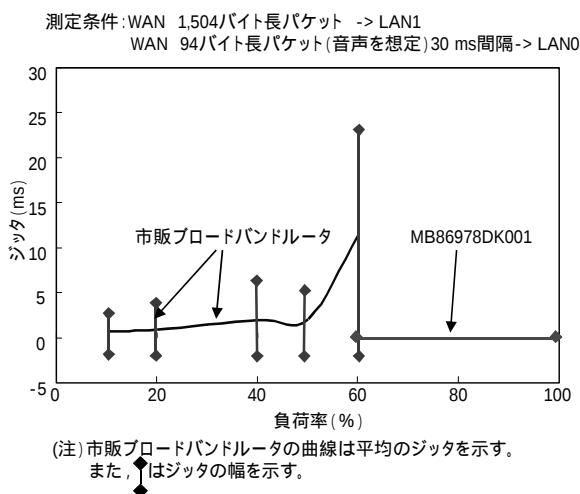


図-14 高負荷時のジッタ比較
Fig.14-Packet delay jitter comparison.

MB86977とMB86978を使用したゲートウェイ装置において、回線上の1%未満の遅延時間しか浪費しないことを示している。

(2) ジッタ評価

音声品質という点でより重要なパラメータは、ジッタ(パケット通過時間の揺らぎ)である。市販のブロードバンドルータで、下り方向にデータパケットを受信しながら、同時にVoIPパケットを受信する場合のジッタについて測定した。その結果とMB86978DK001を使用した場合とのジッタ比較を図-14に示す。

市販のブロードバンドルータにおいては、下りの

データが多くなり、負荷が増大するにつれ、ジッタも大きくなるのに対し、MB86978DK001を使用した場合のジッタはマイクロ秒オーダーであり、MB86977のQoS(Quality of Service)機構の働きによりデータ負荷の影響も受けない。VoIP端末は一般的に数十msのジッタ調整が可能であるが、それを超える揺らぎは音声品質の劣化を招くことになる。市販ルータでは音声品質が保てない高負荷なネットワーク環境においても、MB86978DK001を利用すればクリアな通話ができることを示している。

以上の結果より、MB86977とMB86978は、家庭やSOHOで利用されるブロードバンドVPNルータとして、非常に優れたソリューションであると言える。

む す び

本稿では、ネットワークのゲートウェイ機能を高速化するMB86977、MB86978を紹介した。ホームゲートウェイやブロードバンドVPNルータをアプリケーションターゲットに最適化したLSIであり、100Base-TXイーサネットリンクにおいてIPsecとルーティング機能を含むIPパケット処理を双方向フルワイヤで実現可能であることを実証した。

今後は、インターネット接続、LAN環境ともにギガビットイーサネットが主流になることが予測される。今回の開発で得られた知見と設計データを活用し、MB86977、MB86978のアーキテクチャをギガビットイーサネットへも発展させていく予定である。