

モバイルマルチメディアプラットフォーム

Mobile Multimedia Platform (MMP)

あらまし

カメラ付き携帯電話は、日本のみならず欧米や近年成長著しい中国をはじめ、世界的規模で普及し続けており、より特徴的でより質の高い映像・画像を実現する要求が強い。富士通はこの要求に対し確実に応えるため、代表的なIP，ARMプロセッサを柱にしたモバイルマルチメディアプラットフォームを構築した。このプラットフォームをベースに開発したLSIシリーズの第一弾として、携帯電話などのモバイル機器向けでは必須とされている高画質カメラ/ビデオ機能を1チップかつ低消費電力で実現できる携帯電話向け画像処理LSI “MB86V00/MB86V01”を開発した。

本稿では、本LSIを開発するに当たっての背景や開発経緯、モバイルマルチメディアプラットフォームの考え方、低消費電力化実現への取り組みなどを紹介する。

Abstract

Cellular phones incorporating camera modules are rapidly spreading not only in Japan, but also throughout the world's markets. This growth has led to stronger demands for cellular phones with additional functions and higher quality graphics and pictures. To fully meet these demands, Fujitsu has constructed a Mobile Multimedia Platform (MMP) based on an ARM processor with common IPs. Using this platform, Fujitsu has developed the MB86V00 and MB86V01 as the first LSI products for the cellular phone market. These products provide all of the high-resolution camera/video functions required for cellular phones in a single chip with a low power consumption. This paper describes the concept of the MMP, the development of the LSI products, and the low-power consumption technology used in the LSIs.



黒木健一郎（くろき けんいちろう）
第二システムLSI事業部第三設計部
所属
現在、モバイルマルチメディア向け
システムLSIの開発に従事。

ま え が き

近年の携帯電話は100万画素を超えるカメラ、2D/3Dグラフィックスを利用したゲーム、テレビ電話機能など、高機能な画像処理技術を用いた多くの機能が搭載され、すでに単なる通信・通話としての道具ではなく日常生活で手にする様々な機器の機能も取り込んできている。

数年前までの携帯電話では、通信処理を行うベースバンドLSIがこれらの画像処理を行っていたが、画像処理の高機能化に伴い、ベースバンドLSIでは対応できないほど処理量が増加してきた。

テレビ電話機能などを使用した場合の携帯電話の駆動時間がまだまだ短いという現実を考えると、消費電力についての改善を行いつつ要求される高度な機能を提供するということが課題と言える。

そこで、富士通は、この課題を解決するとともに、お客様のニーズに確実に応えるためモバイルマルチメディア向けの高性能製品を開発するプラットフォームを構築した。

本プラットフォームは、LSI設計効率および検証性の向上を同時に実現したハードウェアフレームである。これをベースにすることで、市場の要求にタイムリに応えた新しいLSI製品を次々と市場に投入することができる。

本稿では、このプラットフォームの開発とプラットフォームをベースに開発した携帯電話向け画像処理LSI “MB86V00/MB86V01” について述べる⁽¹⁾

モバイルマルチメディアプラットフォーム開発

一般的に、高性能を実現しようとするれば消費電力が増大するが、携帯電話をはじめとするモバイル機器では、バッテリー電源による駆動時間の長さが非常に重要視されるため、多くの電力を消費することは決して許されない。しかし、携帯電話の性能は日々飛躍的に増大し、さらなる高機能化、とくに動画機能の充実が必要とされている。

このような課題とニーズに対応するため、富士通が保有する豊富なIP (Intellectual Property) 群をフル活用し、メインプロセッサに業界標準と言えるARMプロセッサおよびAMBAバスを柱にモバイルマルチメディアプラットフォームを構築した。このプラットフォームは以下に述べる三つのコンセプト

で開発されている。中でも低消費電力の実現を最も重要視している。

(1) 低消費電力化と処理・機能の柔軟性の実現

とくに低消費電力動作の必要性が高い処理に対しては、必要な機能を専用回路としてLSIに搭載し、高性能化と低消費電力化を同時に提供する。一方、より柔軟性を求められる処理・機能に対しては、プロセッサによるソフトウェア処理、新たに導入したコンフィギャラブルプロセッサ^(注)を核にしたハードアシストおよびソフトウェアでの対応など多彩な方法で要求に応える。

(2) 代表的なIPコアの実装

モバイルマルチメディアの画像処理を行うIPコアとして、超低消費電力/高画質MPEG-4 CODECコア、すでにカーナビゲーションシステムの世界で豊富な実績のある2D/3Dグラフィックスコア、同じくデジタルカメラ業界で広く認められたMシリーズベースのCCDデータパス処理コアを実装し、高機能な画像処理を実現させる。

(3) 広範囲な拡張性の実現

モバイルマルチメディアプラットフォームでは、それぞれ高性能IPコアを機能的に連携・融合させることにより、さらなる機能の拡張を目指した。このため、各IP間データの受渡しを自由に組み替えられる構成としている。また、検証性を考慮したプラットフォーム構成としているため、機能拡張の際にありがちな不具合(バグ)が入り込むことを容易に防ぐことができる。

プロセッサラインには、ARM7、ARM9およびこれに続くプロセッサコアを導入し、様々なハードウェアIPコアと連携して活用することで、広範囲にわたる機能および性能の要求に確実に応える。

MB86V00/MB86V01の開発とシステム構成例

今回、前述のモバイルマルチメディアプラットフォームを使用したLSIシリーズの第一弾として、携帯電話向け画像処理LSI “MB86V00/MB86V01” を開発した。

MB86V00/MB86V01はARM7TDMI 32ビットプロセッサ(以下、ARM7TDMI)を8Kバイトキャッシュメモリ付で搭載している。

(注) 特定の環境、ツールなどを用いて機能を柔軟にカスタマイズできるプロセッサ。

MB86V00/MB86V01はベースバンドLSIなどをホストCPUとし、ベースバンドLSIの代わりにマルチメディア処理を行うコンパニオンチップの位置付けである。

写真（静止画）撮影やビデオストリームコーデックなどの画像処理機能を実現するほか、2D/3Dグラフィックスエンジンを搭載し、撮影したコンテンツに対して2D/3Dのアニメーションを重ね合わせたり（重畳機能）、重畳した画像を静止画、動画として取り込んだりすることも可能である。

MB86V00は、64 Mビットモバイル向けSDRAMと同一パッケージに実装することで省スペースを追求し、MB86V01では、SDRAMを実装しないロジック単体製品としてメモリ選択の自由度を高めた。

● システム構成例と導入効果

MB86V00/MB86V01を使用したシステム構成例を図-1に示す。

一般的にホストCPUにはコンパニオンチップの各モジュールを管理、制御する処理が要求されるが、MB86V00/MB86V01では、実装するARM7TDMIでこれらの処理を行うため、ベースバンドLSIを高負荷のマルチメディアデータ処理、および煩雑なコンパニオンチップ制御から完全に開放することができる。

これは、比較的低速なホストCPUを用いたシステムにおいても、容易に高機能なマルチメディア処理の実現が可能であることを意味する。

MB86V00/MB86V01は、このほかのマルチメディア処理に必要な機能のほとんどを専用ハードウェアで実現している。

実現させる機能を低消費電力の専用回路として

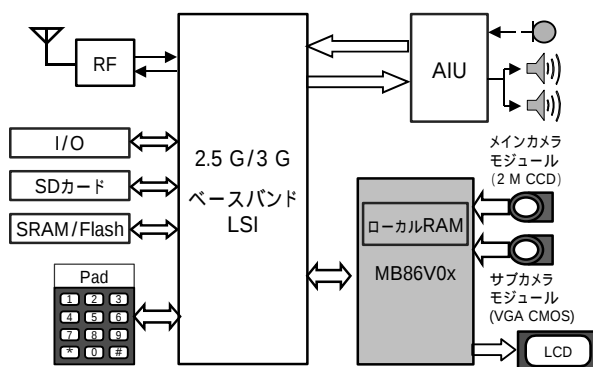


図-1 “MB86V00/MB86V01” システム構成例
Fig.1-“MB86V00/MB86V01” typical system diagram.

LSIに搭載するシステムでは、一般的にプロセッサやDSPなどを使用してソフトウェアベースでマルチメディア処理を実現するシステムと比較して大幅な消費電力の削減が可能である。開発過程の見積もりでフルソフト処理100 mA以上とした処理を、実際に1/3の消費電力で実行した。

また、携帯電話などの装置システムに新しい機能を追加したい場合には、ARM7TDMIを使うことにより、システムを大幅に変更せずに新しい機能の追加が可能となる。

MB86V00/MB86V01の機能概要

MB86V00/MB86V01に搭載するハードウェアマクロは、それぞれバスマスタとして制御系バス、データ処理系バス（ともにAHB準拠）上に実装している。

それぞれが、バスマスタとして動作するので、DMACなどを活用したスレーブへのデータ転送を基本とする構成に比べ、バス上を流れるデータ量を1/2に絞ることが可能である。これによりバス性能マージンの確保および低速動作が可能となり、消費電力を大きく削減できた。

MB86V00/MB86V01の主要諸元を表-1に、内部のブロック図を図-2に示す。搭載する主な機能マクロとその概要を以下に述べる。

● 制御系バス上マクロ

(1) ARM7TDMIおよび周辺回路

最大54 MHzで動作し、富士通独自の8 Kバイトキャッシュメモリを伴ったARM7TDMIおよび16

表-1 MB86V00/MB86V01主要諸元

項目	諸元
動作周波数	最大54 MHz, SDRAM最大108 MHz
動作電圧	1.8 ± 0.15 V : ロジック & SDRAM 2.6 ~ 3.6 V : I/O
テクノロジー	0.18 μm低リークプロセス
パッケージ	FBGA289ピン (0.5 mmボールピッチ)
主な機能	・ ARM7TDMI 8 Kバイトキャッシュ付 ・ MPEG-4コーデックエンジン（ハードウェア） ・ JPEGコーデックエンジン（ハードウェア） ・ 2D/3Dグラフィックスエンジン ・ 最大2 Mピクセル カメラI/F ・ CPU-I/F型LCD I/F ・ SRAMスレーブ型ホストインタフェース ・ 任意サイズ解像度変換 ・ 90度単位 回転 ・ ITU-R.BT.656出力

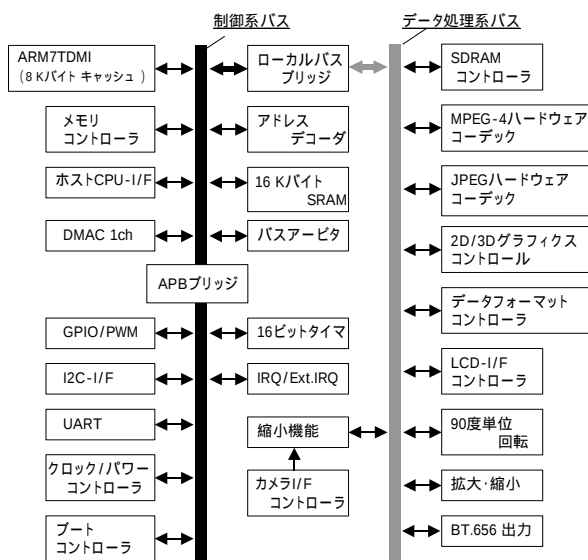


図-2 “MB86V00/MB86V01” 内部ブロック図
Fig.2-“MB86V00/MB86V01” block diagram.

ビットタイマ、割込みコントローラ、DMACなどを実装している。16 Kバイトのノーウェイトメモリ (SRAM) も搭載する。

動作クロックを負荷状況に応じて切り替える機能と、CPUアイドル時のクロックを停止する機能も提供する。

(2) ホストCPUインタフェース

SRAMスレーブI/F型非同期データバスを使用して、ホストCPUよりMB86V00/MB86V01の内部レジスタへのアクセス、ディスプレイリスト転送、コーデックデータのリード/ライト、VRAM (SDRAM) 領域へのリード/ライトが可能である。

ARM7TDMIプロセッサと同じ制御系バス上に同一プライオリティのバスマスタとして実装している。

● データ処理系バス上マクロ

(1) MPEG-4ハードウェアコーデック

MPEG-4 Ver.1 Simple Profile準拠のビデオストリームデータのコーデック機能をサポートする。ビデオストリームの構築、解析に必要なすべての処理機能を専用回路としてLSIに搭載することで低消費電力動作とハイパフォーマンス動作を同時に実現している。CIFサイズ (352×288画素) のエンコードまたはデコード30 fps (フレーム/秒)、QVGAサイズ (320×240画素) のコーデック (TV会議など) 15 fps、VGAサイズ (640×480画素) のエンコード、またはデコード15 fpsの処理が可能である。

また、RVLC (Reversible Variable Length Coding) 逆方向探索によるエラー修復処理をサポートしており、エラーが発生しやすい環境条件においても、画質を保つコーデック機能を提供する。

(2) JPEGハードウェアコーデック

ユーザ設定可能なハフマンテーブル (AC, DC各2テーブル) および量子化テーブル (4テーブル) を持ち、JPEGベースライン方式準拠の圧縮/伸張モードをサポートする。

YUV4.2.2, 4.1.1, 4.2.0のデータフォーマットに対応し、200万画素 (1,600×1,200) のデータを毎秒約2.2枚圧縮することができる。

(3) 2D/3Dグラフィクスコントローラ

グーローシェーディング (陰影処理)、Zバッファ (深度処理) といった3次元レンダリングやアルファブレンディング (半透過処理)、テクスチャマッピング、滑らかな線描画を行うアンチエイリアシング処理などの機能を搭載している。

(4) LCDインタフェースコントローラ

最大でVGAサイズ16,777,216色のCPU-I/F型、8/16/18/24ビットバス幅構成のLCD液晶ディスプレイモジュールに対応し2画面重畳、αブレンディング、透過処理、部分表示処理などをサポートする。

LCDに対するチップセレクト信号を2系統備えており、LCDを二つ持つシステム (サブ/メイン) への対応も可能である。

また、ホストCPUから内部レジスタを経由し、LCD液晶ディスプレイモジュールへアクセスする機能を提供している。

(5) ITU-R.BT656 8ビットパラレル出力

MB86V00/MB86V01にNTSC/PALエンコーダおよびDAC (D/Aコンバータ) を接続することで、テレビ画面出力が可能となるようITU-R.BT656準拠の8ビットパラレルデータを出力する。

低消費電力への取組み

MB86V00/MB86V01における低消費電力化への取組みとして、消費電力の小さいハードウェアIPマクロを実装すること、細かなクロック制御機構、およびこのハードウェア構成を有効に活用するミドルウェアで消費電力削減を実現した。

機能マクロのレベルでパワーを少なく抑えれば、チップ全体として低消費電力を行いやすく、よき

め細かい電力削減が可能である。機能マクロレベルでの低消費電力化を進めた代表的なものには、MPEG-4コーデックマクロ、2D/3Dグラフィクスなどがある。これらのマクロでは、非動作状態にある回路ブロックへのクロック供給を停止することはもちろん、メモリアクセス頻度の低減、データパス・クロックパス構成の最適化などで消費電力を下げている。

ここでは、機能マクロレベルの消費電力削減には詳しく触れずチップレベルに絞って、クロック制御、ミドルウェアのパワー制御、低リークプロセスの採用による低消費電力への取組みについて述べる。

- クロック制御

チップレベルの電力削減手法として、チップ全体および機能マクロごとのクロックON/OFF制御を盛り込んでいる。一般的なゲーテッドクロック回路によるクロック制御を基本として実現している。

クロック制御機構は、RTL (Register Transfer Level) での直接記述とツールによる自動生成/挿入を併用している。RTL実装したゲーテッドクロック回路は、動作率制御を行うことで周波数コントロールも行う。

また、先の機能概要の章で触れたとおり、内部ブロックを分割し、制御系ブロックとデータ処理系ブロックを独立させていることで、その処理の内容に応じ必要なクロック周波数での動作が可能である。

回路ブロックを分割し、回路ブロックごとのクロック供給および負荷状況に応じたクロック周波数をコントロールすることと、無用なアイドルクロックを削減することで消費電力低減を可能としている。

実際、本LSIでは、主な機能マクロをハードウェア実装しているため、ARM7TDMIプロセッサを積極的にスリープ状態（クロック供給停止状態であり、割り込みによる復帰待ち状態）に遷移させることが可能となった。

- ミドルウェアのパワー制御

MB86V00/MB86V01向けに開発したミドルウェアでは、搭載する各種ハードマクロの処理を柔軟に結合してアプリケーション機能を構成するモードという考え方を取り入れている。

モードの考えでは、独立した機能処理ブロックを要求性能速度、画像サイズなどに応じて適切に選択し、処理ブロック同士をリンクすることで要求機能

を実現しており、追加機能（追加モード）の要求に対しても柔軟な対応が可能である。

このモード概念においては、実行するモードごとに要求される処理ブロックおよび処理性能を正確に把握することが必要であり、ここで行うパワー制御は、モードに応じたクロックを供給することである。

具体的には、処理に必要なブロックおよびクロック周波数を把握した上で、現モードに不要なハードウェアブロックへのクロック停止および必要ブロックでの必要十分なクロック周波数への切替えを行っている。

今回、主要機能をハードウェアマクロとして実装することにより、ソフトウェアベースでのマルチメディア処理と比較して大幅な電力削減が実現できている。

このため、ミドルウェアによるパワー制御は、実負荷をモニタして、適時パワー削減への対応を行うなどの複雑、高度な機構を搭載する必要性がなくなり、上記のパワー制御のみで行うことにした。

- 低リークプロセスの採用

高度なマルチメディア処理を実行していない場合の無駄なパワー消費を抑えるために、0.18 μm 低リークプロセスを採用して設計・製造を行うこととし、スタンバイ時リーク電流を抑えた。これにより、常温、標準電圧環境下における標準的プロセス条件で作成したサンプルでのリーク電流を30 μA 程度に抑えている。

今後の展開

現在、MB86V00/MB86V01に続いて、新しいモバイルマルチメディア品種の開発を行っている。

モバイルマルチメディアプラットフォーム品種ロードマップを図-3に示す。

携帯電話システムの中でベースバンドプロセッサなどに付加して使われるコンパニオンLSI、およびシステムを中心を担うアプリケーションプロセッサの広い製品領域をカバーしていく。

新規品種の方向として、性能、価格帯を考慮し、MB86V00/MB86V01と同程度に位置付ける製品とより高性能を目指す製品を企画し、品種幅の拡張を行っていく。

現在取り組んでいる代表的なテーマとして、H.264および地上波デジタル対応、高品質オーディ

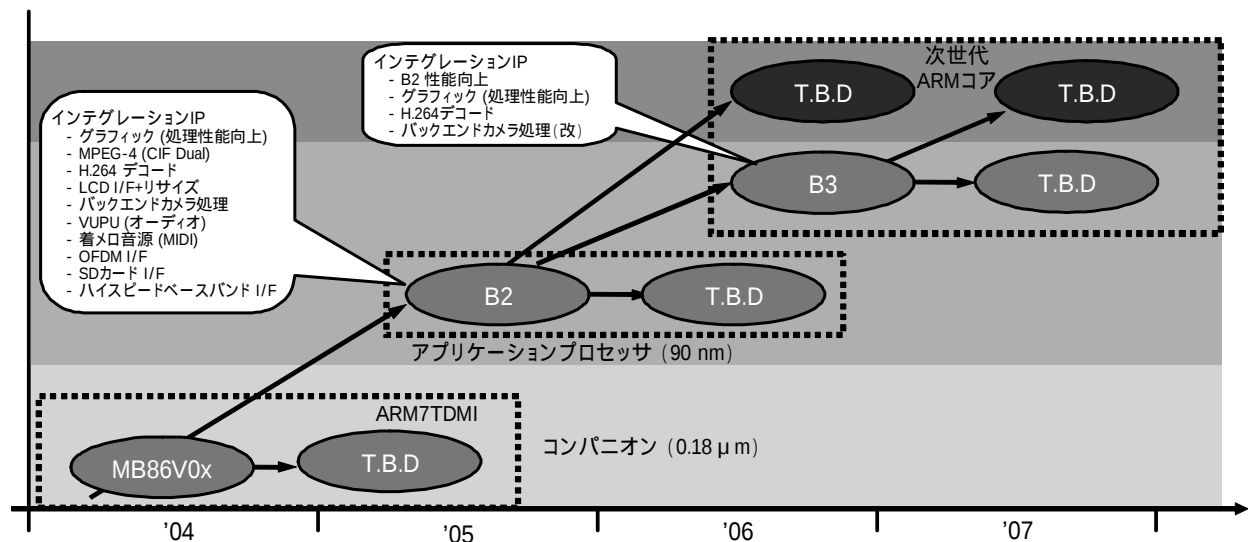


図-3 MMP品種ロードマップ
Fig.3-MMP series roadmap.

オ、静止画・動画撮影時の手ブレ補正、ダイナミック消費電力監視・制御機能およびセキュリティ管理向上などがある。どのラインナップおよびテーマに対しても、機能、性能と消費電力のバランスを適切に保つことを大切に、様々な要求に十分応え得る製品群の開発を進めている。

今後の課題

MB86V00/MB86V01は、現在のモバイルマルチメディアプラットフォームでは、機能・性能および価格的にも中位に位置する。提供する機能に関しても、仕様が確立された機能が多く、積極的にハードウェア化を推進できた。ほとんどの機能をハードウェアマクロとして搭載したため、テレビ電話機能に相当する処理（画像回転、拡大/縮小など）をすべて行った場合でも35 mA（63 mW@1.8 V）のパワーに抑えることができています。

今後は、この消費電力レベルを維持しつつ、新規マルチメディア機能の要求を柔軟な対応力で同時に満足していく必要がある。

これに向けソフトウェア処理を行うべき部分とハードウェア化を進める部分をより適切なものとするため、客観的な評価・見極めを行う手法を取り入れていく。これは、流れとしてソフトウェア～ハードウェア協調開発・検証を進めることへとつながっていき、高品質・短納期開発を併せて実現できるもの

のと考えている。

む す び

本稿では、今後携帯電話などのモバイル機器向けに必要なとされる高機能、低消費電力のLSI開発を容易にするモバイルマルチメディアプラットフォームとその第一弾のLSIシリーズ“MB86V00/MB86V01”を紹介した。

今回、MB86V00/MB86V01の開発に際しては、富士通および富士通研究所が他社に先駆けて開発した「UMLを用いた新システムLSI設計手法：Cedar」を実品種開発に初めて適用し、「仕様（書）品質の早期向上」、「開発計画の遵守」、「バグなし。一発完動」などの大きな効果をあげた。

モバイルマルチメディアプラットフォームでは、単なるハードウェアとしてのプラットフォームではなく、ソフトウェアはもちろん、設計・検証手法に関しても協調性を高めることに取り組んでいる。

今後も、LSI（ハードウェア）、ミドルウェア（ソフトウェア）の開発は設計・開発手法などの関連技術向上を同時に進め、信頼される製品群を確実に提供できるよう発展させていく。

参考文献

- (1) 携帯電話向け画像処理LSI MB86V00/MB86V01. *FIND*, Vol.22, No.4, p.18-20 (2004).