

シングルチップMPEG-2 AVエンコーダLSI

Single-chip MPEG-2 Audio/Video Encoder LSI

あらまし

近年、書き込み可能なメディアの大容量化につれMPEG-2方式による圧縮画像の録画を行う安価なデジタルAV機器の開発が期待されている。このような状況を踏まえ、映像・音声のMPEG-2符号化処理をシングルチップで実現するエンコーダLSIの開発を行った。これによりMPEG-2録画を行う機器の低価格化が期待できる。本LSIはハードウェア・ソフトウェアを混合したアーキテクチャによって低電力・柔軟性・高画質を実現している。また本LSIを使用したコーデックモジュールを製作した。このモジュールを使用することによって、応用システムを容易に実現できるようになる。具体例としてハードディスクレコーダを製作し録画と再生の同時実行が可能であることを確認した。

Abstract

With the advent of rewritable media, inexpensive digital AV equipment that can record compressed images using the MPEG-2 system will likely be developed. We have therefore developed an encoder LSI that integrates both video and audio MPEG-2 encoding on a single chip. This LSI enables the cost of MPEG-2 recording systems to be reduced. The LSI also offers low power consumption, flexibility, and high picture quality through the use of a mixed hardware/software architecture. A codec module prototype has been developed using this LSI, and future application systems can also be easily built using this module. As an example, we have built a hard disk recording system and confirmed that recording and playback can be executed simultaneously.



田中和幸（たなか かずゆき）
第二システムLSI事業部第四設計部
所属
現在、MPEGエンコーダおよびコ
ーデックLSIの開発に従事。



栗田昌徳（くりた まさのり）
第二システムLSI事業部第四設計部
所属
現在、MPEGエンコーダおよびコ
ーデックLSIの開発に従事。



大塚竜志（おおつか たつし）
システムLSI開発研究所第一開発
プロジェクト部 所属
現在、MPEGコーデックLSIの開
発に従事。

ま え が き

音声および映像信号をデジタル処理によりデータ圧縮するための国際標準規格であるMPEG-2は、DVDやCS/BSデジタル放送などに採用され、すでにAV機器として身近なものになりつつある。またハードディスクなどの書き込み可能な大容量メディアの飛躍的な進歩により、MPEG-2方式によるデジタル録画を行う機器への注目も高まっている。

しかし、圧縮を行うエンコード機能を実現するには、デコード処理の10倍以上、すなわち100 BOPS（1秒間に1,000億回の計算）程度の処理が必要となるため、TV会議システムや監視システムなどの産業用機器において複数のLSIで実現されてはいたものの、これを家電製品に適用するためには、より一層の小型化を実現する必要があった。

このような状況を踏まえ、エンコーダのより一層の小型化と応用分野の拡大に向け、オーディオおよびビデオのエンコード処理とアプリケーションの実現に必要なシステムエンコード処理を行うシングルチップMPEG-2 AVエンコーダLSI（MB86390）を開発したので、その実現方法とLSIの特徴について紹介する。また、本LSIを用いて開発した応用システムについても紹介する。

LSI開発の課題と方針

● LSI開発の課題

（1）低電力化と柔軟性の実現

小型化のみを目標としてシングルチップ化するだけであれば、大きな問題はないと思われる。しかし、試作レベルあるいは特殊用途LSIとしてでなく、家電製品に適用可能なレベルの低電力で、かつ各種アプリケーションへ対応するための柔軟性を実現するためには、単なる集積化だけでなく、ソフトウェアとハードウェアのそれぞれの長所を考慮したLSIの構成が必要となる。

（2）高画質化

一般的に機能が同じであれば、綺麗に見える方が市場価値が高いのは当然である。家電製品へ適用するLSIとして、小型化・低電力化とともに、品質、とくに映像品質の良し悪しが重要な評価項目と考えられる。このため、画質制御方式の検討も必要である。

● LSI実現の方針

MPEG-2エンコーダは、ビデオエンコーダ、オーディオエンコーダ、システムエンコーダの三つのブロッ

クから構成される。まず、これらすべての処理をソフトウェアだけで実現した場合、1 GHz以上のCPUが複数必要な処理量となり、家電製品レベルの低電力化は不可能と言える。また逆に、すべてをハードウェアだけで実現した場合、柔軟性が損なわれることになる。したがって、ソフトウェアによる柔軟性とハードウェアによる低電力化を、それぞれのブロックの要求性能や要求条件から適切に決定することが重要である。

（1）オーディオエンコード処理

要求される処理量としては、80 MOPS程度である。アプリケーションによっては、MPEG以外の規格も仕様に含まれることがあるため、今後の方式の拡張性を考慮し、DSPベースのファームウェアで実現することとした。

（2）ビデオエンコード処理

要求される処理量としては、10～100 BOPSと非常に大きい。また、小型化が大前提ではあるが、高画質化も必須の条件である。このため、符号化処理はハードウェアで、画質制御（符号化のパラメータ制御）はファームウェアで実現することとした。

（3）システムエンコード処理

要求される処理量としては、数MOPSと小さい。また、MPEGシステムでは独自データの多重化の枠組みが規定されており、この枠組みを用いて、各種アプリケーションに対応した機能や、特定の製品の独自仕様を実現される。このため、基本的な多重化処理をハードウェアで実現し、多重化制御およびアプリケーション依存やLSIユーザ固有の特殊処理をファームウェアで実現することとした。

MB86390の構成と画質性能

MB86390の概略ブロック図を図-1に、また、外観を図-2に示す。

● LSIの構成

（1）オーディオエンコード処理部

既存の携帯電話用DSP（Hi-Perion1）を内蔵し、本DSPに最適化したファームウェアを開発し搭載した。

（2）ビデオエンコード処理部

通信装置用途として開発されたビデオエンコーダLSI⁽¹⁾の回路を活用し、さらに家電製品向けとして劣悪なテレビ映像信号や規格外の映像信号を入力された場合でもエンコード処理が破綻しないようにフレームシンクロナイザと呼ばれる前処理機能を追加搭載した。また、

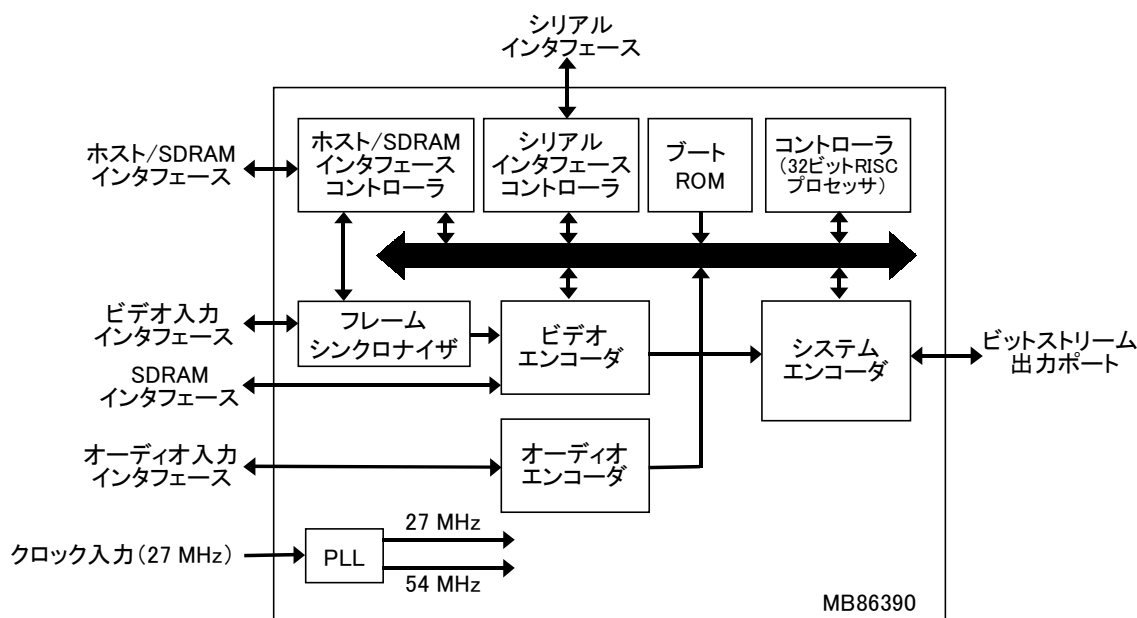


図-1 MB86390概略ブロック図
Fig.1-MB86390 block diagram.



図-2 MB86390外観
Fig.2-MB86390 appearance.

符号化パラメータ制御を、内蔵RISCプロセッサ（SPARClite）上のファームウェアにより実現しているため、LSI適用製品の特徴により画質制御アルゴリズムの要求仕様が異なる場合にも、フレキシブルに対応可能である。

（3）システムエンコード処理部

符号化されたオーディオおよびビデオデータを多重化する専用回路を、内蔵RISCプロセッサ（SPARClite）上の多重化制御ファームウェアにより制御することで実現した。

なお、基本的な多重化処理をハードウェアで実現し、ソフトウェア処理の負荷を低減したことにより、上述のビデオエンコード処理に必要な符号化パラメータ制御と多

重化処理を1個の内蔵RISCプロセッサ（SPARClite）により実現が可能となった。

● LSIの評価（画質性能）

MB86390を搭載した小型コーデックモジュール（後述）を使用し、画質を評価した。エンコーダ部の出力するビットストリームをデコーダ部のビットストリーム入力に折り返し、本コーデックモジュールでの画質評価を行った。様々なシーンと動作モードの組み合わせでMB86390の画質評価を実施し、従来の複数LSIにより構成したシステムと同等以上の品質であることを市販の画質評価装置で確認できた。

MPEG-2エンコーダLSIのIP展開

MB86390は、外付け部品としてSDRAMが必要であり、主にHD（ハードディスク）レコーダなどの据え置き型のデジタルAV機器での使用を想定している。またパッケージサイズも一辺が約30 mmとモバイル機器への適用は想定していない。このような状況の中でモバイル機器に使用可能なMPEG-2エンコーダLSIへの需要の高まりを睨み、MB86390の回路を活用し、さらにノートPC用途として必要な機能を拡張した超小型のエンコーダLSI（MB86393）を開発した。

（1）ノートPC用エンコーダLSI（MB86393）の機能拡張概要

MB86390が持つ機能に対して、PCIインタフェース

コントローラ機能など、ノートPC用エンコーダLSIとして要求される機能を拡張した。

(2) 超小型化の工夫

ノートPCのようなアプリケーションでは、スペースファクタが重視されるため、外付けSDRAMのスペースも見直す必要があった。ここでDRAM混載技術を用いて、実現する方法も考えられるが、必要なメモリ容量が64 Mビットであり、ロジック部分を加えて1チップにした場合には、価格面で現実的な解とはならないことが予想された。そこで専用DRAMを新たに開発し、さらにSiP (System in Package) 技術을合わせて、ノートPCに必要なMPEG-2エンコード機能を一边が16 mmの

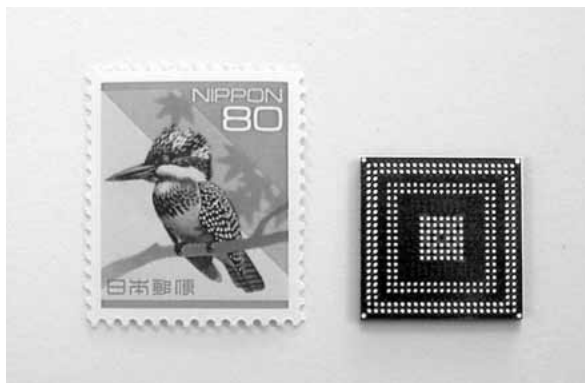


図-3 MB86393外観
Fig.3-MB86393 appearance.

LGAタイプのパッケージに納めることに成功した。

開発したLSIは図-3に示すように、切手より小さなLSIとなっており、シングルチップのエンコーダLSIとしては、世界最小である。

LSI応用システム

● 応用システム開発方針

システムLSIとして機能の統合化が進み、ますますLSIが複雑化している。MB86390も画質制御などを含め、LSIを制御するレジスタが数百個あり、LSIの評価やLSI適用製品の開発に多くの時間が必要になることが予想される。そこで、ユーザによるLSI評価や応用製品開発時の負荷を軽減することを目的にユーザに提供可能で、かつ、製品化される応用システム（デジタルAV機器）に近い形のリファレンスシステムを複数開発した。

以下では、小型コーデックモジュール（MB86390-RB-SA1）、さらに応用システムに近いHDレコーダのリファレンスシステム（MB86390-RB-SA2）について紹介する。

● 開発した応用システム

(1) 小型コーデックモジュール（MB86390-RB-SA1）

開発したコーデックモジュールの構成を図-4に、外観を図-5に示す。

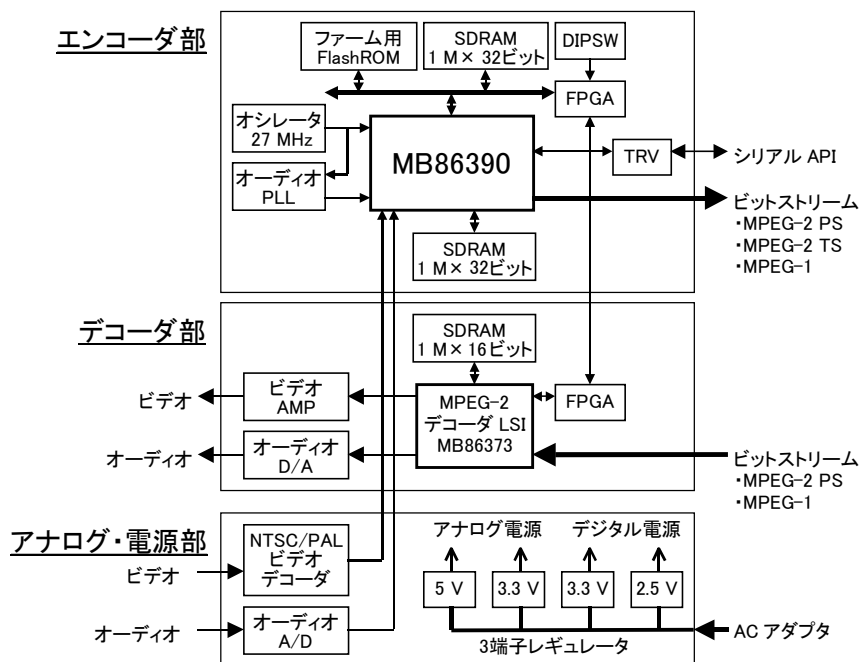


図-4 MB86390-RB-SA1構成
Fig.4-MB86390-RB-SA1.

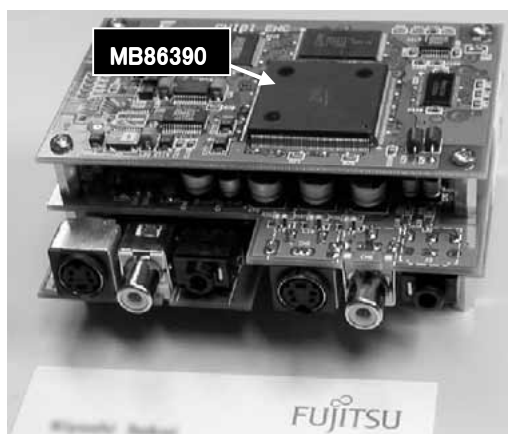


図-5 MB86390-RB-SA1外観
Fig.5-MB86390-RB-SA1 appearance.



図-6 MB86390-RB-SA2外観
Fig.6-MB86390-RB-SA2 appearance.

本モジュールを用いて応用システムを開発する際、必要な機能を選択して使用できるよう、エンコーダ部、デコーダ部、アナログ・電源部の3枚の名刺サイズ基板で構成している。これらは、本LSI開発前のコーデック装置でB4サイズ程度のボード1枚分の機能に相当し、本LSIの適用により、応用システムの大幅な小型化（従来比で1/2～1/3のサイズ）が実現可能であることを示している。

(2) エンコーダ部の構成概要と機能

本モジュールには、MB86390と、その内蔵プロセッサのプログラム格納用フラッシュメモリ、SDRAMなどの周辺回路を搭載する。デジタルオーディオビデオ信号を入力し、MPEG-2（MP@ML）のPS、TSもしくはMPEG-1のビットストリームを出力する機能を持つ。また、ビットレートや動作モード（CBR/VBRなど）の設定は、ボード上のディップスイッチ、もしくはリアルタイムインタフェースによるコマンドAPIにより可能である。

(3) HDレコーダリファレンスシステム（MB86390-RB-SA2）

HDレコーダは、次世代のビデオ記録装置として、近い将来VTRを置き換える製品として家電業界で期待されている代表的なデジタルAV機器である。その最大の特徴は、タイムシフト再生と呼ばれる機能である。この機能はハードディスクのランダムアクセス性を利用し、録画に対して任意の遅延（時間差）を持たせて再生を行うことにより、実現できる。

開発したHDレコーダリファレンスシステムの外観を図-6に示す。MB86390を使用することにより、家電製品として現実的な大きさでHDレコーダを実現できる。

また本システムは上述のコーデックモジュールを使用したHDレコーダであるが、ATA-IFを具備しており、ハードディスクだけでなく、DVD-RAMやMOなどのリムーバブルメディアが接続可能であり、様々な応用システムを実現できるようになっている。また、IEEE1394コントローラも搭載しており、STBやD-VHSなどのほかのデジタルAV機器と接続可能である。

む す び

本稿では、動画像圧縮の国際標準である、MPEG-2に準拠したシングルチップMPEG-2 AVエンコーダLSIを中心に述べた。開発に当たって、低電力化とともに応用システムに対する柔軟性を持たせるために、チップアーキテクチャの最適化を行い、小型低価格化を実現した。また、MB86390を通信用エンコーダ、パソコン用のコーデックカードに適用し、その有効性を実証した。さらにHDレコーダなどの家電機器にも採用され現在量産中である。

今後、動画像のデジタル化の需要増大に向け、今回確立したチップアーキテクチャを更に進め、ポータブルデジタルビデオカメラ向けの超低消費電力MPEGコーデックLSIやDVDレコーダ向けに複数のオーディオフォーマットに対応したMPEGエンコーダLSIなど各応用分野に特化した製品開発を行う予定である。

参 考 文 献

- (1) 大塚竜志ほか：1チップMPEGビデオエンコーダLSIの開発とシステム展開．1998年6月，集積回路研究会．