

# LSI信頼性向上のための宇宙線中性子 ソフトエラー解析シミュレータ

## Neutron-Induced Soft Error Simulator (NISES) for Improvement of LSI Reliability

### あらまし

ソフトエラーは電子機器中のLSIが何らかの原因により、一時的に誤動作する現象である。最近この現象の原因として地上に到達する二次宇宙線の中性子が注目を浴びている。中性子ソフトエラー解析シミュレータ(NISES)は、この現象の解析のために開発されたものであり、最新の核反応理論に基づく核反応データベースを持ち、モンテカルロ法に基づいてソフトエラーを解析する枠組を持つ。NISESはCMOS回路やDRAMの中性子ソフトエラー解析に適用され、中性子ソフトエラーの重要性を示してきた。さらにNISESは、LSI設計段階のソフトエラー率評価に用いられLSIの信頼性を向上させている。本稿ではシミュレータNISESについて、その構成や機能、適用例について解説する。

### Abstract

Soft errors are temporary malfunctions of LSIs in electronic equipment that are believed to be caused by neutrons in secondary cosmic rays. To analyze neutron-induced soft errors, Fujitsu has developed the Neutron-Induced Soft Error Simulator (NISES). NISES has a nuclear reaction database based on the latest nuclear reaction theory and analyzes soft errors using Monte Carlo simulation. NISES has already been applied to the analysis of soft errors in CMOS circuits and DRAMs and has proved the significance of neutron-induced soft errors. It has also been used to evaluate soft error rates in LSI design processes and has contributed to the improvement of LSI reliability. This paper describes the configuration and functions of NISES and some examples of its application.



戸坂義春(とさか よしはる)

基盤技術研究所ULSIプロセス研究部  
所属  
現在、ソフトエラーなど、LSIの信頼  
性関連の研究に従事。



佐藤成生(さとう しげお)

基盤技術研究所ULSIプロセス研究部  
所属  
現在、LSIの信頼性、CMOSデバイス  
のシミュレーションなどの研究に従  
事。

まえがき

1996年のIBMなどいくつかのグループからの報告以来<sup>(1)-(4)</sup>、二次宇宙線の中性子が地上で引き起こすソフトエラーの重要性が認識されるようになった。とくに、DRAMのソフトエラーに関しては、最近の4Mビット以降の世代で中性子の影響が支配的であり、従来問題とされてきた放射性不純物起因の線の影響は無視できることが示され<sup>(1)-(3)</sup>、また著者らも、論理LSIにおいても中性子の影響が線の影響と同程度以上であることを報告した。<sup>(4)-(6)</sup>

著者らは中性子が引き起こすソフトエラーの解析のために、中性子ソフトエラー解析シミュレータNISES (Neutron-Induced Soft Error Simulator)を開発した。<sup>(7)</sup>さらにSRAM, LatchなどのCMOS回路やDRAMのソフトエラー解析に適用することにより、中性子ソフトエラーの重要性を示し報告してきた。<sup>(4)-(6)</sup>また、NISESを用いた中性子ソフトエラー率評価をLSI設計に反映させ、LSIの信頼性向上に役立っている。

本稿では、この中性子ソフトエラー解析シミュレータNISESについて解説する。

中性子ソフトエラー

宇宙空間を飛び交う宇宙線(陽子やHeなどの重粒子)が大気中に入射すると、大気中の元素との衝突により、中性子をはじめ様々な二次粒子(陽子p, 中性子n, パイ中間子, ほか)が発生する(図-1)。電荷を持たない中性子は大気中での原子核衝突以外に減速されず、10 MeV以上の高エネルギー中性子が、毎時間、1 cm<sup>2</sup>あたり約10個程度、地表に到達する。この中性子が電子機器中のLSIに入射すると、ある割合で核反応を起こす。その核反応がメ

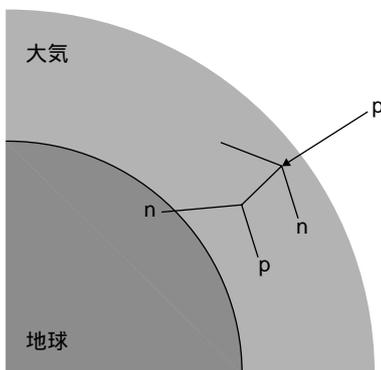


図-1 二次宇宙線の発生(地上でソフトエラーの原因になるのは主に中性子である)

Fig.1-Secondary cosmic rays. Neutrons are the main cause of soft errors at ground level.

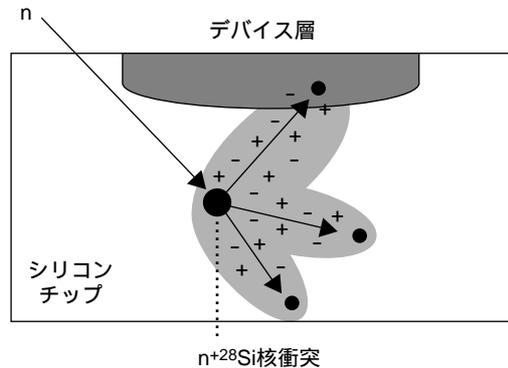


図-2 ソフトエラーの発生(LSIに入射した中性子が、LSIを構成する元素の原子核と衝突すると、発生した荷電イオンが多量の電荷を誘起しソフトエラーを引き起こす)

Fig.2-Occurrence of a soft error. When a neutron collide with a nucleus in silicon medium, a large number of charges induced by reaction products cause a soft error.

モリなどの素子領域近傍で発生すると、核反応が誘起する電荷が原因となり、メモリ情報が例えば“1” “0”のように入れ替わってしまうということが起きる。これが中性子ソフトエラーである(図-2)。

従来、ソフトエラーはLSI中の放射性不純物からの線がその原因として認識されており、LSIの信頼性に関する重要な項目として対策がとられてきた。線ソフトエラーの場合、LSIチップ上に線源を載せることで簡単にソフトエラーの加速実験ができる。しかし中性子ソフトエラーの加速実験を行おうとすると、高エネルギー粒子ビームが必要なため大掛かりな実験となってしまう。このため中性子に対しては、ソフトエラー率の評価のために、この現象を解析できるシミュレータの必要性が高い。

中性子ソフトエラー解析シミュレータ：NISES

中性子ソフトエラー解析のためのシミュレータを構築するために必要な物理モデルは、主に

- (1) 地表での中性子のエネルギースペクトル
- (2) LSI中での中性子 原子核衝突
- (3) 核衝突生成イオンによる電子・正孔対の生成
- (4) pn接合部での電荷収集

の四つである。これらのうち、NISESを開発する上で最も難しい課題となったのは、(2)の複雑な中性子 原子核衝突の情報をつかいて得るかという点であった。著者らは反対称化分子動力学法(AMD)と呼ばれる最新の原子核反応理論<sup>(9),(10)</sup>を用いることにより、核反応データベースを作成することができた。AMDは原子核を構成する核子(陽子, 中性子)に対する多体の波動関数を用いて、時間に依存する方程式を解くことにより原子核の衝突を記

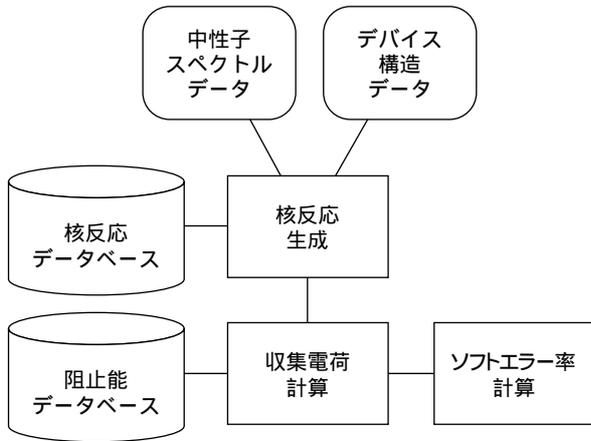


図-3 中性子ソフトエラー解析シミュレータNISESの構成  
Fig.3-Outline of NISES.

述する量子力学的な枠組みである。

NISESの概略を図-3に示す。NISESはAMDにより得られた核反応データベースのほかに、核衝突生成イオンによる電子・正孔対の生成量を計算するための阻止能<sup>(注)</sup>データベースを持つ。中性子スペクトルデータと、デバイス構造データは入力データである。中性子スペクトルデータとしては、地上の中性子エネルギースペクトルを用いる。計算は以下のような手順で行われる。まずモンテカルロ法に従い、与えられた構造の媒質中で核反応がランダムに生成される。つぎに核反応により生成された荷電イオンが、ソフトエラーに敏感なpn接合領域近傍を通過したときに、“sensitive volume (ソフトエラー敏感領域)内に誘起される電荷量が、収集電荷量として計算される。そして収集される電荷量が、あるしきい値(臨界電荷量)を超えるとソフトエラーが発生したものとす。このプロセスを約100万回程度繰り返すことにより、最終的なソフトエラー率が得られる。

NISESはSRAM, LatchなどのCMOS回路や、DRAMなどのメモリのソフトエラー解析に適用できる。また、線ソフトエラーの解析も行えるようになっている。この場合は核反応を発生させる代わりに、設定された線量、エネルギーに従って線源の位置からランダムな方向に粒子を発生させる。あとは中性子の場合と同様な手順でソフトエラー率を計算できる。

NISES の適用例

NISESの適用例を示す。図-4、-5はゲート長0.35 μmの128 kビットCMOS SRAM, 16 kビットLatch回路の中性子

(注) 荷電イオンが媒質中でエネルギーを損失する割合。

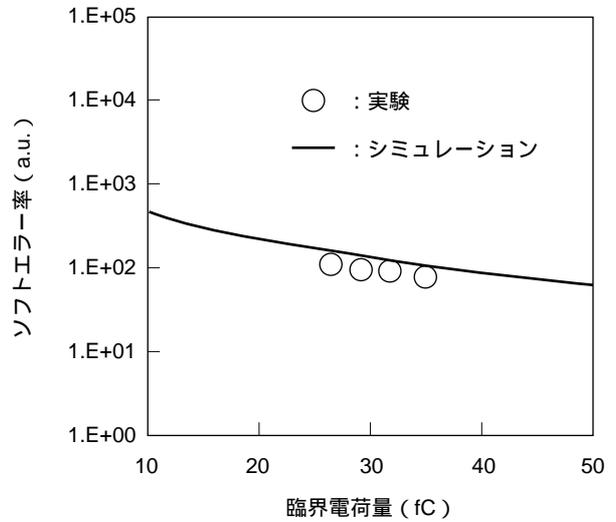


図-4 0.35 μm CMOS SRAM の中性子ソフトエラー率(NISESの結果と加速実験結果)  
Fig.4-Neutron-induced soft error rate of 0.35 μm CMOS SRAM. Simulated and measured results are shown.

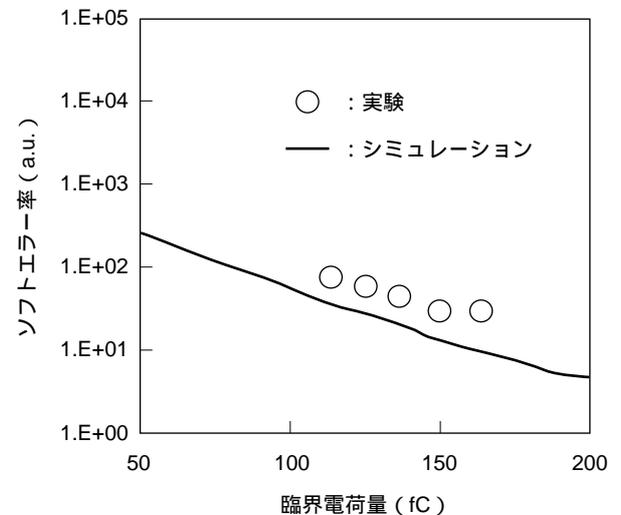


図-5 0.35 μm Latch 回路の中性子ソフトエラー率(NISESの結果と加速実験結果)  
Fig.5-Neutron-induced soft error rate of 0.35 μm Latch circuits. Simulated and measured results are shown.

ソフトエラー率のシミュレーション結果である。CMOS SRAMはメモリとして、Latch回路は一時的な記憶保持のために論理LSI中で用いられる。比較のために示した実験データは、地表の中性子に似たスペクトル形状を持つ米国ロスアラモス研究所のパルス化中性子ビームを用いて測定したソフトエラー率である。<sup>(6)</sup> 実験では電源電圧を変化させソフトエラー率を測定し、臨界電荷量は電源電圧とノード容量の積で見積もった。ソフトエラー率は、臨界電荷量が増えるに従い、緩やかに減少する。シミュ

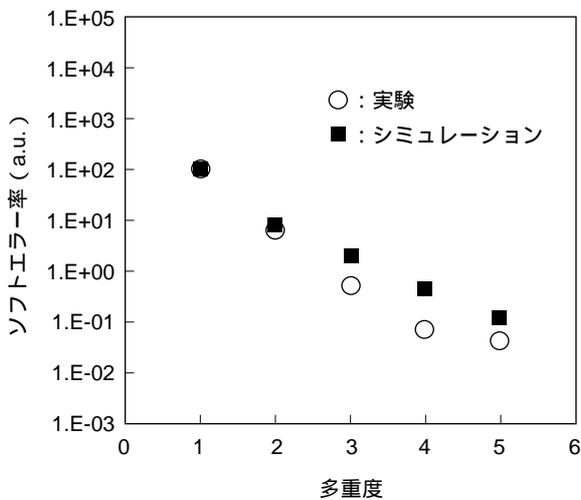


図6 16 MビットDRAMの中性子多ビットエラー率(NISESの結果と加速実験結果)

Fig.6-Neutron-induced multiple-bit soft error rate of 16 Mb DRAMs. Simulated and measured results are shown.

レーション結果はSRAMに対して2倍以内, Latchに対して3倍以内の精度で実験データを再現している。これまで, 0.25~0.35  $\mu\text{m}$  CMOS回路, 4 M~16 MビットDRAMに対してNISESのシミュレーション結果と中性子ソフトエラー加速実験結果の比較を行ったが, 2~5倍以内の精度で実験データを再現する。

中性子ソフトエラーに特有の多ビットエラー率の計算結果を図-6に示す。図は16 MビットDRAMに対するもので, 比較のために示した実験データは, ロスアラモス研究所の中性子ビームを用いて得たものである。<sup>(8)</sup> 二次宇宙線の中性子は数MeVから1 GeVに及ぶエネルギーを持っているため, LSI中で核反応を起こすと1  $\mu\text{m}^2$ あたり100 fC以上の電荷を誘起する。これは放射性不純物起因の線が誘起する電荷量より1桁大きく, そのため複数のビットのメモリ情報を同時に反転するということが起こる(線ソフトエラーでは, 1ビットの情報反転のだけ)。これが多ビットエラーである。多重度(同時に反転したビットの数)が1増えるに従い, 多ビットエラー率は数分の1から1桁小さくなる。NISESの結果は3ビット~5ビットエラー率をやや過大評価しているものの, 実験値をおおよそ再現する。さらにNISESは, どのようなビットの空間配置で多ビットエラーが発生するかを分析することができる。<sup>(8)</sup>

#### NISESによるLSIの信頼性の向上

現在の中性子ソフトエラーの発生頻度は深刻というほどではなく, 従来の線ソフトエラーに対するのと同様

の対策(ウェルを浅くする, 容量を増やすなど)で, それぞれの回路に要求される許容値をクリアできることが多い。そのためには回路の設計段階での中性子ソフトエラーシミュレーションが重要であり, NISESが使用されている。

またNISESが持つ多ビットエラーの解析機能は, 高信頼性が求められるシステムでソフトエラーをリカバーするために用いられるECC(Error Correction Code)を有効に設計するための情報を与えることができる。<sup>(8)</sup>

将来, デバイスサイズの縮小, 電源電圧の低下によりソフトエラー対策の重要度が増す可能性がある。そのような場合, ソフトエラー対策のためにNISESを用いたソフトエラーシミュレーションの重要度が増大すると考えられる。

#### む す び

中性子ソフトエラー解析シミュレータNISESについて, その機能や適用例について述べた。NISESは, 中性子ソフトエラーを解析できるシミュレータとしては, 現在, 世界で最も信頼性が高いものである(これに匹敵するのとしてIBMのSEMMがある<sup>(11)</sup>)。

NISESは, LSIの信頼性向上のために, 設計段階における中性子ソフトエラー率評価に用いられ始めている。デバイスサイズの縮小, 電源電圧の低下に伴いソフトエラー対策の重要度が増大し, NISESは, 今後ますますソフトエラー率評価のために用いられるであろう。

#### 参考文献

- (1) J. F. Ziegler : IBM Experiments in Soft Fails in Computer Electronics(1978-1994) *IBM J. Res. Develop.* , 40 , pp.3-18 (1996)
- (2) T. J. O Gorman et al. : Field Testing for Cosmic Ray Soft Errors in Semiconductor Memories. *IBM J. Res. Develop.* , 40 , pp.41-50(1996)
- (3) W. R. McKee et al. : Cosmic Ray Neutron Induced Upsets as a Major Contributor to the Soft Error Rate of Current and Future Generation DRAMs. International Reliability Physics Symposium , Tech. Dig. , 1996 , pp.1-6.
- (4) Y. Tosaka et al. : Impact of Cosmic Ray Neutron Induced Soft Errors on Advanced CMOS Circuits. Symposium on VLSI Technology , Tech. Dig. , 1996 , pp.148-149.
- (5) Y. Tosaka et al. : Cosmic Ray Neutron Induced Soft Errors in Sub-Half Micron CMOS Circuits. *IEEE Electron Dev. Lett.* , EDL-18 , pp.99-101(1997)

- (6) Y. Tosaka et al. : Measurements and Analysis of Neutron-Induced Soft Errors in Sub-Half Micron CMOS Circuits. *IEEE Trans. Electron Dev.* , ED-45 , pp.1453-1458(1998)
- (7) Y. Tosaka et al. : Simulation Technologies for Cosmic Ray Neutron-Induced Soft Errors : Models and Simulation Systems. *IEEE Trans. Nucl. Sci.* , NS-46 , pp.774-780(1999)
- (8) S. Satoh et al. : Geometric Effect of Multiple-Bit Soft Errors in DRAMs. *IEEE Electron Dev. Lett.* , EDL-21 , pp.310-312 (2000)
- (9) A. Ono et al. : Fragment Formation Studied with Antisymmetrized Version of Molecular Dynamics with Two-Nucleon Collisions. *Phy. Rev. Lett.* , 68 , pp.2898-2990(1992)
- (10) Y. Tosaka et al. : Nucleon-Induced Fragment Formation with Antisymmetrized Molecular Dynamics . *Phy. Rev. C* , 60 , pp.64613-64621(1999)
- (11) P. C. Murly et al. : Soft-Error Monte Carlo Modeling Program , SEMM. *IBM J. Res. Develop.* , 40 , pp.109-118 (1996)

