

# 高密度プリント板ノイズ解析システム：SIGAL

## High-density Printed Circuit Board Noise Analysis System: SIGAL

### あらまし

プリント板の高密度化，高速化に伴い，ノイズによる回路誤動作が大きな問題となってきた。ノイズ対策は多大の時間を要し，ひいては設計期間の延伸につながることも多い。このようなことから，プリント板設計者からは，高精度なノイズ解析システムの早期提供が強く求められていた。ここに，プリント板のノイズを高精度に解析するノイズ解析システム“SIGAL”を開発したので紹介する。

SIGALは，タイミングを考慮したノイズ波形の表示，解析結果の自動チェック機能を有し，また，回路設計システムや配置・配線設計システムと連携し，コンカレントな設計環境を提供している。当システムの適用により，開発期間短縮，および試作削減に多大な効果があったので，実例を踏まえて解説する。

### Abstract

The densities and speeds of some printed circuit boards (PCBs) are now so high that circuit malfunctions caused by noise are becoming a serious problem. Noise countermeasures can take a lot of time to design, which often causes delays in PCB design schedules. This situation has led to urgent requests by PCB designers for an accurate noise analysis system. This paper introduces SIGAL, which was developed to meet these requests.

SIGAL displays noise waveforms by considering circuit timings and automatically checks analytical results. Its design environment can be used concurrently in cooperation with a circuit design system and a component location/wiring design system. This paper uses example applications to show how SIGAL reduces PCB design hours and the number of manufacturing iterations.



山下裕寛（やました やすひろ）

1984年電気通信大学電気通信学部機械工学科卒。同年富士通入社。以来MCM，PCBの実装設計CADシステムおよびノイズ解析システムの開発に従事。  
CADシステム統括部第二CADシステム部



佐藤敏郎（さとう としろう）

1982年東京工業大学大学院物理情報工学専攻修士課程了。同年富士通入社。以来超高速計算機用回路技術とシグナルインテグリティ検証システムの開発に従事。  
CADシステム統括部第二CADシステム部



岩原和史（いわはら かずふみ）

1992年芝浦工業大学工学部工業経営学科卒。同年富士通入社。以来プリント板レイアウトCADシステムの開発に従事。  
CADシステム統括部第二CADシステム部

## まえがき

パソコンに代表される情報処理機器用プリント板の動作周波数の高速化が急速に進展している。これに伴ってプリント板の設計方法は根本的な変革に迫られている。システム性能を改善するため、マイクロプロセッサの内部処理速度の高速化に加え、外部I/Oバスの動作周波数の高速化が始まったためである。外部I/Oバスの最も象徴的な例としてRAMBUS(800 MHz)が挙げられる。

また、画像データ転送速度改善のためのAGPバスに見られるようなグラフィックポートの高速化に加え、バス幅の拡大も進んでいる。一方、情報処理機器の小型化、省スペース化とコスト低減のためにプリント板の小型化への要求が高まっている。このことはバス幅の拡大と相まって、配線ピッチの狭小化を大きく加速させている。

プリント板の高速化と狭小化の進展に伴い、クロストークノイズや反射ノイズによる誤動作の問題が顕在化してきている。配線ピッチの狭小化によりクロストークノイズは大きく増加する傾向にある。また高速化に伴う信号の立上がり/立下がり時間の短縮により、反射ノイズによるリンギングや段付きが発生しやすくなっている。これに加えてクロックサイクルの高速化はタイミングマージンを減少させるため、ノイズによる誤動作が発生する危険性が高くなっている。

従来のノイズ対策設計方法では、このようなノイズ問題の検証と対策設計は非常に困難になってきている。例えば、従来のクロストークノイズの検証は単純な平行配線長によるもので精度に難点があった。このためクロストークノイズを許容値以下に抑えるのに、必要以上に配線ピッチを拡大しなければならず実用性に欠けていた。このように、プリント板の設計段階でノイズ問題の検証と対策設計を行うことのできる実用的な設計環境が整備されていなかった。

その結果、タイミングを含むプリント板の動作検証は実際の装置を使用して行うしかなかった。装置試験段階でノイズ問題を確実に検証するためには、膨大な評価工数が必要だけでなく、問題が判明した場合にはプリント板の再設計になる場合が多いため開発期間の長期化とコスト増加の大きな原因になっていた。

今後さらに進展する高速(100 MHz以上)で高密度(配線ピッチ300  $\mu$ m以下)なプリント板の設計では、タイミングを考慮したノイズ問題の高精度な検証と対策設計ができるCADシステムを、回路設計から配置・配線設計に至る全段階に適用することが必須である。これによっての

み、高速かつ高密度なプリント板を短期間かつ低コストで開発することが可能になる。これらの要求に応えるため、SIGAL<sup>(1)</sup>を開発した。

本稿では、まずSIGALのシステム構成および運用環境を説明する。つぎにSIGALの特長を説明し、適用事例を紹介する。

## SIGAL のシステム構成および他システムとの連携

SIGALのシステム構成を図-1に示す。プリント板上の回路接続情報を示すネットリストとプリント板上の配線情報を示す配線データが入力である。SIGALは、この二つをもとにまずSPICEモデル(伝送線路モデル)を作成する。ドライバピンとレシーバピンには、ライブラリとしてあらかじめ用意した回路モデルを接続する。ピンの回路モデルは、IBISと呼ばれているフォーマットのモデルを変換して使用するか、HSPICEフォーマットのモデルをそのまま使用することが可能である。つぎにSIGALは、回路シミュレータを呼び出し、回路シミュレーションを行う。使用する回路シミュレータは、TCS<sup>(注1)</sup>あるいはHSPICE<sup>(注2)</sup>である。回路シミュレーション終了後、遅延情報を定義したライブラリを読み込み、タイミングを考慮して波形を表示する。

SIGALは、ネットリストと配線データを入力とすることでノイズ解析を行うため、複数のCADシステムとの連携が可能である。図-2に示すように、現在、回路設計システムHELIOS、配置・配線設計システムDesignTheater<sup>(2)・(5)</sup>およびICAD/PCBと連携している。配線が終わってから

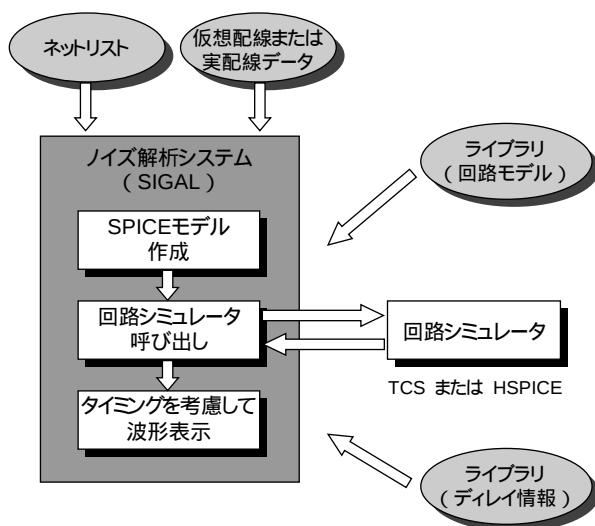


図-1 SIGALのシステム構成  
Fig.1-System configuration of SIGAL.

(注1) 富士通研究所が開発した高精度で高速な回路シミュレータ。

(注2) Avant!社製回路シミュレータ。

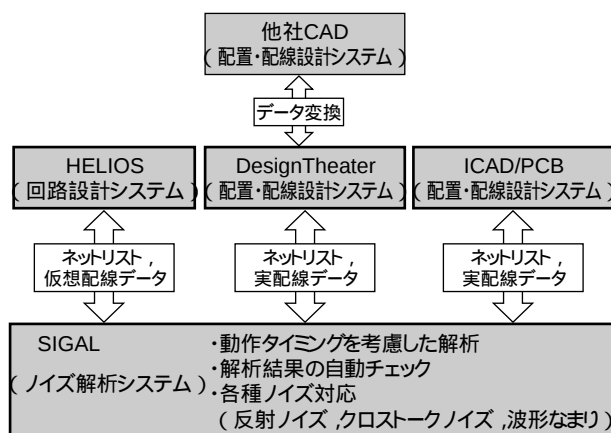


図2 システム連携  
Fig.2-Cooperation of system.

のノイズ対策では、ダンピング抵抗追加など手戻りが発生するため、回路設計段階でのノイズ解析は重要である。設計の早い段階でのノイズ解析は、設計の手戻りを最小限に抑えることができ、設計期間短縮に効果的である。回路設計段階および配置設計段階では、実際の配線がないため、仮想配線でノイズ解析を行う。このとき、反射ノイズ、波形なまりなどのノイズシミュレーションが行える。配線設計段階では、それらのノイズに加え、クロストークノイズのノイズシミュレーションが行える。

基板メーカーにプリント板設計を発注したケースなど、他社のCADで配置・配線した場合は、データ変換ツールを使用して、DesignTheaterのデータへ変換することによって、SIGALによるノイズ解析が可能である。

## SIGAL の特長と適用事例

### ● 従来のノイズ対策とそれに対する対応

実機試験によってノイズ問題の有無を確認していたため、問題が発生することが多いだけでなく、部品変更や配線変更などの設計手戻りによる工数の無駄が多く、試作と評価の繰返しによる設計期間の長期化が問題となっていた。

一方、これまでのノイズ解析システムは、波形表示止まりの単なるシミュレータであり、スキルの高い設計者でなければ使いこなせなかった。また、その波形は、動作タイミングを考慮しないため、すべてワースト条件の解析となり、設計マージンの少ない高速プリント板のノイズ解析としては過剰なチェックとなっていた。このため、ノイズ問題の対策を行うツールとしては実用性が低かった。

図-3に示すように、パソコンで使用されるCPUおよびメモリのクロックスピードは急激に速くなっている。そ

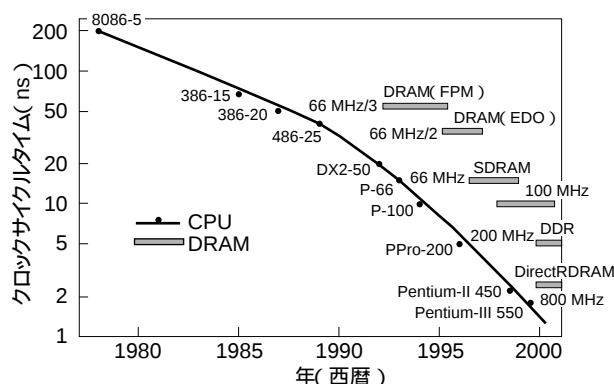


図3 CPUおよびメモリの高速化  
Fig.3-Speed-up of CPU and memory.

のため、実機試験ではノイズ問題を短期間で解決することはますます困難になり、また、過剰なチェックでは配置・配線設計が不可能に近い状況になっている。

これらの問題に対応するため、回路シミュレータを核とした設計段階でのノイズ解析が必要となり、経験の浅い設計者でも利用可能なノイズ対策設計環境の提供が必要となった。また、タイミングを考慮した高精度なノイズ解析が必要となった。

富士通では、これらの要求に対応したノイズ解析システム(SIGAL)を開発し、回路設計システム(HELIOS)およびプリント板配置・配線設計システム(DesignTheater, ICAD/PCB)と連携した。

### ● SIGALの特長

第一の特長は、ノイズエラーを自動的に判定することである。これにより、経験の浅い設計者でも容易にノイズ解析、ノイズ対策が可能である。第二の特長は、設計の上流段階から利用可能なことである。回路設計段階、配置・配線設計段階と各段階でコンカレントに連携が可能である。第三の特長は、精度の高いノイズ解析が可能なことである。動作タイミングを考慮したノイズ解析を行うため、過剰な対策を行わずに、確実な対策を行える。

#### (1) ノイズ解析結果の自動チェック

ノイズ解析結果を自動的にチェックし、その結果をOKあるいはNGと表示する。伝送波形だけでなく、ノイズ成分となる波形の表示を行い、ノイズ電圧値も個別に表示する。また、波形と同時にクロックタイミングを表示する(タイミングウィンドウ方式)。配線フェーズとの密連携により、ノイズの影響を与えている信号の配線パターンを強調して表示することが可能である。以上の機能により、経験の浅い設計者でも容易にノイズ解析および対策設計を実行することが可能となった。

## (2) インクリメンタル設計およびコンカレント設計に対応したノイズ解析

配線後の解析以外に、回路設計段階、配置設計段階において、仮想配線による解析が可能である。早い段階から、ダンピング抵抗<sup>(注3)</sup>や配線トポロジ検討<sup>(注4)</sup>が行えるため、配線後のノイズ解析は、正しい波形が出ていることの検証が中心となる。これにより、手戻りの少ない設計が可能となった。

## (3) 高精度なノイズ解析

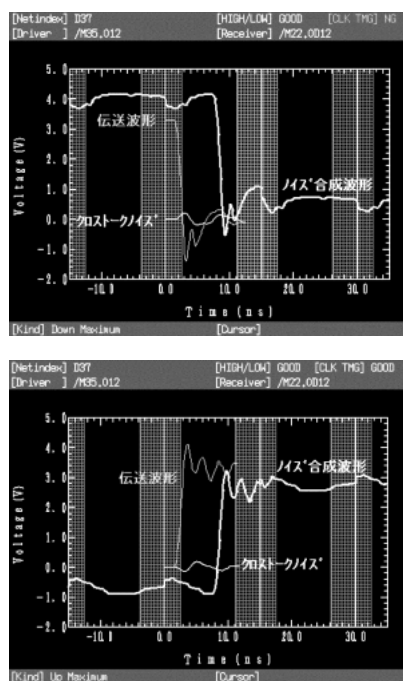
層内平行、層間平行、あらゆる角度での交差を考慮したクロストークノイズ、反射ノイズ、波形なまりのノイズ解析を正確に行う。対象回路の動作タイミングを考慮したノイズ解析を行う。以上により、実機の波形に極めて近い波形で、ノイズチェックが可能になり、過剰な対策を行わずにノイズ問題の発生を防止することが可能となった。

SIGALでは、汎用回路シミュレータまたは自社製回路シミュレータ(TCS)の使用が可能である。TCSは、既存の汎用回路シミュレータに比べ、高精度かつ高速である。

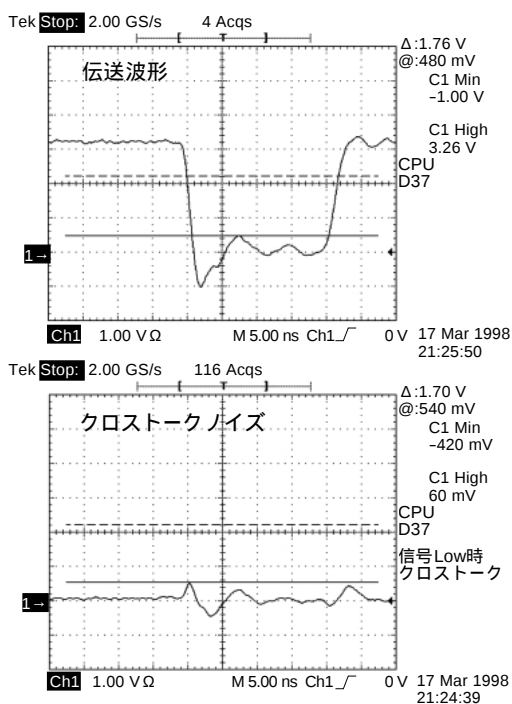
## (4) その他の特長

装置レベルのノイズ解析が可能である。プリント板単体のノイズ解析だけでなく、MCM、プリント板、マザーボードなどをコネクタで接続した状態で装置レベルのノイズ解析ができる。装置レベルの解析を行うことで、装置全体を通したノイズ対策が行え、開発している装置の信頼性を大幅に向上させることができる。

SIGALは、高精度なため、一般のプリント板だけでなく、スーパーコンピュータやグローバルサーバといった大規模で高速なシステムのノイズ解析が可能である。しかし、大規模システムを装置レベルでノイズ解析する場合、高速なTCSを利用しても解析にかなりの実行時間を要することがある。そこで、回路シミュレーションのプロセスを自社製並列スーパーコンピュータ(AP3000<sup>(注5)</sup>)で行い、シミュレーション時間を大幅に短縮できるように、並列処理を可能とした(TCSのみ)。また、ワークステーションが接続されたネットワーク環境においても並列処理させることで、シミュレーション時間の短縮が可能である。



(a) 解析結果



(b) 実測波形

図4 解析結果/実測波形の比較(CPUバス)

Fig.4-Comparison between analytical result and measurement waveform.

(注3) ドライバピンとレシーバピンとの間に直列に挿入し、反射ノイズ対策に使う抵抗のこと。

(注4) 配線方式(スター型分岐、H型分岐、一筆配線など)や分岐位置を決めること。

(注5) 富士通が開発した並列スーパーコンピュータ。最大で1,024ノードの構成が可能。プロセッサには、UltraSPARCを採用。

## ● 適用事例

富士通では、設計上流から下流の各段階でのノイズ対策設計の重要性を認識し、スーパーコンピュータからPCまでの幅広い情報処理機器の基板設計にSIGALを活用してきた。とくに66 MHz以上で動作するクロックおよびバスに重点を置きノイズ対策設計を実施した。まず、設計上流段階で仮想配線ベースの波形解析を行い、配線幅、配線GAPなどの配線戦略を立て、これに基づいて基板を設計した。基板設計完了後は、実配線データを取り込んで、網羅的なノイズ解析を行い、最終的なノイズの確認と対策を実施した。

SIGALの解析結果を図-4(a)に示す。また、実際の基板での測定波形を図-4(b)に示す。解析結果の図において、ノイズ合成波形と表示されている波形がSIGALの結果(タイミングを考慮しノイズを含む波形)である。図-4(a)の上の図は、立下がりの波形であり、下の図は、立上りの波形である。それぞれ、図-4(b)上の図の立下がり部分、立上がり部分に対応する。解析結果の図において、クロストークノイズと表示されている波形は、図-4(b)下

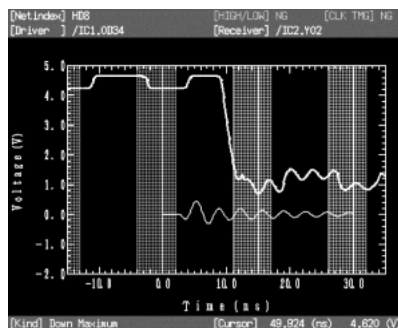
の図に対応する。回路シミュレータを使用したことで、伝送波形、クロストークノイズともに精度良く解析できている。

SIGALは、富士通独自のクロックとデータのタイミングを考慮した方式を採用することで、ノイズをクロックで拾うかどうかを容易に確認することが可能となっている。

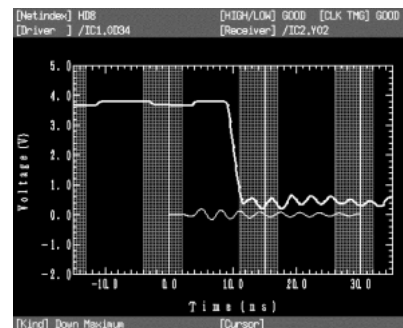
図-5、図-6は実際に製品化した装置におけるノイズ対策前後のSIGAL解析結果を比較したものである。図-5のケースは、クロストークノイズが大きく、クロックでノイズを拾う可能性があったが、配線GAPを広げることでノイズを低減させた例である。図-6のケースは、メモリバスの制御信号でリングングが大きく、誤動作の危険があったが、ダンピング抵抗値の最適化で回避した例である。

## む す び

ノイズ解析システム(SIGAL)を開発し、回路設計システムや配置・配線システムと密接な連携を可能としたことで、設計の上流から下流までの各段階でタイミングを考慮した高精度なノイズ対策設計が可能となった。

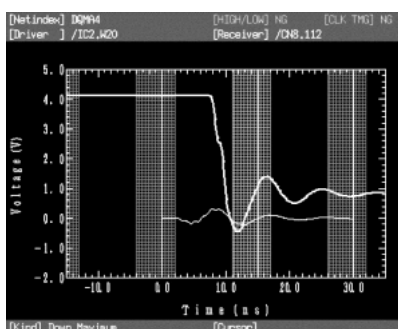


(a) 対策前

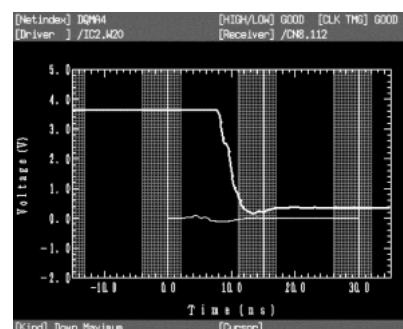


(b) 対策後(配線GAPの拡大による)

図-5 ノイズ対策の効果(CPUバス)  
Fig.5-Effect of noise measures(CPU bus)



(a) 対策前



(b) 対策後(ダンピング抵抗値の最適化による)

図-6 ノイズ対策の効果(メモリバス)  
Fig.6-Effect of noise measures(Memory bus)

本システムを適用することで、試作の減少やプリント板評価期間の短縮など設計期間短縮に大きな効果上げている。

プリント板の高速化，高密度化により，ノイズ解析など各種解析を行わなければ，動作を保証できる設計ができなくなっている。今後，ますます解析を統合した回路設計システムおよび配置・配線設計システムが重要となっていく。

### 参考文献

- (1) 登坂ほか：ICAD/PCB for Windowsを用いたパソコン設計におけるノイズ対策適用事例．電子材料，37，10，pp.72-76（1998）
- (2) 安田ほか：次世代プリント板構想設計支援システム：DesignTheater，FUJITSU，46，3，pp.351-356（1995）．
- (3) 村上ほか：高密度用CADプログラム．エレクトロニクス実装技術，11，6，pp.73-78（1995）．
- (4) N. Murakami et al.：Next Generation PC Board Layout System：DesignTheater，FUJITSU Sci. Tech. J.，31，2，pp.230-234（1995）
- (5) 安田ほか：GS8600・GS8400に適用したCADシステムの紹介．FUJITSU，47，2，pp.147-154（1996）．

