

システムLSIコア技術 - 組み込みプロセッサ -

System LSI Core Technology –Development of Embedded Processors–

あらまし

システムLSIはマルチメディア時代のキーデバイスであり、その心臓部が組み込みプロセッサである。本稿では、過去に開発した2種類のプロセッサの開発背景、特徴を説明し、現在開発中の組み込みプロセッサへの技術の流れを述べる。メディア処理向けプロセッサ：mGEN(Media and Graphics Engine)は、当研究所で開発した最初の組み込みプロセッサである。また、Procyonは3次元グラフィックス処理向けの幾何変換プロセッサであり、効率的設計手法を採用して開発期間短縮に成功した。現在は、次世代組み込みプロセッサを開発中である。本プロセッサはVLIWアーキテクチャを採用し、高性能でかつ種々のメディア処理に対応できる柔軟性を持っている。今後このプロセッサが次世代システムLSIコアとして様々な場面でその実力を発揮していくことを期待している。

Abstract

System LSIs are key devices of the multimedia era, and embedded processors are their most important components. This paper explains the background and features of two embedded processors developed in the System LSI Development Laboratories and outlines the technological history of the laboratories' embedded processors.

The Media and Graphics Engine (mGEN) was the first embedded processor developed by our laboratories, and we obtained much experience when we designed its architecture. The Procyon is a graphics processor for 3-dimensional geometry transformation. We developed it in a short period by using powerful design techniques.

We are now developing a next-generation embedded processor which uses the VLIW architecture and features high performance and flexible processing of various types of media. We hope that this new processor will be widely used as a multi-purpose next-generation system LSI core.



久保沢 元 (くぼさわ はじめ)

1984年慶應義塾大学大学院工学部電気工学科修士課程了。同年(株)富士通研究所入社。以来浮動小数点コプロセッサ、メディア処理向けマイクロプロセッサ、グラフィックスLSIの開発に従事。
システムLSI開発研究所第二開発プロジェクト部



高橋宏政 (たかはし ひろまさ)

1980年千葉大学大学院工学部電気工学科修士課程了。同年(株)富士通研究所入社。以来浮動小数点コプロセッサ、メディア処理向けマイクロプロセッサ、組み込み用マイクロプロセッサの開発に従事。
システムLSI開発研究所第二開発プロジェクト部

ま え が き

半導体テクノロジーの進歩により、従来プリント板に複数のLSIを載せて実現していた機能(システム)を1個のLSIに集積することが可能となった。これがシステムLSIである。システムLSIは高性能化、低コスト化、低消費電力化に大きく寄与するので、マルチメディア時代のキーデバイスとして今後さらに注目されていくだろう。⁽¹⁾

富士通研究所は、MUSE LSI、携帯電話用DSP、PDP制御用LSI、MPEGデコーダ、エンコーダなど、種々のシステムLSIを開発してきた。これらシステムLSIの心臓部とも言えるのが組み込みプロセッサ(コントローラ)である。

現在PCの世界では、IntelのPentiumなどのx86系マイクロプロセッサがその地位を不動のものとしているが、組み込み機器の世界では各種のプロセッサが乱立している。

このような状況の中で幅広くユーザから支持されるためには、低消費電力とコストパフォーマンスの良さが当然必要である。さらに、今後はこれらに加えてメディア処理の多様化に対応できるような柔軟性を持ったアーキテクチャが重要になると著者らは考えている。

メディア処理の方式として、

- (1) 専用のハードウェア(例えばMPEGデコーダ)を用いる方法、
- (2) 汎用プロセッサを用いてソフトウェアで処理を行う方法、

の2通りがある。(1)の方法は高速で回路規模が小さくなるが、限定された処理しか行えないので柔軟性に欠ける。

(2)の方法はソフトウェアさえ用意すればどのような処理でも行えるが、一般的な組み込みプロセッサでは性能が十分でなく処理速度が遅くなる。著者らはメディア処理性能の向上と柔軟性を両立させるため、汎用の命令セットにメディア処理専用命令を追加して実効性能を向上させるというアプローチを後述するmGENの開発以来提案してきた。

現在、以上の考えに基づいて次世代VLIW組み込みプロセッサを開発中である。本稿では、過去に開発を行った2種類のプロセッサの開発背景、特徴、機能などを説明し、現在開発中のプロセッサへの技術の流れを述べる。

メディア処理向けプロセッサ：mGEN

mGEN(Media and Graphics Engine)は、富士通研究所が開発した初めての本格的なメディア処理向けの組み込みプロセッサである。本開発では、高性能でプログラミングの柔軟性が高く、かつ低消費電力であることを目標とした。

著者らはメディア処理性能向上のために汎用のRISC命

令セットにSIMD(Single Instruction Multiple Data stream)型命令を80個含むメディア処理命令群(全170個)を追加して命令実行の並列度を高めるというアプローチを採った。

SIMD命令は1命令で複数のオペレーションを実行できる命令であり、mGENでは1命令で2個から最大8個のオペレーションの同時実行が可能なSIMD命令を持っている。これらの命令を活用してプログラムを組むことによって、プロセッサの実行性能を高めることができる。SIMD命令はPentiumIIIなど、最近のPC向け汎用プロセッサで採用されるようになったが、mGENの設計を開始した時点では先駆的なアプローチであった。

mGENのブロック図を図-1に示す。Eユニットは浮動小数点加算器(FADD)、浮動小数点乗算器(FMUL)、メディア処理演算器(MDP、PXP)と整数演算器(IADD、ADR)で構成される。BOPはMPEGなどの可変長符号処理に対応した演算器である。BOPと整数演算器以外はSIMD命令に対応したハードウェア仕様になっている。FPR、GPRは浮動小数点および整数レジスタファイルである。Iユニットは命令フェッチ、デコード、発行、例外処理などのプロセッサの制御全般を行うユニットである。Sユニットは命令およびデータキャッシュ、BユニットはSDRAMおよびローカルバスインタフェースで構成される。

mGENは2命令同時発行が可能なスーパースカラアーキテクチャを採用している。同時に2個のSIMD命令を実行したときのピーク性能は、整数演算では2.16 GOPS(16ビットの累積乗加算を4個と16ビットの加算を4個同時実行)、浮動小数点演算では720 MFLOPS(32ビット加算を2個と32ビット乗算を2個同時実行)である。mGENは0.21 μ m CMOSプロセスで製造され、動作周波数180 MHz、電源電圧1.8 V、消費電力1.2 W、チップサイズは10.12 mm $\times$ 9.84 mmである。チップ写真を図-2に示す。

なお、mGENは1998年のISSCC(International Solid State Circuits Conference)で発表した。⁽²⁾ mGENで新規にプロセッサのアーキテクチャ開発を行った経験と設計資産は、以降のプロセッサ開発に大いに役立っている。

幾何変換プロセッサ：Procyon

3次元グラフィックス処理は、描画対象の物体の回転、移動に伴う座標変換、頂点の色計算、透視変換、クリッピングを行う幾何変換処理(ジオメトリ処理ともいう)と、3次元の物体を2次元に投影し、線分に分割し(ラスタライズ)、隠面処理、テクスチャ張り付けなどを行い、最終的にピクセル単位の描画データにするレンダリング処理に分かれる。

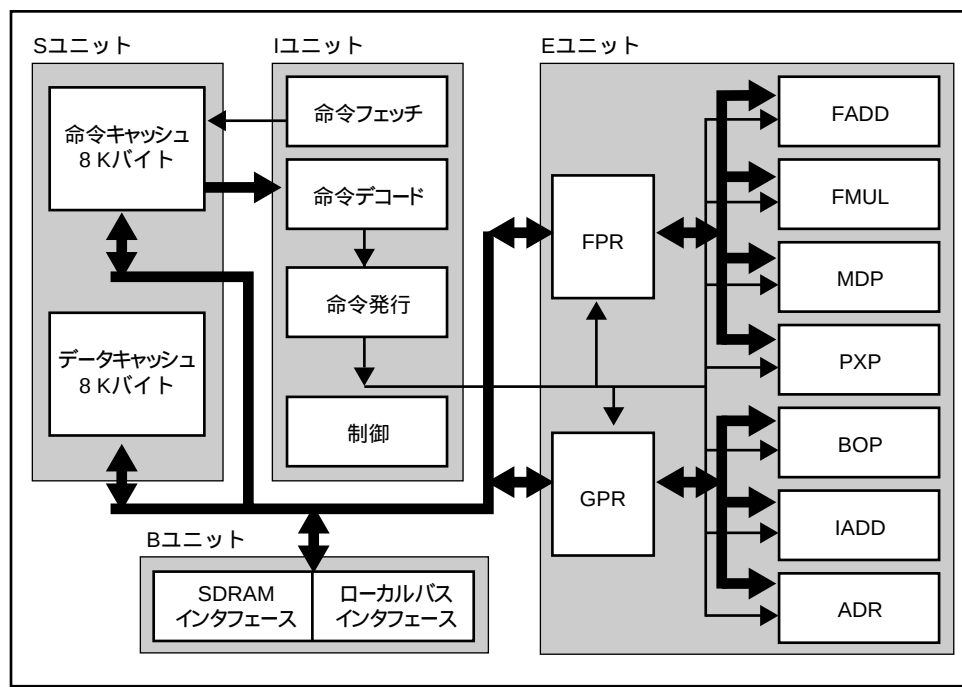


図-1 mGENブロック図
Fig.1-mGEN block diagram.

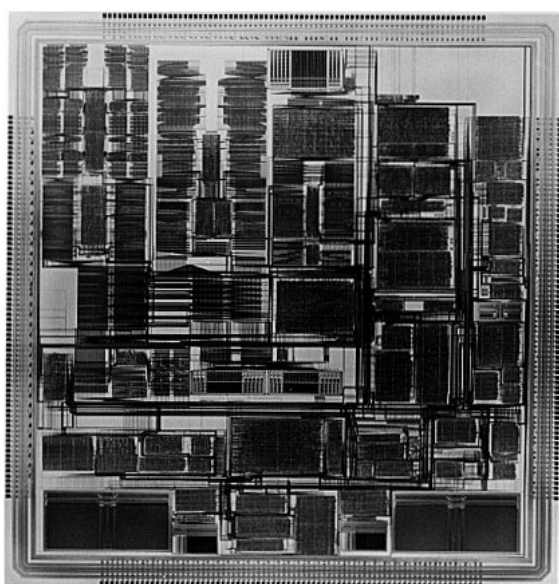


図-2 mGENチップ写真
Fig.2-mGEN chip micrograph.

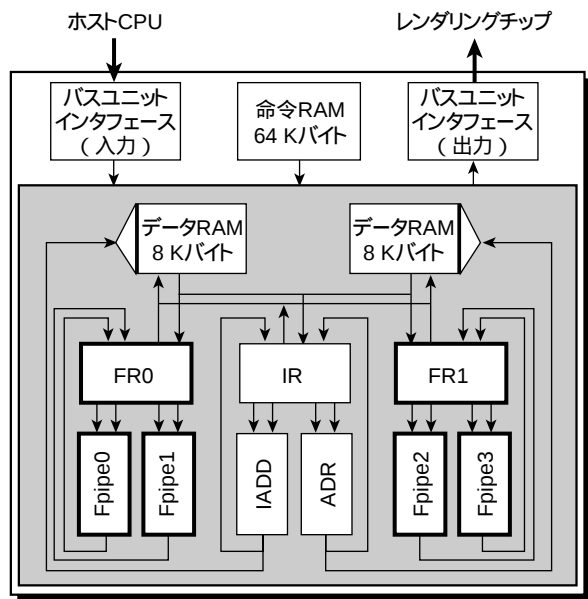
Procyonは幾何変換処理を行うプロセッサであり、PC-WSのグラフィックスアクセラレータボード向けに開発を行った。膨大な演算処理量が要求される機械、自動車、建築物などの設計CADがターゲットのアプリケーションであった。

Procyon開発における課題は、幾何変換処理性能の向

上、および開発期間の短縮であった。性能向上のためには、命令実行の並列度および動作周波数を向上させればよい。Procyonは、4命令同時実行可能なVLIWアーキテクチャとSIMD型命令の採用によって、命令実行の並列度が向上した。VLIWアーキテクチャは、スーパースカラアーキテクチャと比較して命令発行制御論理が単純であり、実行並列度の向上と動作周波数向上の両立が可能である。

開発期間の短縮のために、著者らは徹底したチップレベルおよびシステムレベルの論理検証、回路遅延やクロック分配を考慮した設計手法の採用など多くの対策を講じた。これらの対策によって論理および遅延障害をできる限りなくし、一度のLSI試作で完全動作品を得ることができた。

動作周波数の向上をねらったアーキテクチャの特徴としてソフトウェアパイパスと呼ぶ機構がある。パイプラインで動作する演算器への入力データはパイパスデータと呼ばれるいくつかの候補の中から選択される。一般的にはこの選択制御はハードウェアで構成する制御回路で行われる。この制御回路は複雑でかつ回路規模が大きいため、論理段数および負荷容量が増加するので、動作周波数向上を阻む原因の一つであった。Procyonでは演算器への入力データの選択信号を命令コード中にあらかじめ埋め込んでおくことで、ハードウェアで実現する制御論理を単純化し、高速動作を可能とした。



Fpipe0, Fpipe1, Fpipe2, Fpipe3 : 浮動小数点演算器

図-3 Procyonブロック図

Fig.3-Procyon block diagram.

ほかの性能向上の工夫として、幾何変換処理の一つであるクリッピングを高速に行うための機構を内蔵した。クリッピングは描画対象の物体が可視空間内に存在するか否かを判定する処理であり、1頂点あたり7回の比較演算が必要である。Procyonは、比較結果を格納する専用のレジスタと比較結果を1度に処理する命令を実装することにより、クリッピング処理を従来の40%以下の時間で行うことが可能になった。

また高い動作周波数を実現するためにクロック設計に関する工夫を行った。すなわち、半自動化された階層化クロック設計手法、およびクロックスケジューリングの導入である。階層化クロック設計手法は、クロックツリー設計階層を、グローバル階層、ローカル階層に分け、各ローカル階層のクロック遅延はすべてのブロックで等しくするという考えである。クロックスケジューリングは、クロック分配先回路のタイミング条件に応じて、アークロックスまたはレイトクロックスを実現する機能である。Procyonでは上記の設計手法の導入によってクロック設計が短期間で、また小さいスキューで実現できた。

Procyonのブロック図を図-3に示す。チップは独立した浮動小数点レジスタと、8 KバイトデータRAMを持った2系統の浮動小数点演算器を内蔵する。各演算器はSIMD命令に対応した構成となっており、SIMD命令を同時に2命令実行した場合、4個の浮動小数点演算が同時に実行可能である。IADD、ADRは整数演算器でメモリアドレス

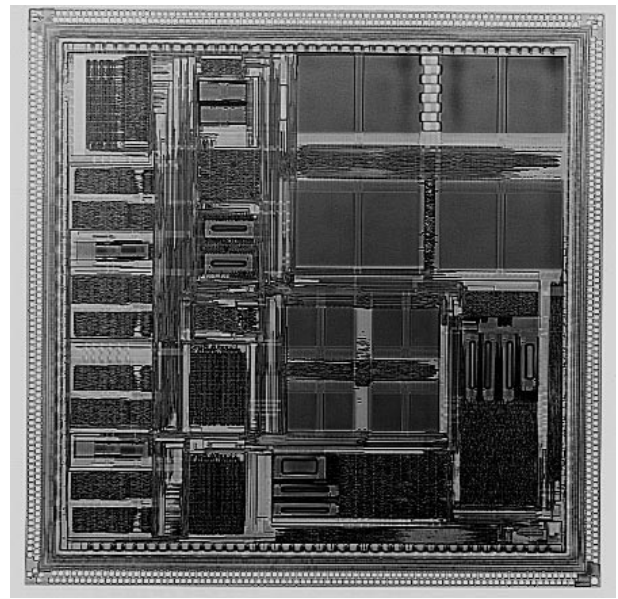


図-4 Procyonチップ写真

Fig.4-Procyon chip micrograph.

計算などを行う。またProcyonへの命令列を格納する64 Kバイト命令RAMを内蔵する。バスユニットのAGPとPCIインタフェースでHost CPUおよびレンダリングチップと通信を行う。

Procyonは0.21 μ m CMOSプロセスで製造され、動作周波数312 MHz、電源電圧2.5 V、消費電力7.5 W、チップサイズは9.18 mm $\times$ 9.11 mmである。チップ写真を図-4に示す。Procyonは毎秒650万個の三角形の幾何変換処理を行う能力があり、世界最高水準を達成した。この成果は1999年のISSCCで発表した⁽³⁾。

Procyonの開発において経験したVLIWアーキテクチャのLSI化と開発期間短縮のために実施した対策は、今後のプロセッサ開発に効果的に活用したいと考えている。

VLIW 組み込みプロセッサ

現在、VLIWアーキテクチャを初めて採用した次世代組み込みプロセッサの開発を行っている。組み込みプロセッサでは要求される機能、性能を最小のチップサイズと最小の消費電力で実現することが必要である。要求される機能、性能はターゲットとするシステムによって異なり、メディア処理性能向上に対する要求は今後ますます高くなることが予想される。このような状況に対応するため、著者らは命令実行の並列度やメディアデータ処理機能をユーザがカスタマイズ可能な柔軟性のあるアーキテクチャを提案した。これによってローエンドからハイエンドまで、ユーザの要求に対応した構成のプロセッサを

一貫したアーキテクチャで実現することが可能になる。著者らは、本プロセッサがその特徴を生かして様々な場面で実力を発揮し、次世代システムLSIのコアとして広く認知されることを期待している。

む す び

mGENで採用したSIMD型の命令が、Procyonや現在開発中のVLIW組み込みプロセッサに導入されているように、プロセッサ開発に用いられる技術は種々の基礎技術の積み上げによって成り立っている。したがって、開発をとおして得られたノウハウ、設計資産を蓄積し、次世代の開発に有効に活用していくことが重要である。組み込みプロセッサはシステムLSIのコアとなる重要な要素技術であり、今後も継続した技術開発を行っていくことが必要で

あると考えている。

参考文献

- (1) 桜井：総論 - システムLSIのアプリケーションとシステムLSIの課題 - . 電子情報通信学会誌，東京，81，11，pp.1082-1086(1998) .
- (2) H. Kubosawa et al. : A 1.2 W , 2.16 GOPS/720 MFLOPS Embedded Superscalar Microprocessor for Multimedia Applications . 1998 IEEE ISSCC , San Francisco , 41 , pp.290-291(1998) .
- (3) N. Higaki et al. : A 2.5 GFLOPS 6.5 Million Polygons per Second 4way VLIW Geometry Processor with SIMD Instructions and a Software Bypass Mechanism . 1999 IEEE ISSCC , San Francisco , 42 , pp.260-261(1999) .

