

FUJITSU Supercomputer PRIMEHPC FX100

PRIMEHPC FX100は、従来製品のアーキテクチャーを継承した、100 PFLOPS以上のシステムが構成可能な最新鋭のスーパーコンピュータ。理想の世界の実現に向けて、富士通からご提案します。

FUJITSU Supercomputer PRIMEHPC FX100は、2011年に二期連続で世界一の性能(注1)を達成したスーパーコンピュータ「京」(注2)、及びPRIMEHPC FX10に適用した当社技術をさらに向上させたスーパーコンピュータです。高性能、高拡張性、高信頼性をあわせもち、省電力性に優れています。ハードウェアからソフトウェアまで当社で開発しており、お客様のご要望にあわせて柔軟にシステム構築が可能です。最大構成100 PFLOPSを超える高いスケラビリティを実現します。

超高速・超大規模の計算環境を実現

PRIMEHPC FX100のプロセッサであるSPARC64 XIfxは、最先端の20 nmプロセスで製造され、32 演算コア+2 アシスタントコアを実装し、1 TFLOPS以上の性能を発揮します。SPARC-V9 命令セットをHPC向けに拡張したHPC-ACE2 (High Performance Computing - Arithmetic Computational Extensions 2) を導入し使い勝手を向上し、コアあたり2個の256 ビット幅SIMDユニットを備えて演算スループットの高速化を図っています。1 ノードは1 プロセッサから構成され、メモリにHMC(Hybrid Memory Cube)を採用したことにより、ノードあたり480 GB/sという圧倒的なメモリバンド幅を実現します。Tofuインターコネク2 (以下Tofu2) はSPARC64 XIfxプロセッサに統合され、ノード間通信バンド幅を低遅延でリンクあたり12.5 GB/sと高速化しています。スケラブルなTofu2により、10 万ノードを超える規模のシステム構築が可能です。

高密度実装と水冷方式

2Uの本体装置に12ノード、19 インチの専用ラックに本体装置を最大18台(216 ノード)搭載可能です。主要部品を直接水冷することで水冷率90%を達成、高密度と高信頼性を両立しています。水冷により部品温度を下げることで、リーク電流の減少による消費電力の低減と同時に、部品の故障発生率の低減を実現します。

容易なプログラミングと超並列アプリケーションの高い実行性能

MPI並列にスレッド並列を組み合わせたハイブリッド並列により、プロセス間通信やメモリ容量の効率的な活用が可能になります。反面、プログラミングには大変な労力と時間が掛かります。VISIMPACT(Virtual Single Processor by Integrated Multi-core Parallel Architecture)により、ハイブリッド並列を容易に実現することができます。FUJITSU Software Technical Computing SuiteのコンパイラによりMPIプログラムはハイブリッド並列に自動変換されます。ジョブ実行時にはプロセッサ内のハードウェアバリア、共有L2キャッシュにより高い実行性能を発揮します。

安定性の高いジョブ実行

デーモンなど、OSやシステムソフトウェアによる割り込み処理はアプリケーション実行性能に影響を及ぼします。SPARC64 XIfxの2つのアシスタントコアでこうした割り込み処理を実行することにより、演算性能に影響するシステムノイズを削減します。また演算コアの処理中にもMPI通信の非同期実行をすることによりプロセス完了までの待ち時間が大幅に短縮されます。アシスタントコアの活用により、PRIMEHPC FX100は大規模システムにおける高いジョブ実行性能を発揮します。

大規模システムでの高い信頼性、運用性


当社ミッションクリティカルサーバで実績のある高いRAS機能を搭載したSPARC64 XIfx、柔軟性の高い6 次元メッシュ/トラスアーキテクチャーを採用したTofu2、Technical Computing Suiteのシステム管理・ジョブ運用管理機能・スケラブルな分散ファイルシステムなどにより大規模システムでの高い信頼性・可用性・運用性を実現します。



注1 世界一の性能：2011年に発表された、第37回、及び第38回TOP500リストにおいて達成。

注2 理化学研究所と富士通が共同開発したスーパーコンピュータ。「京」は理化学研究所の登録商標です。

FUJITSU Supercomputer PRIMEHPC FX100 仕様

	CPU	プロセッサ	SPARC64 XIfx
		アーキテクチャー	SPARC V9 + HPC-ACE2
		コア数	32 演算コア+2 アシスタントコア
		理論演算性能	1 TFLOPS以上(倍精度)
	ノード	アーキテクチャー	1 CPU/ノード
		メモリ容量	32 GB (HMC)
		メモリバンド幅	240 GB/s (read) + 240 GB/s (write)
		インターコネクト	Tofuインターコネクト2
		インターコネクトバンド幅	リンクあたり 12.5 GB/s x 2(双方向)
	本体装置仕様	フォームファクタ	19 インチラック搭載、高さ 2U
		ノード数	12
	ラック仕様	装置搭載数	最大 18 台 (216 ノード)
	最大システム構成	計算ノード数	100,000 ノード以上
		理論演算性能	100 PFLOPS 以上 (倍精度)
		総メモリ容量	3 PB以上

・ SPARC64およびすべてのSPARC商標は、米国SPARC International, Inc.のライセンスを受けて使用している、同社の米国およびその他の国における商標または登録商標です。
 ・ このカタログに掲載されているシステム名、製品名などには、必ずしも商標表示(™、®)を付記していません。
 ・ このカタログに掲載されている内容については、改善などのため予告なしに変更することがありますのでご了承ください。

お問い合わせ先

富士通コンタクトライン
 0120-933-200
 受付時間 9:00~17:30 (土・日・祝日・年末年始を除く)
 富士通株式会社 〒105-7123 東京都港区東新橋1-5-2 汐留シティセンター