

# 不揮発性強誘電体メモリ FRAM<sup>®</sup>の最新技術

製造プロセスの改良により，分極・疲労・リテンションにおいて優れた性能を持つFRAMデバイスを開発しました。

## 概要

FRAMはROMとRAMの利点を併せ持った不揮発性メモリです。高速書込み，高頻度の書換えが可能で，低消費電力を実現しているため，ほかの不揮発性メモリと比べてFRAMは非常に優れたメモリといえます。当社ではこのたび，分極・疲労・リテンションにおいて優れた性能を持つFRAMデバイスを開発しました。このデバイスは，セルサイズ，トランザクション等，多くの面で良好な特性が得られています。

当社は0.5 μmのFRAM搭載プロセスを確立した初めての半導体メーカーであり，FRAM分野で他社をリードしています。

## はじめに

FRAMの強誘電体セルは，DRAMと同様に1つのトランジスタと1つのキャパシタを持つ構造ですが，データを蓄積するキャパシタ部が強誘電体キャパシタで構成されています。FRAMは，強誘電体キャパシタが持つ2つの安定した分極状態を利用しており，この分極は印加電圧を取り去っても維持されます。一般的には，ペロブスカイト構造（ $ABO_3$ ）を持つPZT（ $Pb(ZrTi)O_3$ ）材料が，典型的な強誘電体材料として用いられています。PZTの電気的な分極は外部電界印加によって生じ（結晶分子内でのZr/Ti原子の移動），電界除去後も維持されることにより不揮発性特性が得られます<sup>1)</sup>。

FRAMはデータを10年間保持できるため，バッテリーバックアップSRAMの置換えが可能です。FRAMを使うことにより，今までのメモリの信頼度の問題や機能面でのデメリット，システム設計の複雑さを克服できます。高速での書込み，高頻度の書換えが可能で，低消費電力を実現しているため，ほかの不揮発性メモリと比べても非常に優れたメモリといえます。

次項より，当社におけるプロセス開発とFRAM設計の最新成果をご紹介します。

## 開発結果

### ●当社製FRAMの特長

当社は0.5 μmのFRAM搭載プロセスを確立した初めての半導体メーカーであり，FRAMの分野をリードしています。1998年以降，当社はFRAMの優れた特長を利用した非接触ICカードの新規市場に参入し，1999年よりFRAM搭載商品の量産を開始しました。

当社の標準FRAMセルは，2つのトランジスタと2つのキャパシタで構成されます。この2T/2Cのメモリセルは，1つのメモリセル内に隣接して配置されたキャパシタに相反する分極が書かれており，その分極差を読み出します。これは製造バラツキに強く，安定した動作が期待できます。セルキャパシタに蓄積された分極に基づき，“0”データと“1”データがビットラインに現れます。一对のビットライン（BLと/BL）はセンスアンプに接続され，BLと/BLはPZTのキャパシタからの電荷を受け取る構造をとっています。2つの強誘電体キャパシタからの電荷を比較することにより，蓄積されていたデータの読取りが可能となります。

図1にFRAMセル（2T/2C）の構成を，図2にFRAMユニットセルの断面図を示します。

当社では，FRAM固有のプロセスをCMOSプロセスにインテグレーションすることにより，FRAM搭載の製品（FRAM搭載MCUなど）の開発を容易に実現しました。既に，ICカードに必須のDES（Data Encryption Standard）やECC（Elliptic Curve Cryptography）を搭載したFRAM混載品の量産を開始しています。

FRAMの書込みは上書きであり，データ書込みもビット単位で行われます。またアクセスモードがランダムであるため使いやすいメモリといえます。また，読み書きは原理的には原子の移動速度のレベルで行えるため，他の不揮発性メモリに比べて読出し/書込み時間が大幅に短くなります。また当社は，量産レベルでは世界最小となる0.5 μmルールを使ってFRAMを量産しており，当社製FRAMは27.3 μm<sup>2</sup>という小さなセル面積で，他社製FRAMに比べて最も短い読出し/書込み時間を実現しています。

図3にEEPROM, Flash, FRAMの読出し/書き込み時間の比較を、図4に当社製FRAMと他社製FRAMの読出し/書き込み時間の比較を示します。

SRAMやDRAMのような揮発性メモリでは、バッテリーバックアップやリフレッシュが必要なため、エネルギー消費が非常に大きくなります。一方、EEPROMやFlash, FRAMのような不揮発性メモリはこの欠点を克服しているといえますが、その中でもFRAMは最もエネルギー消費が小さく、EEPROMと比べると5桁も低くなっています。これは主に、FRAMはデータ書き込みのために高レベルの昇圧が不要なためです。EEPROMやFlashでは内部昇圧が20V必要であるのに対し、FRAMは5Vで書き込み/読取りが可能です。

図5にEEPROMとFRAMのエネルギー消費比較を示します。

●当社製FRAMにおける最新の開発成果

熱処理などのプロセス条件の改善により、FRAMデバイス特性は従来より大幅に改善することができました。

図6に、従来条件と新条件で製造されたPZTキャパシタのヒス

テリンスループを示します。図中、従来条件のものがキャパシタA、新条件のものがキャパシタBです。図から分かるように、残量分極はAからBで約10 $\mu$ C/cm<sup>2</sup>から約25 $\mu$ C/cm<sup>2</sup>となり、2倍以上に改善されました。これによって設計の自由度が上がり、十分なセンスマージンを確保することができました。

図7に最適条件で作られたPZTキャパシタ膜の疲労特性を示します。縦軸のV<sub>bl</sub>は読取り時のBLと/BLの電位を表し、横軸はデータの読取り回数を示します。図からも分かるように、5Vの条件下で10<sup>10</sup>回まで読取りをしたあとでもわずかな変化しか見られません。

図8にデバイスのリテンション（保持）特性を示します。図中、V<sub>bl</sub>はデータ読取り時のBLと/BLの出力電位差、横軸は時間を表しています。加速試験は150 の高温放置の条件で行われました。“SS”は放置前の書き込みと同一の分極状態での読取りを、“OS”は逆のデータを書き込んだ後の読取り特性を表しています。リテンションの結果は、図によると10万時間（約11年）データを書き込んだあとでも、400mVの電位差が残っていることが分かります。今までは、10年のデータリテンション特性を満足することは困難でした。

図1 FRAMセル (2T/2C) の構造

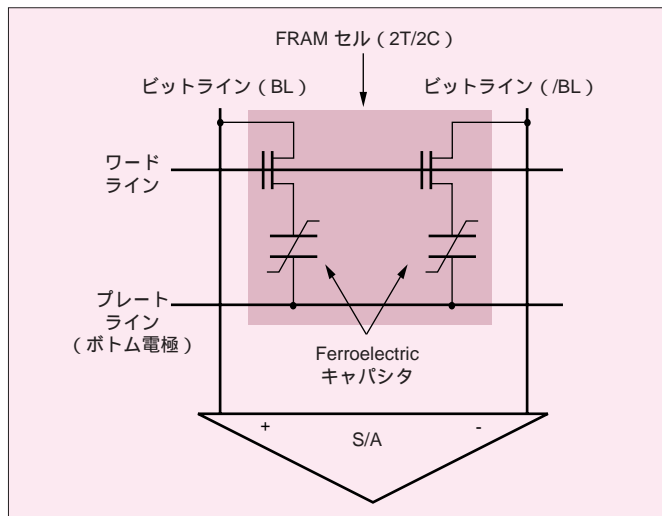


図2 FRAMユニットセルの断面図

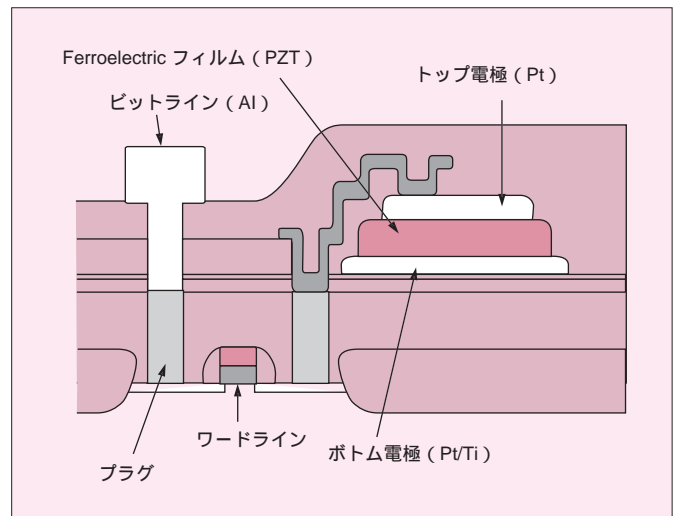


図3 EEPROM・Flash・FRAMの読出し/書き込み時間比較

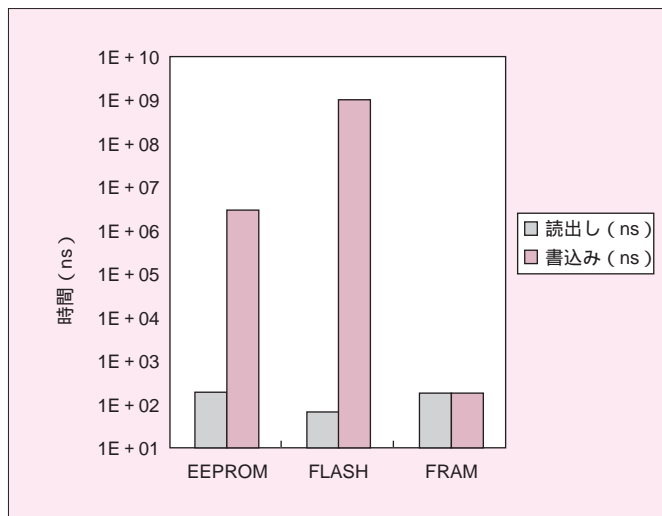


図4 当社製FRAMと他社製FRAM読出し/書き込み時間比較

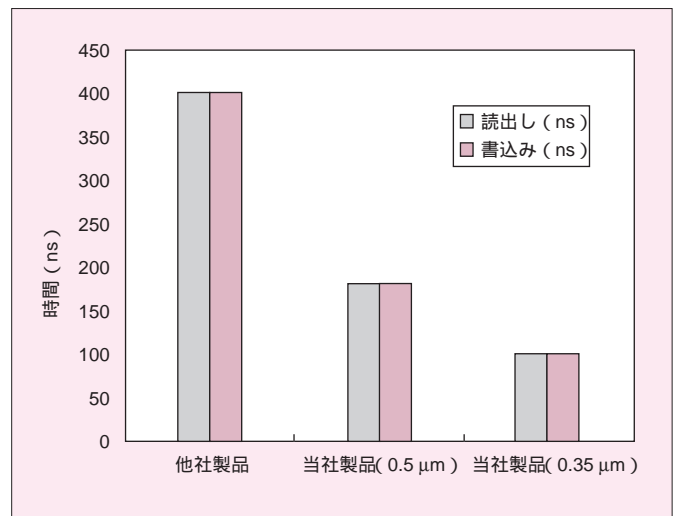


図5 EEPROMとFRAMのエネルギー消費比較

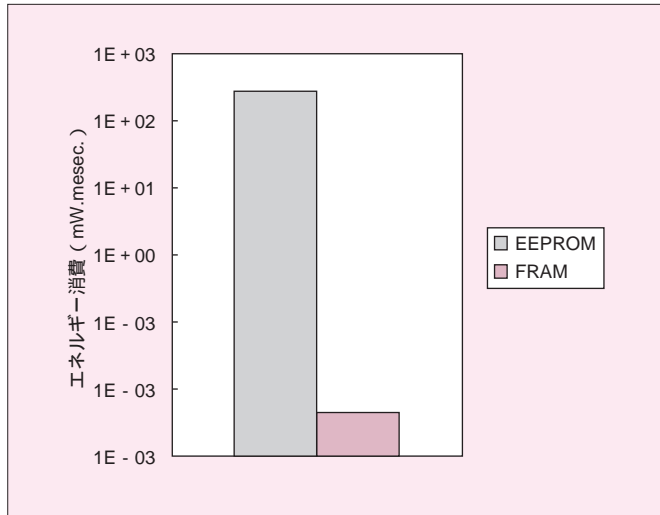


図6 PZTキャパシタA,Bのヒステリシスループ

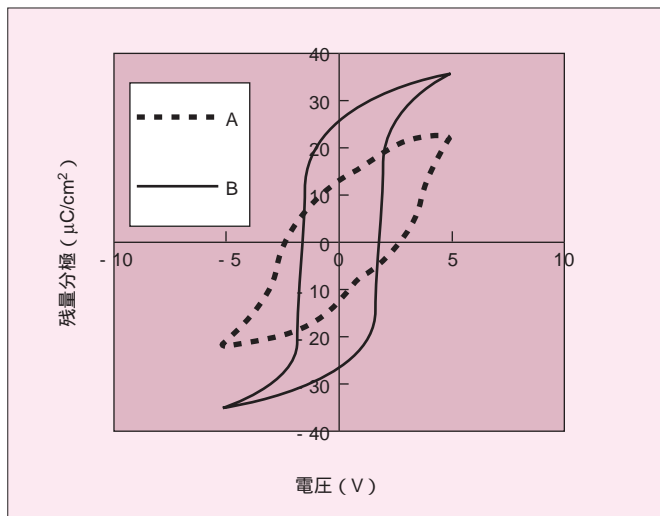
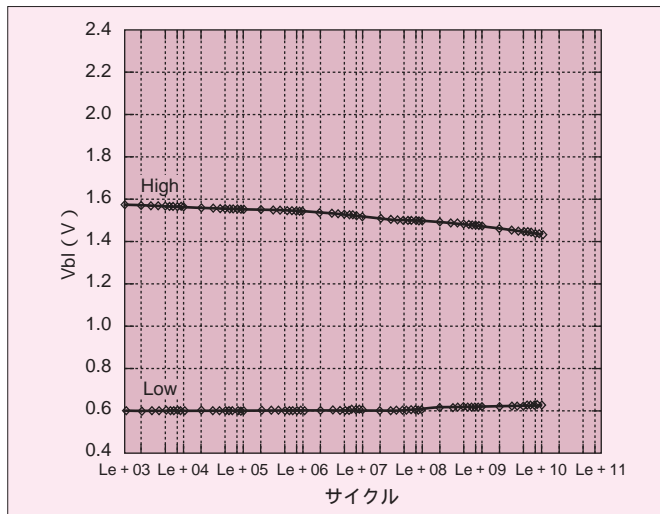


図7 デバイスの疲労特性 (印加電圧5V)



た。しかし、当社で改良された強誘電体キャパシタを用いることにより、10年後でも十分なセンシングができるとの結果が得られました。これにより、当社はキャパシタ特性も改善した2T/2C FRAMの量産を開始しました。

## まとめ

強誘電体ランダムアクセスメモリ FRAMは、ほかのメモリに比べて多くの利点を持ちます。当社の0.5 μm FRAMはセルサイズ、読み出し/書き込み時間など、さまざまな点で優れた特性を持っています。また、プロセスの大幅な改良が、優れた分極・疲労・リテンション等の特性をもつFRAMデバイスを可能にしました。ビット線電位の実測結果より、改良された強誘電体キャパシタのセンスマージンは非常に大きく、さまざまなIC設計の要求を十分に満たすことを証明しました。優れたリテンション結果は、FRAMが10年間以上データを保持できることを証明しており、さらに強誘電体キャパシタを使ったさまざまな回路を実現し、データの信頼性を改善することができました。

当社は0.5 μm FRAM搭載のCMOSプロセスを確立した初めての半導体メーカーであり、FRAMを搭載した商品をマーケットに送り出しています。当社のFRAM搭載商品では、MCU、DES、ECCも搭載しています。

### <参考文献>

- (1) C.A.Paz de Araujo, L.D.McMillan, B.M.Melnick, J.D.Cuchiario, and J.F.Scott, *Ferroelectrics* 104, 241-256 (1990)

\* FRAM (Ferroelectric Random Access Memory): 強誘電体材料を利用した不揮発性メモリ。FRAMはラムトロン社の登録商標です。

図8 デバイスのリテンション特性

