

128Mビット(×16)バーストモード・フラッシュメモリ MBM29BS12DH

1.8V単一電源で動作する，バーストモード搭載のフラッシュメモリです。当社独自のセンス方式を採用し，競合他社比で1/20の低消費電流(スタンバイ時の平均)を実現しました。

概要

このたび当社は，携帯電話を中心とする携帯機器用途向けに，フローティングゲートNORテクノロジーを用いた128Mビット バーストモード・フラッシュメモリを開発しました。

近年，携帯電話機器ではサービスの複雑化，多様化が加速しています。このような変化にはシステムレベルで対応するため，フラッシュメモリに対しても低消費電力・高速アクセスの要求が強くなっています。

本製品は，1.8V単一電源で動作すること，最大80MHzのバーストアクセスを2ワード分のセンスアンプのみで実現することにより，他社製品と比べて低消費電流を実現しています。特にスタンバイ状態では，競合他社の同等品と比べて約1/20の低消費電流です。また，本製品で採用しているバーストプロトコルは，市場に存在するプロセッサのバーストプロトコル仕様を考慮して決定しているため，多くの場合で接続性が保たれると考えています。さらに，携帯電話市場で一般的に使用されている一部プロセッサとバーストを，効率的に活用するためのインタフェース合わせを積極的に行い，安心してご活用いただける環境を整備しています。

特長

●高速読出し動作

図1にバーストモードでの読出しタイミングを示します。

バーストモードアクセスは，先頭アドレスを#CEと#AVD/CLKで確定することにより，以降のワードデータを連続して読み出すことができます。本製品の場合は，最高でイニシャルタイム46ns(ハンドシェイクモード時)，バーストアクセス8.5ns(共に80MHz動作時)を実現しています。

●コンフィグレーション・レジスタ

レジスタ設定によりシステムに最適なバーストモードを選択できます。

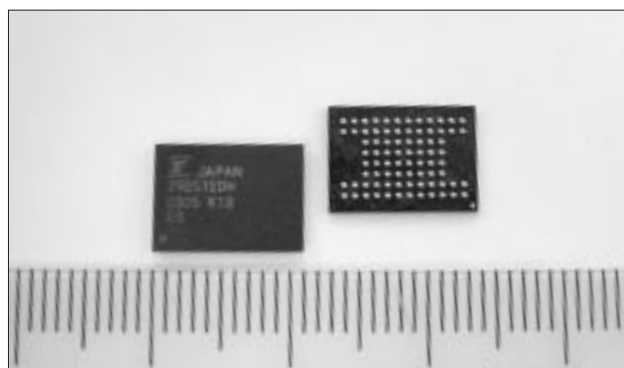


写真1 外観

表 1 に設定可能なパラメータを示します。

● 1.8V 単一電源動作

1.8V 単一電源でデータの読み出し/書き込み/消去が可能です。12V 電源を必要としないため、電圧変換素子などの追加部品を使用せずにシステムを構成できます。

● 従来品との互換性

非同期モードを選択した場合、既存の当社製3V 単一電源フラッシュメモリと基本的に同じインターフェースで使用できます。

● アクセラレーション機能

本機能は、システム出荷時に組み込むフラッシュメモリを多量に

書き込む際に有効です。ACCピンに高電圧(V_{ACC})を印加するとアクセラレーションモードになり、通常に比べて高速に書き込みできます。本機能を用いると、書き込み時間を通常の60%まで短縮できます。

● バーストサスペンド機能

本機能を使用すると、バーストリードのインシヤルアクセス時やデータ出力時に、/OEピンをネグートすることにより、一時的にバーストリードを中断(サスペンド)できます。また、/OEピンのリアサートにより、サスペンド前の動作状態からバーストリードを再開(レジューム)することができます。

図 1 バーストモードの同期読み出しタイミング (イニシャルウェイト = 7)

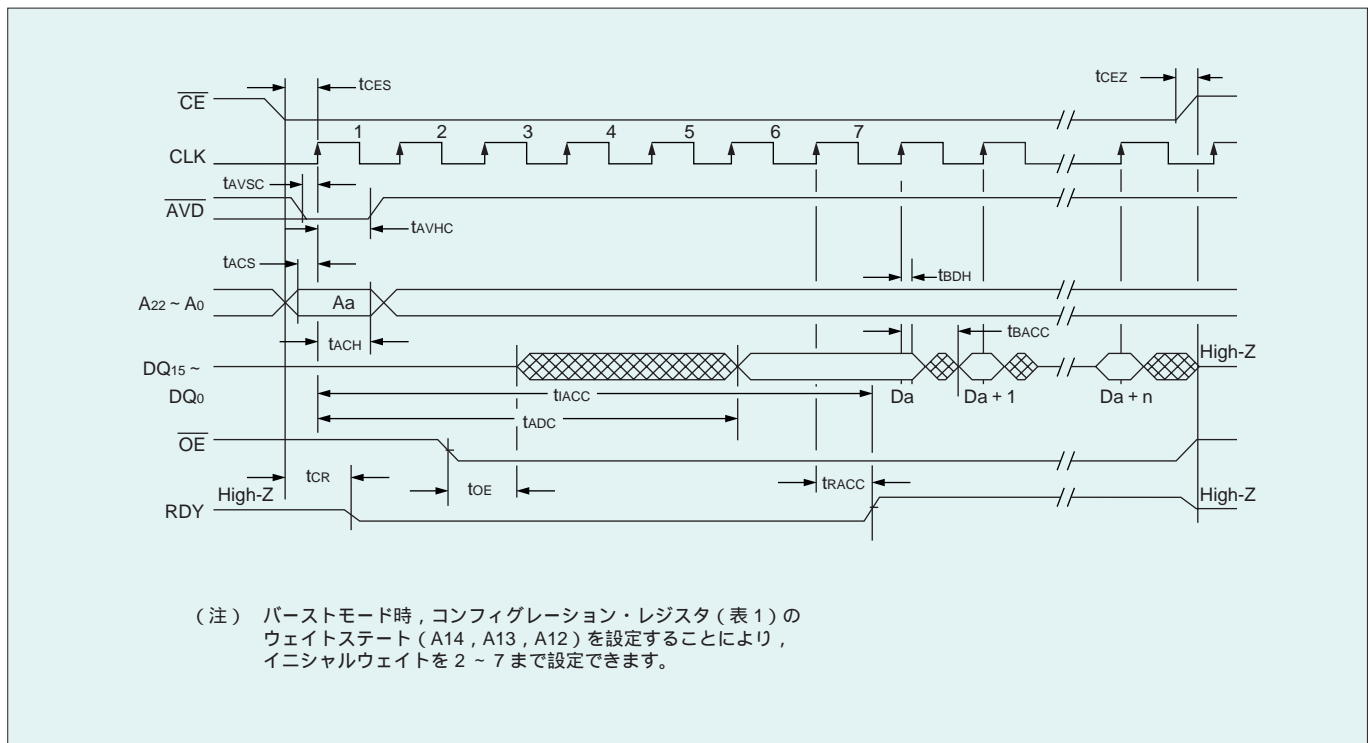


表 1 コンフィグレーション・レジスタ設定

アドレスビット	機能	セッティング(バイナリ)
A19	Set Device Read Mode	0 = Synchronous Read (Burst Mode) Enabled 1 = Asynchronous Mode
A18	RDY	0 = RDY active one clock cycle before data 1 = RDY active with data
A17	Clock	0 = Burst starts and data is output on the falling edge of CLK 1 = Burst starts and data is output on the rising edge of CLK
A16	Burst Read Mode	00 = Reserved
A15		01 = 8-word linear with wrap around 10 = 16-word linear with wrap around 11 = 32-word linear with wrap around
A14	Programmable Wait State	000 = Data is valid on the 2th active CLK edge after \overline{AVD} transition to V_{IH}
A13		001 = Data is valid on the 3th active CLK edge after \overline{AVD} transition to V_{IH}
A12		010 = Data is valid on the 4th active CLK edge after \overline{AVD} transition to V_{IH}
		011 = Data is valid on the 5th active CLK edge after \overline{AVD} transition to V_{IH}
		100 = Data is valid on the 6th active CLK edge after \overline{AVD} transition to V_{IH}
		101 = Data is valid on the 7th active CLK edge after \overline{AVD} transition to V_{IH}
		110 = Reserved
		111 = Reserved

●ハンドシェイクモード機能

システムでRDYピンのモニタリングが可能な場合、本機能によりバーストリード時のイニシャルウェイトを最適化できます。これにより、イニシャルアクセスを短くできます。

メリットと効果

MBM29BSxxxファミリは、今後低電圧動作への要求が強くなるとされる携帯電話市場をターゲットに開発しました。本ファミリは、低電圧単一電源動作、低消費電流、高速アクセス、デュアル動作を実現しています。本ファミリの特長は、携帯電話に限らずすべての携帯機器に適しているといえます。

表2に本製品の特性を示します。

今後の展開

当社は今後もお客様のご要望にお応えするため、MBM29BSxxxファミリの大容量化と高機能化を進めます。

図2に製品ロードマップを、図3に端子配列図を、図4にパッケージ外形寸法図を示します。

今年4月には、本製品とコンパチビリティを保っている64Mビット品のサンプル出荷を予定しています。本ファミリの展開により、システムに最適なメモリ容量の選択が可能になります。

表2 電気的特性(概要)

品 種		MBM29BS12DH		
動作モード		同期モード(80MHz)		非同期モード
ハンドシェイクモード		オフ	オン	
アクセスタイム	イニシャル	58.5ns	46ns	45ns
	バースト	8.5ns	8.5ns	
電源電圧		1.65 ~ 1.95V		
消費電力(標準/最大)	読出し時	15/30mA		10/15mA@5MHz
	デュアル動作時	25/60mA		
	消去/書込み時	15/40mA		
	CMOSスタンバイ時	0.2 μA/10 μA		
消去時間(標準/最大)		0.5/2s		
ワード書込み時間(標準/最大)		6/100 μs		
パッケージ		FBGA-80		

図2 MBM29BSxxxファミリ製品ロードマップ

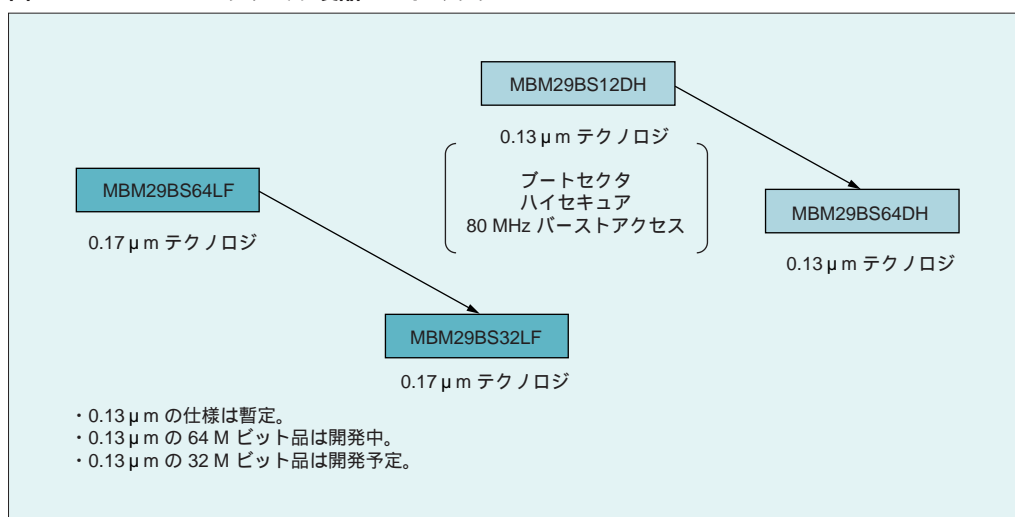


図3 端子配列図 (BGA-80P-M04)

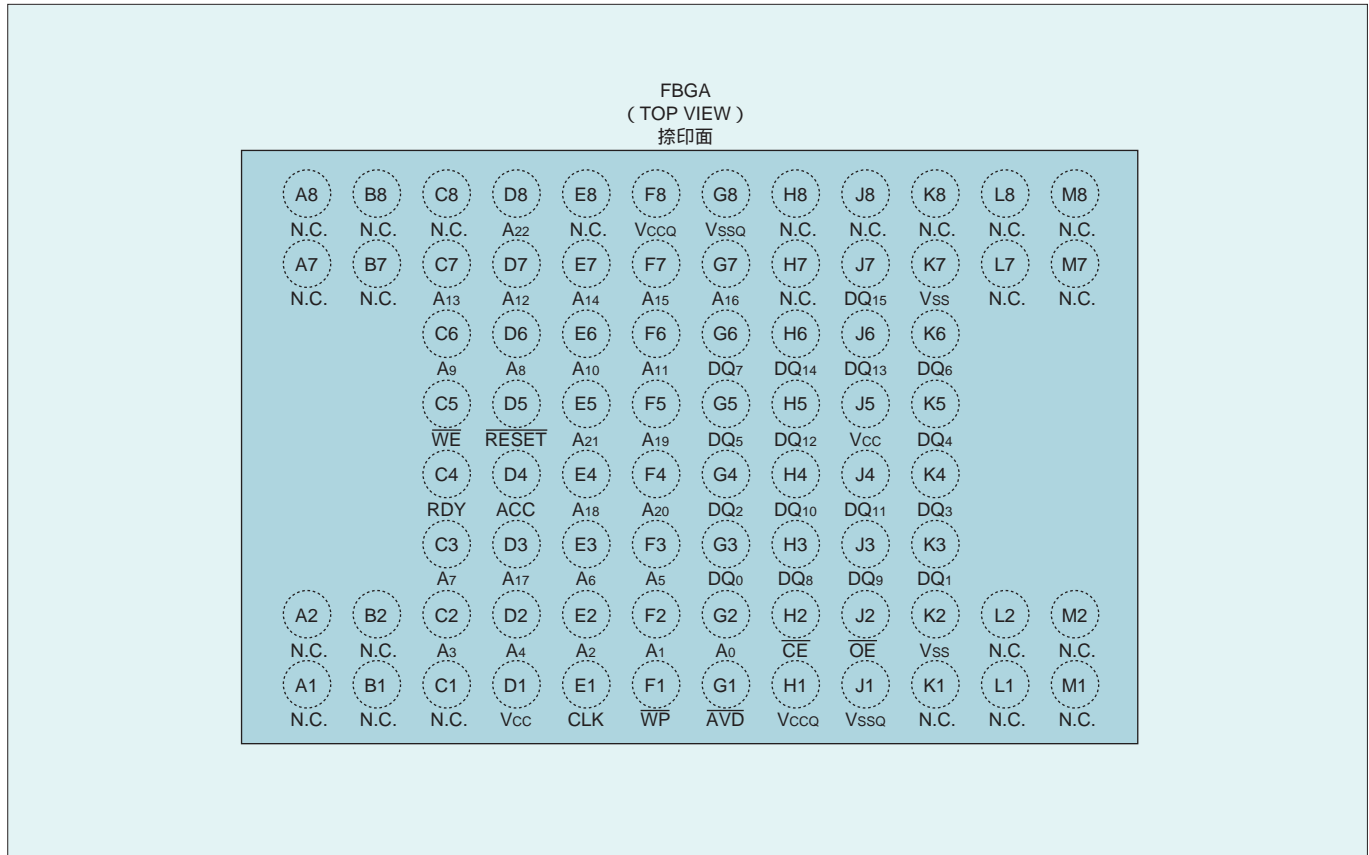


図4 パッケージ外形寸法図

